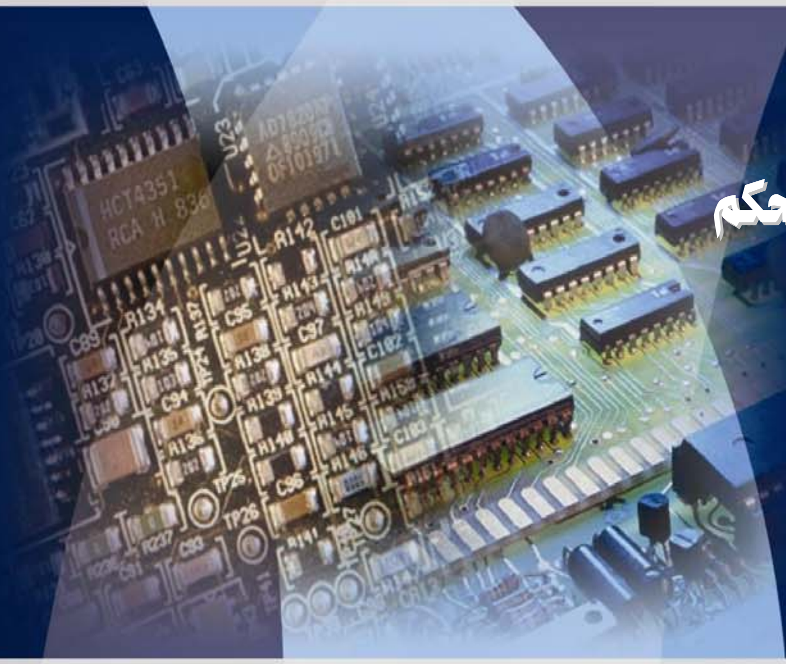
المملكة العربية السعودية
المؤسسة العامة للتدريب التقني والمهني
الإدارة العامة لتصميم وتطوير المناهج



# تخصص إلكترونيات صناعية وتحكم

## دوائر منطقية

١٦٧الك

طبعة ١٤٢٩ هـ

# مقدمة

الحمد لله وحده، والصلاة والسلام على من لا نبي بعده، محمد وعلى آله وصحبه، وبعد:

تسعى المؤسسة العامة للتدريب التقني والمهني لتأهيل الكوادر الوطنية المدربة القادرة على شغل الوظائف التقنية والفنية والمهنية المتوفرة في سوق العمل، ويأتي هذا الاهتمام نتيجة للتوجهات السديدة من لدن قادة هذا الوطن التي تصب في مجملها نحو إيجاد وطن متكامل يعتمد ذاتياً على موارده وعلى قوة شبابه المسلح بالعلم والإيمان من أجل الاستمرار قدماً في دفع عجلة التقدم التنموي: لتصل بعون الله تعالى لمصاف الدول المتقدمة صناعياً.

وقد خطت الإدارة العامة لتصميم وتطوير المناهج خطوة إيجابية تتفق مع التجارب الدولية المتقدمة في بناء البرامج التدريبية، وفق أساليب علمية حديثة تحاكي متطلبات سوق العمل بكافة تخصصاته لتلبي متطلباته ، وقد تمثلت هذه الخطوة في مشروع إعداد المعايير المهنية الوطنية الذي يمثل الركيزة الأساسية في بناء البرامج التدريبية، إذ تعتمد المعايير في بنائها على تشكيل لجان تخصصية تمثل سوق العمل والمؤسسة العامة للتدريب التقني والمهني بحيث تتوافق الرؤية العلمية مع الواقع العملي الذي تفرضه متطلبات سوق العمل، لتخرج هذه اللجان في النهاية بنظرة متكاملة لبرنامج تدريبي أكثر التصاقاً بسوق العمل، وأكثر واقعية في تحقيق متطلباته الأساسية.

وتتناول هذه الحقيبة التدريبية " **دوائر منطقية** " لمتدربي تخصص " **إلكترونيات صناعية وتحكم** " في الكليات التقنية موضوعات حيوية تتناول كيفية اكتساب المهارات اللازمة لهذا التخصص.

والإدارة العامة لتصميم وتطوير المناهج وهي تضع بين يديك هذه الحقيبة التدريبية تأمل من الله عز وجل أن تسهم بشكل مباشر في تأصيل المهارات الضرورية اللازمة، بأسلوب مبسط يخلو من التعقيد، وبالاستعانة بالتطبيقات والأشكال التي تدعم عملية اكتساب هذه المهارات.

والله نسأل أن يوفق القائمين على إعدادها والمستفيدين منها لما يحبه ويرضاه: إنه سميع مجيب الدعاء.

الإدارة العامة لتصميم وتطوير المناهج

# تمهيد

الحمد لله رب العالمين والصلاة والسلام على نبينا محمد بن عبد الله وعلى آله وصحبه وسلم... وبعد، نتيجة للتطور الذي تشهده المملكة العربية السعودية في شتى مجالات التقنية المختلفة، كان لزاماً تخريج كوادر وطنية قادرة على استيعاب هذه التقنيات بمهارة وإتقان.

وانطلاقاً من حرص ولاة الأمر في هذا البلد المعطاء وإيمانهم وقناعتهم بالاستفادة من هذه التقنيات والأخذ بأسباب التقدم بما يتوافق مع شريعتنا السمحة، ولتحقيق أهداف خطة التنمية، فقد عهدت الدولة إلى المؤسسة العامة للتدريب التقني و المهني مهمة إعداد كوادر فنية مدربة قادرة على استيعاب وسائل التقنية الحديثة والتعامل معها. وانطلاقاً من هذا الهدف النبيل قامت المؤسسة بجهد مشكور في هذا الميدان، حيث تم عمل مسح ميداني لكافة القطاعات الحكومية والصناعية المختلفة في المملكة، كما قامت بعمل ورش مختلفة وذلك بغرض تحديد المواصفات المهنية لكل تخصص فني، ومن ثم عهدت المؤسسة بتكليف بعض الأقسام في الكليات التقنية المختلفة بتأليف وإعداد مناهج نظرية وعملية متوافقة مع مواصفات التخصصات الفنية المختلفة. ومن هنا كانت حقيبة الدوائر المنطقية من ثمار هذا الجهد الرائع الذي اضطلعت به الإدارة العامة لتصميم وتطوير المناهج بالمؤسسة.

وإننا إذ نقدم هذه الحقيبة لطلاب الكليات التقنية، بما يتوافق مع احتياجات الطالب ومستواه الدراسي، وبإسلوب مبسط خالٍ من التعقيد، دون الإخلال بالمحتوى العلمي.

وختاماً، نسأل المولى عز وجل أن يوفق القائمين على هذا المشروع لكل خير، كما نسأله تعالى أن يوفق أبناء نا المتدربين لفهم هذا المنهج عملياً وأن يجعل أعمالنا خالصة لوجهه الكريم، وآخر دعوانا أن الحمد لله رب العالمين.

وصلى الله على سيدنا محمد وعلى آله وصحبه وسلم، ......

# الدوائر المنطقية

## أنظمة الأعداد

## الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة بإذن الله على:

- معرفة النظم العددية الأساسية.
- كيفية تمثيل الأعداد في كل نظام.
- التحويل من النظام العشري إلى مختلف النظم العددية الأساسية والعكس.
- التحويل بين النظم العددية الأساسية المختلفة.
- عمليات الجمع والطرح في النظم العددية الأساسية.

## ١-١ مقدمة Introduction

إن من أفضل الطرق لفهم أي شيء جديد هو مقارنته بشيء معروف لدينا وبالتالي تظهر لنا الاختلافات. في هذه الوحدة سوف نتناول بالدراسة النظام الثنائي للأعداد (Binary Number System) والذي يعتبر من أهم النظم المستخدمة في الدوائر الإلكترونية الرقمية (Digital Electronic Circuits). ولكي نتمكن من فهم هذا النظام العددي الجديد، سوف نقوم بمقارنته بالنظام العشري للأعداد ( Decimal Number System) المألوف لدينا. وبالإضافة إلى النظام الثنائي للأعداد هناك نظامان عدديان آخران يستخدمان بكثرة في الإلكترونيات الرقمية وهما النظام الثماني للأعداد ( Octal Number System) والنظام السداسي عشري (Hexadecimal Numbering System). وتستخدم الأعداد الثنائية على نطاق واسع في الإلكترونيات الرقمية والحاسبات كما تستخدم نظم الأعداد الثمانية والسداسي عشرية في تمثيل مجموعات الأرقام الثنائية. ويمكننا استخدام كل النظم العددية المذكورة سابقاً في الحسابات وكلها تعتمد على القيم وأماكن الخانات في الأعداد. وعند دراستنا لأي نظام عددي سنتناول فيه دراسة الخواص الآتية:

١. أساس النظام.
٢. الرموز المستخدمة في النظام.
٣. التحويل من النظام العشري لهذا النظام والعكس.
٤. التحويل من هذا النظام إلى بقية الأنظمة.
٥. عمليات الجمع والطرح الخاصة بهذا النظام.

وقبل أن نتناول دراسة نظم الأعداد يجب أن نفرق بين مصطلحين هامين هما الرقم (Digit) والعدد (Number)، فالرقم هو قيمة رمز (Symbol) واحد من الرموز الأساسية للأعداد والذي يحتل خانة واحدة، فالأرقام (0,1,2,3,4, ... , 8,9) كل واحد منها يمثل رقماً واحداً في سلسلة العدد الواحد، أما العدد فهو المقدار الذي يتكون من رقم واحد أو أكثر أو أنه المقدار الذي يمثل خانة واحدة أو أكثر، فعلى سبيل المثال المقدار (14) يمثل عدداً وكذلك المقدار (123) يمثل عدداً، وفي المقدار الأول فإن العدد (14) يتكون من رقمين هما (1و4) وفي المقدار الثاني فإن العدد (123) يتكون من ثلاثة أرقام هي (1و2و3) ويمكن أن يكون رقم (6) مثلاً عدداً إذا كانت سلسلته تتكون من رقم واحد.

### ١- ٢ النظام العشري للأعداد Decimal Numbering System

نظراً لأن النظام العشري هو الأقدم استخداماً ومألوفاً لدينا لذا فإننا سنبدأ بدراسته كتمهيد لدراسة كل النظم العددية الأخرى. ويطلق على النظام العشري اسم نظام الأساس عشرة (10) أو منظومة الأساس (10) ويشار إليه بالأساس (10) لأنه يعتمد في تكوينه على عشرة رموز مختلفة وهي 0و1و2و3و4و5و6و7و8و9.

وللنظام العشري خاصية مرتبة الرقم (Positional Weight) فعلى سبيل المثال العدد (128) نجد أن الرقم الأول (8) يقع في المرتبة الأولى (مرتبة خانة الآحاد) أي أن قيمته أو وزنه هو الثمانية ، وتكون عبارة عن حاصل ضرب الرقم الذي يمثل هذه المرتبة في 1 ($8 = 1 \times 8$)، أما الرقم الثاني (2) فإنه يقع في المرتبة الثانية (مرتبة العشرات) وقيمته أو وزنه عبارة عن حاصل ضرب الرقم الذي يحتل هذه المرتبة في 10($20 = 10 \times 2$)، أما الرقم الثالث (1) فإنه يقع في المرتبة الثالثة (مرتبة المئات) وقيمته أو وزنه عبارة عن حاصل ضرب الرقم الذي يحتل هذه الخانة في 100 ($100 = 100 \times 1$). فإذا جمعنا قيمة أو وزن كل خانة من الخانات السابقة نحصل على القيمة التي يمثلها العدد ، أي أن:

$$(1 \times 100) + (2 \times 10) + (8 \times 1) = 100 + 20 + 8 = 128$$

وحيث أن هذا النظام يعرف باسم نظام الأساس (10) فإنه يمكننا أن نضع مراتب الخانات من اليمين إلى اليسار بحيث تمثل قوى العدد أو الأساس 10 وتبدأ من $1 = 10^0$ كالآتي:

$$\ldots\ldots\ 10^5 \quad 10^4 \quad 10^3 \quad 10^2 \quad 10^1 \quad 10^0$$

وبالتالي فإنه يمكن تمثيل العدد 128 طبقاً لذلك كما يلي:

| | | | |
|---|---|---|---|
| | 1 | 2 | 8 |
| | مرتبة المئات | مرتبة العشرات | مرتبة الآحاد |
| | $10^2$ | $10^1$ | $10^0$ |
| | $1 \times 10^2$ + | $2 \times 10^1$ + | $8 \times 10^0$ |
| $(128)_{10}$ = | 100 + | 20 + | 8 |

ويلاحظ أننا وضعنا العدد العشري (128) داخل قوسين ثم وضعنا الأساس 10 على يمين العدد وفي الأسفل (Subscript) وذلك لنميز أن هذا العدد هو عدد في النظام العشري.

وفي حالة الأعداد الكسرية توضع مراتب الخانات لها أس سالب مرتبة من يمين العلامة العشرية بالوزن $10^{-1}$ كالآتي:

$$10^{2} \quad 10^{1} \quad 10^{0} \bullet 10^{-1} \quad 10^{-2} \quad 10^{-3} \quad \ldots\ldots$$

العلامة العشرية

(Decimal Point)

## ١- ٣ النظام الثنائي للأعداد Binary Numbering System

يطلق على النظام الثنائي اسم نظام الأساس اثنين (2) ويشار إليه بالأساس (2) لأنه يعتمد على رمزين اثنين فقط هما (1 و0). ومراتب الخانات في النظام الثنائي من اليمين إلى اليسار تمثل قوى العدد (2) أي أن:

$$\ldots\ldots 2^{4} \quad 2^{3} \quad 2^{2} \quad 2^{1} \quad 2^{0}$$

وبالتالي فإن مراتب الخانات أو أوزانها العددية هي:

$$\ldots\ldots 16 \quad 8 \quad 4 \quad 2 \quad 1$$

وعلى ذلك فإن العدد الثنائي (11001) يكافئ ما يلي:

$$\begin{array}{ccccc} 2^{4} & 2^{3} & 2^{2} & 2^{1} & 2^{0} \\ 1 & 1 & 0 & 0 & 1 \end{array}$$

$$= (1 \times 2^{4}) + (1 \times 2^{3}) + (0 \times 2^{2}) + (0 \times 2^{1}) + (1 \times 2^{0})$$

$$= 16 + 8 + 0 + 0 + 1 = (25)_{10}$$

والتعبير عن العدد الثنائي بهذه الطريقة يسمى بالشكل الموسع، ولتمييز العدد الثنائي عن غيره من الأعداد يوضع العدد الثنائي داخل قوسين ثم يكتب الأساس (2) على يمين العدد في الأسفل وبالتالي فإن العدد السابق يكتب $(11001)_2$.

وهناك بعض المصطلحات المستخدمة مع هذا النظام الثنائي منها:

■ **الخانة الثنائية (Bit):** الخانة الثنائية (Bit) هي اختصار لكلمتي (Binary Digit) والتي تعني الخانة الثنائية أو الرقم الثنائي. ويستخدم هذا المصطلح للتعبير عن عدد الأرقام (الخانات) التي يتكون منها العدد الثنائي، فمثلاً العدد $(1001)_2$ يتكون من (4-bits) أو أربع خانات ثنائية وكذلك العدد $(1101101)_2$ يتكون من (7-bits) أو سبع خانات ثنائية وهكذا.

■ **عدد التشكيلات الثنائية (Number of Binary Combinations):** عدد التشكيلات الثنائية تعني عدد الاحتمالات التي يمكن الحصول عليها من عدد معين من الخانات (bits). وهناك صيغة رياضية يمكن عن طريقها حساب هذا العدد من التشكيلات وهي :

$$N = 2^n$$

حيث: N = عدد التشكيلات الثنائية المحتملة

n = عدد الخانات (bits)

وبالتالي فإذا كان عدد الخانات يساوي (2) فإن عدد التشكيلات الثنائية هو :

$$N = 2^2 = 4$$

وإذا كان عدد الخانات يساوي (3) فإن عدد التشكيلات الثنائية هو :

$$N = 2^3 = 8$$

وإذا كان عدد الخانات يساوي (4) فإن عدد التشكيلات الثنائية هو :

$$N = 2^4 = 16$$

وهكذا لأي عدد من الخانات يمكن حساب عدد التشكيلات الثنائية المحتملة.

■ **أهمية رتبة الخانة الثنائية (Bit):** في أي تشكيلة من التشكيلات الثنائية المحتملة لأي عدد من الخانات نجد أن الخانة الأولى في اليمين تحت مرتبة $2^0$ أي تساوي (1) أو يقال وزنها يساوي (1) وأن الخانة الثانية والتي على يسار الأولى تحت مرتبة $2^1$ أي وزنها يساوي (2) والثالثة تحت مرتبة $2^2$ أي وزنها يساوي (4) وهكذا. وبذلك نجد أن الخانة الثنائية الأولى التي في أقصى اليمين أقل وزناً وأن الخانة الأخيرة وهي آخر خانة على اليسار هي الأكبر وزناً ، ولذلك يطلق على الخانة الثنائية الأولى، الخانة الأقل وزناً أو الأقل قيمة (Least Significant Bit) وتكتب اختصاراً (LSB) ويطلق على الخانة الثنائية الأخيرة في أقصى اليسار الخانة الأكبر وزناً أو الأعلى قمية (Most Significant Bit) وتكتب اختصاراً (MSB).

■ **وحدة تخزين البيانات (Byte):** تعتبر الخانة الثنائية (Bit) هي الوحدة الأساسية لتخزين المعلومات في الذاكرة الرئيسة لجهاز الحاسوب، لكن الخانة الثنائية الواحدة لا تعطي تشكيلات غير الصفر (0) والواحد (1) لذلك لا يمكن استخدامها في تمثيل (أو تخزين) أي من الأرقام العشرية الأساسية أو حروف الهجاء أو الرموز الخاصة. وللقيام بهذه العملية تم استخدام عدة خانات ثنائية متجاورة لتكون وحدة تخزين لها القدرة على إعطاء تشكيلات كثيرة تكون قادرة على تمثيل أو تخزين أي رقم عشري أساسي أو أي حرف هجاء أو أي رمز خاص.

وتتكون وحدة تخزين البيانات (Byte) من ثماني خانات ثنائية متجاورة وبالتالي يمكن تعريف وحدة تخزين البيانات على أنها موقع في الذاكرة الرئيسة للحاسوب تحتوي على ثماني خانات ثنائية متجاورة. وبصيغة المعادلة الرياضية يمكن القول بأن :

$$1 \text{ byte} = 8 \text{ bits}$$

### ١- ٤ التحويل من النظام العشري إلى النظام الثنائي Decimal-to-Binary Conversion

هناك طريقتان للتحويل من النظام العشري إلى الثنائي، الطريقة الأولى وهي طريقة جمع الأوزان (Sum of Weights Method) والطريقة الثانية يطلق عليها طريقة تكرار القسمة على (2) (Repeated Division–by–2 Method) وسوف نتناول بالتفصيل الطريقة الثانية حيث إنها الأسهل والأكثر شيوعاً في الإستخدام.

### ١- ٤- ١ تحويل الأعداد العشرية الصحيحة إلى النظام الثنائي

لتحويل العدد العشري $(14)_{10}$ إلى الثنائي، نبدأ بقسمة العدد 14 على 2 ، ثم نقسم خارج القسمة الذي نحصل عليه على 2 وهكذا حتى نحصل على خارج قسمة يساوي صفر (0). في كل خطوة من خطوات القسمة نحصل على باقٍ من خارج القسمة وهو الذي يشكل العدد الثنائي. الباقي الأول الذي نحصل عليه يمثل (LSB) في العدد الثنائي والباقي الأخير يمثل (MSB)، وهذه الخطوات يمكن توضيحها كالآتي:

| | الباقي |
|---|---|
| $14 \div 2 = 7$ | 0 |
| $7 \div 2 = 3$ | 1 |
| $3 \div 2 = 1$ | 1 |
| $1 \div 2 = 0$ | 1 |

(MSB) 1 1 1 0 (LSB)

وعلى ذلك يكون:

$$(14)_{10} = (1110)_2$$

مثال (١- ١): حول العدد العشري $(25)_{10}$ إلى مكافئه الثنائي.

الحل:

| | الباقي | |
|---|---|---|
| $25 \div 2 = 12$ | 1 | (LSB) |
| $12 \div 2 = 6$ | 0 | |
| $6 \div 2 = 3$ | 0 | |
| $3 \div 2 = 1$ | 1 | |
| $1 \div 2 = 0$ | 1 | (MSB) |

وبالتالي يكون الناتج كما يلي :

$$(25)_{10} = (11001)_2$$

**مثال (١- ٢):** حول العدد العشري $(87)_{10}$ إلى مكافئه الثنائي.

**الحل:**

| | الباقي | |
|---|---|---|
| $87 \div 2 = 43$ | 1 | (LSB) |
| $43 \div 2 = 21$ | 1 | |
| $21 \div 2 = 10$ | 1 | |
| $10 \div 2 = 5$ | 0 | |
| $5 \div 2 = 2$ | 1 | |
| $2 \div 2 = 1$ | 0 | |
| $1 \div 2 = 0$ | 1 | (MSB) |

ويكون الناتج:

$$(87)_{10} = (1010111)_2$$

### ١- ٤- ٢ تحويل الأعداد الكسرية إلى النظام الثنائي

كما رأينا سابقاً فإنه يمكننا تحويل الأعداد العشرية الصحيحة إلى النظام الثنائي عن طريق تكرار القسمة على (2). والأعداد الكسرية (Decimal Fractions) نستطيع تحويلها إلى النظام الثنائي عن طريق الضرب المتكرر في (2).

ولتحويل العدد الكسري (0.3125) إلى النظام الثنائي نبدأ بضرب العدد الكسري (0.3125) في (2)، ثم نبدأ بضرب العدد الكسري الناتج مرة أخرى في (2) حتى يصبح العددالكسري الناتج يساوي صفراً (0) أو حتى نصل إلى العدد المطلوب من الخانات العشرية. الأرقام الحاملة (Carried Digits) الناتجة من حاصل الضرب المتكرر والموجودة على يمين الفاصلة العشرية تكون لنا العدد الكسري الثنائي. الرقم الحامل الأول يمثل (MSB) والرقم الحامل الأخير يمثل (LSB) . وهذه العملية يمكن تمثيلها كما يلي:

| | الحامل |
|---|---|
| $0.3125 \times 2 = 0.625$ | 0 |
| $0.625 \times 2 = 1.25$ | 1 |
| $0.25 \times 2 = 0.5$ | 0 |
| $0.5 \times 2 = 1.00$ | 1 |

(LSB) 1 0 1 0 (MSB)

نستمر حتى نصل إلى العدد المطلوب من الخانات العشرية أو نتوقف إذا كان الجزء العشري يساوي (صفراً).

**مثال (١- ٣):** حول العدد العشري $(39.25)_{10}$ إلى نظيره الثنائي.

**الحل:** نبدأ أولاً بتحويل العدد العشري الصحيح وذلك بتكرار القسمة على (2) كما يلي:

| | الباقي | |
|---|---|---|
| $39 \div 2 = 19$ | 1 | (LSB) |
| $19 \div 2 = 9$ | 1 | |
| $9 \div 2 = 4$ | 1 | |
| $4 \div 2 = 2$ | 0 | |
| $2 \div 2 = 1$ | 0 | |
| $1 \div 2 = 0$ | 1 | (MSB) |

ويكون الناتج :

$$(39)_{10} = (100111)$$

ثم نبدأ بتحويل العدد الكسري وذلك بتكرار الضرب في (2) كما يلي:

| | الحامل |
|---|---|
| $0.25 \times 2 = 0.5$ | 0 |
| $0.5 \times 2 = 1.00$ | 1 |

وبذلك نحصل على:

$$(0.25)_{10} = (0.01)_2$$

ويكون الناتج النهائي للعدد المطلوب هو :

$$(39.25)_{10} = (100111.01)_2$$

## ١- ٥ التحويل من النظام الثنائي إلى النظام العشري Binary-to-Decimal Conversion

العدد الثنائي كما علمنا من قبل له مراتب في الخانات من اليمين إلى اليسار تمثل قوى العدد (2) وبالتالي فإن مراتب الخانات أو أوزانها العددية هي 16و8 و4 و2 و1 وهكذا. قيمة العدد الثنائي معبراً عنها بالعدد العشري المكافئ يمكن حسابها عن طريق ضرب كل خانة (Bit) تساوي الواحد (1) في مرتبة الخانة المقابلة لها وبجمع حاصل الضرب لكل خانة نحصل على العدد المكافئ المطلوب. ويمكن توضيح عملية التحويل بالمثال التوضيحي التالي:

**مثال (١- ٤)**: حول العدد الثنائي 1101001 إلى نظيره العشري.

**الحل**: نحدد مرتبة كل خانة تساوي (1) ثم نقوم بضربها في الوزن المقابل لها ونجمع حواصل الضرب كما يلي:

| | | | | | | | |
|---|---|---|---|---|---|---|---|
| الوزن : | $2^0$ | $2^1$ | $2^2$ | $2^3$ | $2^4$ | $2^5$ | $2^6$ |
| العدد الثنائي : | 1 | 0 | 0 | 1 | 0 | 1 | 1 |

$$= 1 \times 2^6 + 1 \times 2^5 + 0 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 1 \times 2^0$$
$$= 64 + 32 + 8 + 1 = (105)_{10}$$

والأعداد الكسرية في الأعداد الثنائية يمكن تحويلها أيضاً وذلك بوضع خانات ( Bits) على يمين العلامة الثنائية (Binary Point) تماماً كما في الأعداد الكسرية بالنظام العشري والتي توضع أيضاً على يمين العلامة العشرية (Decimal Point) وبالتالي فإن مراتب الخانات أو أوزانها العددية في النظام الثنائي تصبح كما يلي:

$$\ldots\ldots 2^4 \quad 2^3 \quad 2^2 \quad 2^1 \quad 2^0 \bullet 2^{-1} \quad 2^{-2} \quad 2^{-3} \quad 2^{-4} \ldots\ldots$$

العلامة الثنائية

**مثال (١- ٥)**: حول العدد الكسري الثنائي $(0.1011)_2$ إلى مكافئة العشري.

**الحل:**

$$\begin{array}{cccccc} & \bullet & 2^{-1} & 2^{-2} & 2^{-3} & 2^{-4} \\ 0 & \bullet & 1 & 0 & 1 & 1 \end{array}$$

$$\therefore (0.1011)_2 = 1 \times 2^{-1} + 1 \times 2^{-3} + 1 \times 2^{-4} = 0.5 + 0.125 + 0.0625 = (0.6875)_{10}$$

## ١- ٦ العمليات الحسابية في النظام الثنائي Binary Arithmetic

العمليات الحسابية في النظام الثنائي ضرورية في كل أجهزة الحاسوب وأنواع أخرى عديدة من النظم الرقمية. وسنكتفي هنا بشرح القواعد الأساسية لعمليتي الجمع والطرح فقط.

### ١- ٦- ١ الجمع الثنائي Binary Addition

لإجراء عملية الجمع في النظام الثنائي، هناك أربعة قواعد أساسية لجمع الخانات الثنائية (Binary Digits) وهي:

$$0 + 0 = 0$$
$$0 + 1 = 1$$
$$1 + 0 = 1$$
$$1 + 1 = 0 \text{ carry (الحامل) } 1 \Rightarrow = 10$$

لا تحتاج القواعد الثلاثة الأولى إلى مزيد من الإيضاح، والقاعدة الرابعة تقول إنه في حالة جمع $1 + 1 =$ 10 وهي تعني رقم (2) بالعشري، والواحد (1) هو المجموع الواجب ترحيله إلى العمود التالي كما في الجمع العشري العادي. ولتوضيح علمية الجمع الثنائي نأخذ المثالين التاليين:

**مثال (١- ٦):** اجمع الرقمين الثنائيين 110 ,011.

**الحل:** نرتب الأعداد الثنائية بحيث تظهر في صورة أعمدة أو خانات واضحة كما يلي:

$$\begin{array}{cccc} 1 & 1 & & \\ & 1 & 1 & 0 \\ + & 0 & 1 & 1 \\ \hline 1 & 0 & 0 & 1 \end{array} \qquad \begin{array}{r} 6 \\ +3 \\ \hline 9 \end{array} \text{ (عشري)}$$

**مثال (١- ٧):** اجمع الرقمين الثنائيين 100 ,011.

**الحل:**

$$\begin{array}{ccc} 1 & 0 & 0 \\ 0 & 1 & 1 \\ \hline 1 & 1 & 1 \end{array} \qquad \begin{array}{r} 4 \\ +3 \\ \hline 7 \end{array} \text{ (عشري)}$$

### ١- ٦- ٢ الطرح الثنائي Binary Subtraction

هناك طريقتان لإجراء عملية الطرح وهما :

١- الطريقة المباشرة أو ما يطلق عليه بالطريقة الحسابية.

٢- الطريقة المتممة.

وسنكتفي هنا بشرح الطريقة المباشرة، وسوف نتناول الطريقة المتممة بالتفصيل فيما بعد. لإجراء الطرح بالطريقة المباشرة (الحسابية) يجب معرفة القواعد الأساسية لهذه العملية مع ملاحظة أن المقدار المطروح منه على اليسار والمقدار المطروح على اليمين:

$0 - 0 = 0$

$1 - 0 = 1$

$1 - 1 = 0$

$0 - 1 = 1$ ← تكون النتيجة (1) واستلفنا (1)

ويمكن تلخيص عملية الطرح في الطريقة المباشرة كما يلي :

- رتب الأرقام تحت بعضها بحيث تظهر في صورة أعمدة أو خانات واضحة.
- ابدأ من الخانة الأولى على اليمين متجهاً إلى اليسار متبعاً القواعد التالية في الطرح:
  - عند طرح (0) من (0) أو (1) من (1) نضع في الناتج (0).
  - عند طرح (0) من (1) نضع الناتج (1).
  - عند طرح (1) من (0) نضع في الناتج (1) ثم نغير كل (0) من الخانات التالية (في المطروح منه) إلى (1) حتى نصل إلى أقرب (1) فنغيره إلى (0).
  - أكمل بعد ذلك علمية الطرح باستخدام القواعد السابقة.

**مثال (١- ٨)**: اطرح من المقدار (101) المقدار (011).

**الحل:**

| | | | | |
|---|---|---|---|---|
| | | 0 | ← | عندما استلفنا **(1)** أصبحت هذه الخانة **(0)** |
| المطروح منه | 1 | $^{1}0$ | ~~1~~ | استلفنا **(1)** من العمود الذي يليه فأصبحت الخانة تحتوي على **(10)** وبطرح **(1)** منها يصبح الناتج **(1)** |
| المطروح | 1 | 1 | − 0 | |
| | 0 | 1 | 0 | |

## ١- ٧ المتمم الأحادي والثنائي للأعداد الثنائية

One's and Two's Complements of Binary Numbers

إن أهمية المتممين الأحادي والثنائي يكمن في سماحهما لنا بتمثيل الأعداد الثنائية السالبة. والمتمم الثنائي هو الأكثر شيوعاً واستخداماً في أجهزة الحاسوب للتعامل مع الأعداد السالبة. وللحصول على المتمم الأحادي لأي عدد ثنائي فإننا ببساطة نقوم بتغيير كل (1) إلى (0) ونغير كل (0) إلى (1) في العدد الثنائي كما يلي:

العدد الثنائي ⟵ 1 0 1 1 0 0 1 1

المتمم الأحادي ⟵ 0 1 0 0 1 1 0 0

أما المتمم الثنائي للعدد الثنائي فإنه يمكن ايجاده بطريقتين كما يلي:

**الطريقة الأولى:** نقوم بإيجاد المتمم الأحادي كما سبق. ثم بعد ذلك نقوم بإضافة العدد (1) إلى المتمم الأحادي الذي حصلنا علية وبذلك نحصل على المتمم الثنائي أي أن:

**المتمم الثنائي = المتمم الأحادي + 1**

ومثال ذلك نفترض أننا نريد الحصول على المتمم الثنائي للعدد الثنائي 10110011. حيث يجب أولاً الحصول على المتمم الأحادي ثم نجمع عليه (1) لنحصل على المتمم الثنائي للعدد.

العدد الثنائي ⟵ 1 0 1 1 0 0 1 1

المتمم الأحادي ⟵ 0 1 0 0 1 1 0 0

نضيف (1) ⟵ + 1

المتمم الثنائي 0 1 0 0 1 1 0 1

**الطريقة الثانية:** نقوم بالنظر للخانة الثنائية ذات القيمة الدنيا (LSB) من أقصى اليمين للعدد الثنائي فإن كانت تساوي (0) نقوم بكتابته ونستمر في ذلك وبمجرد أن نقابل أول خانة ثنائية تساوي واحداً عند ذلك نقوم بكتابة الواحد الذي قابلناه ثم بعد ذلك نقوم بقلب الصفر واحد اوالواحد صفراً وهكذا إلى أن ننتهي من كتابة العدد (وفي حال قابلنا أول واحد في الخانة الثنائية ذات القيمة الدنيا فإننا نقوم بكتابته ثم نتبع الطريقة السابقة بقلب الصفر إلى واحد والواحد إلى صفر) ومثال على ذلك، نفترض أننا نريد تحويل العدد الثنائي $(10101101)_2$ إلى المتمم الثنائي:

العدد الثنائي ⟵ 1 0 1 0 1 1 0 1

المتمم الثنائي ⟵ 0 1 0 1 0 0 1 1

المتمم الأحادي

## ١- ٨ تمثيل الأعداد ذات الإشارة Representation of Signed Numbers

إن النظم الرقمية التي تستخدم في الحاسوب يجب أن تكون لديها القدرة على التعامل مع الأعداد الموجبة والسالبة على حد سواء ونتيجة لذلك فإن الخانة الثنائية ذات القيمة العليا والموجودة في أقصى يسار العدد الثنائي تمثل إشارة العدد، حيث يوضع في هذه الخانة (0) للعدد الموجب، ويوضع بها (1) للعدد السالب. فمثلاً في حالة العدد الثنائي المكون من ثماني خانات ثنائية فإن الخانة الثنائية ذات القيمة

العليا للعدد والموجودة في أقصى يسار العدد تمثل إشارة العدد (Sign Bit) وبقية الخانات تمثل قيمة العدد (Magnitude).

وهناك ثلاثة طرق لتمثيل الأعداد ذات الإشارة في النظام الثنائي وهي: إشارة المقدار (Sign-Magnitude) والمتمم الأحادي (1's Complement) والمتمم الثنائي (2's Complement).

### ١- ٨- ١ نظام إشارة المقدار (Sign-Magnitude System)

عند تمثيل العدد الثنائي بنظام إشارة المقدار، فإن الخانة الثنائية (Bit) ذات القيمة العليا والموجودة في أقصى يسار العدد تمثل خانة الإشارة وبقية الخانات تمثل مقدار العدد. حيث أن الخانات التي تمثل مقدار العدد تظل كما هي سواء أكان العدد سالباً أم موجباً أما في خانة الإشارة فإنه يتم وضع صفر إذا كان العدد موجباً أو واحد إذا كان العدد سالباً. فمثلاً لتمثيل العدد العشري (+23) بنظام إشارة المقدار فإننا نكتب العدد كالتالي:

$$\underset{\text{خانة الإشارة (Sign Bit)}}{0}\ \underbrace{0\,0\,1\,0\,1\,1\,1}_{\text{خانات المقدار (Magnitude Bits)}}$$

ولتمثيل العدد العشري (–23) فإننا نكتب ما يلي:

$\underline{1}\,0\,0\,1\,0\,0\,1\,1\,1$

حيث نلاحظ أن الفرق الوحيد بين العددين (+23) , (–23) هو في خانة الإشارة فقط.

### ١- ٨- ٢ نظام المتمم الأحادي (1's Complement System)

الأعداد الموجبة في نظام المتمم الأحادي تمثل بنفس الطريقة التي تمت في تمثيل الأعداد الموجبة بنظام إشارة المقدار. أما الأعداد السالبة فيتم الحصول عليها عن طريق إيجاد المتمم الأحادي للعدد الموجب. وكمثال على ذلك العدد العشري (–23) يمكن تمثيله عن طريق ايجاد المتمم الأحادي للعدد كما يلي :

العدد (+23) $\longrightarrow$ $\underline{0}\,0\,0\,1\,0\,1\,1\,1$

العدد (–23) $\longrightarrow$ $\underline{1}\,1\,1\,0\,1\,0\,0\,0$

حيث إن الإشارة في كلا العددين تمثلها الخانة الأخيرة ذات القيمة العليا الموجودة في أقصى يسار العددين.

### ١- ٨- ٣ نظام المتمم الثنائي (2's Complement)

كما في نظام المتمم الأحادي فإن الأعداد الموجبة في نظام المتمم الثنائي تمثل بنفس الطريقة كما في نظام إشارة المقدار. أما الأعداد السالبة فنحصل عليها عن طريق إيجاد المتمم الثنائي للعدد الموجب. فمثلاً العدد العشري (23–) يمكن تمثيله عن طريق ايجاد المتمم الثنائي للعدد (23+) كما يلي :

العدد (23+) ⟵ 0 0 0 1 0 1 1 1

العدد (23–) ⟵ 1 1 1 0 1 0 0 1

وكما ذكرنا سابقاً فإن نظام المتمم الثنائي هو الأكثر شيوعاً واستخداماً في النظم الحاسوبية.

### ١- ٩ العمليات الحسابية مع الأعداد ذات الإشارة Arithmetic Operations with Signed Numbers

تعلمنا سابقاً كيف يمكن تمثيل الأعداد ذات الإشارة بثلاثة نظم مختلفة، وهنا سوف نتعلم كيف نجري العمليات الحسابية المختلفة على الأعداد ذات الإشارة وسنكتفي هنا بشرح عملية الطرح فقط، حيث إننا شرحنا عملية الجمع بالتفصيل في الجزء (١- ٦). ولأن نظام المتمم الثنائي كما أسلفنا هو الأكثر استخداماً لتمثيل الأعداد السالبة في أجهزة الحاسوب فسوف نكتفي هنا بشرح عملية الطرح باستخدام نظام المتمم الثنائي فقط. ولفهم عملية طرح الأعداد ذات الإشارة باستخدام المتمم الثنائي فإننا سوف نعطي بعض الأمثلة كما يلي:

**مثال (١- ٩):** اطرح من المقدار 00001110 المقدار 11111010 باستخدام المتمم الثنائي للأعداد.

**الحل:** في هذه الحالة فإن:

$$14 - (-6) = 14 + 6 = 20$$

يمكن ترتيب العددين تحت بعضهما كما يلي:

| | |
|---|---|
| (14+) المطروح منه | 0 0 0 0 1 1 1 0 |
| (6+) المتمم الثنائي للمطروح | + 0 0 0 0 0 1 1 0 |
| (20+) الفرق | 0 0 0 1 0 1 0 0 |

**مثال (١- ١٠):** اجرِ عملية الطرح الآتية باستخدام نظام المتمم الثنائي:

$$(00001000)_2 - (00000100)_2$$

**الحل:** في هذه الحالة فإن:

$$8 - 4 = 8 + (-4) = 4$$

وبالتالي نجد أن:

| | | |
|---|---|---|
| المطروح منه (+8) | | 0 0 0 0 1 0 0 0 |
| المتمم الثنائي للمطروح (– 4) | | + 1 1 1 1 1 1 0 0 |
| الفرق (+4) | | $\cancel{1}$ 0 0 0 0 0 1 0 0 |

يهمل الحامل
**(Discard carry)**

**مثال (١- ١١):** اجرِ علمية الطرح الآتية باستخدام المتمم الثنائي.

$(11100111)_2 - (00001001)_2$

**الحل:** في هذه الحالة فإن:

$-25 - (+9) = -25 - 9 = -34$

وبالتالي فإنه:

| | | |
|---|---|---|
| المطروح منه (– 25) | | 1 1 1 0 0 1 1 1 |
| المتمم الثنائي للمطروح (– 9) | | + 1 1 1 1 0 1 1 1 |
| الفرق (– 34) | | $\cancel{1}$ 1 1 0 1 1 1 1 0 |

يهمل الحامل
**(Discard carry)**

## ١- ١٠ النظام الثماني للأعداد The Octal Numbering System

يطلق على النظام الثماني اسم نظام الأساس ثمانية (8) ويشار إليه بالأساس (8) لأنه يحتوي على ثمانية رموز وهي( 0و1و2و3و4و5و6و7) ونتيجة لأن التعامل مع الأعداد الثنائية الطويلة يجعل الإنسان عرضة للخطأ في التعامل معها من ناحية الكتابة أو النسيان، لذا يتم اللجؤ إلى استخدام النظام الثماني في التعامل مع الأعداد الثنائية بصورة غير مباشرة ومن ثم يتم التحويل بين النظامين الثنائي والثماني.

### ١- ١٠- ١ التحويل من النظام الثماني إلى العشري Octal-to-Decimal Conversion

مراتب الخانات في النظام الثماني مرتبة من أقصى اليمين إلى اليسار وتمثل قوى العدد (8) أي ($8^0$ $8^1$ $8^2$ $8^3$......) وهكذا، وبالتالي فإن مراتب الخانات أو أوزانها العددية هي (1 8 64 512 ......) وهكذا، .ولتمييز العدد الثماني عن غيره من الأعداد يكتب الأساس في أسفل العدد الثماني على اليسار. فعلى سبيل المثال لتحويل العدد الثماني $(2275)_8$ إلى عدد في النظام العشري فإننا نقوم بالتحويل كما يلي :

الأوزان : $8^3$ $8^2$ $8^1$ $8^0$

العدد الثماني : 2 2 7 5

$$\therefore\ (2275)_8 = (2 \times 8^3) + (2 \times 8^2) + (7 \times 8^1) + (5 \times 8^0)$$

$$= (2 \times 512) + (2 \times 64) + (7 \times 8) + (5 \times 1)$$
$$= 1024 + 128 + 56 + 5 = (1213)_{10}$$

**١- ١٠- ٢ التحويل من النظام العشري إلى الثماني** Decimal–to–Octal Conversion

عند تحويل عدد من النظام العشري إلى عدد في النظام الثماني فإننا نقوم بعملية القسمة المكررة على العدد (8)، وهي تشبة طريقة تحويل الأعداد من النظام العشري إلى الثنائي حيث اختلف الأساس هنا فاصبح (8) بدلاً من (2).

**١- ١٠- ٢- ١ تحويل الأعداد العشرية الصحيحة إلى النظام الثماني**

لتحويل العدد العشري $(150)_{10}$ إلى عدد في النظام الثماني فإننا نبدأ بقسمة العدد 150 على (8) ثم نقسم خارج القسمة الذي حصلنا عليه علي (8) وهكذا حتى تحصل على خارج قسمة يساوي صفراً (0). في كل خطوة من خطوات القسمة نحصل على باقٍ من خارج القسمة وهو الذي يشكل العدد الثماني. وكما في التحويل من النظام العشري إلى الثنائي فإن الباقي الأول الذي نحصل علية يمثل (LSD) {Least Significant Digit} في العدد الثاني والباقي الأخير يمثل {Most Significant Digit} (MSD) وهذه الخطوات موضحة كالآتي:

| | الباقي | |
|---|---|---|
| $150 \div 8 = 18$ | 6 | (LSD) |
| $18 \div 8 = 2$ | 2 | |
| $2 \div 8 = 0$ | 2 | (MSD) |

وبالتالي يكون الناتج كما يلي :

$$(150)_{10} = (226)_8$$

**مثال (١- ١٢):** حول العدد العشري $(624)_{10}$ إلى نظيرة في النظام الثماني.

**الحل:**

| | الباقي | |
|---|---|---|
| $624 \div 8 = 78$ | 0 | (LSD) |
| $78 \div 8 = 9$ | 6 | |
| $9 \div 8 = 1$ | 1 | |
| $1 \div 8 = 0$ | 1 | (MSD) |

وبالتالي يكون الناتج كما يلي :

$$(624)_{10} = (1160)_8$$

١- ١٠- ٢- ٢ تحويل الأعداد الكسرية إلى النظام الثماني

يتم تحويل الأعداد الكسرية في خطوات مشابهة لطريقة تحويل الأعداد في النظام الثنائي وذلك عن طريق الضرب المتكرر في (8). ولتحويل العدد الكسري (0.265) إلى عدد في النظام الثماني فإننا

نبدأ أولاً بضرب العدد الكسري 0.265 في (8)، ثم نبدأ بضرب العدد الكسري الناتج مرة أخرى في (8) حتى يصبح العدد الكسري الناتج يساوي صفراً (0) أو حتى نصل إلى العدد المطلوب من الخانات العشرية. الارقام الحاملة (Carried Digits) الناتجة من حاصل الضرب المتكرر تكون لنا العدد الثماني. الرقم الحامل الأول يمثل (LSD) أما الرقم الأخير فإنه يمثل (MSD) وهذه العملية يمكن تمثيلها كالآتي:

| | الحامل | |
|---|---|---|
| $0.265 \times 8 = 2.12$ | 2 | (MSD) |
| $0.12 \times 8 = 0.96$ | 0 | |
| $0.96 \times 8 = 7.68$ | 7 | |
| $0.68 \times 8 = 5.44$ | 5 | |
| $0.44 \times 8 = 3.52$ | 3 | |
| $0.52 \times 8 = 4.16$ | 4 | (LSD) |

إذا فرضنا أن العدد المطلوب من الخانات العشرية هو ستة (6) خانات فتكون نتيجة التحويل النهائية هي:

$(0.625)_{10} = (0.207534)_8$

**مثال (١- ١٣)**: حول العدد العشري $(44.5625)_{10}$ إلى مكافئه في النظام الثماني.

**الحل**: نبدأ بتحويل العدد العشري الصحيح وذلك بتكرار القسمة على (8).

| | الباقي | |
|---|---|---|
| $44 \div 8 = 5$ | 4 | (LSD) |
| $5 \div 8 = 0$ | 5 | (MSD) |

وبالتالي يكون الناتج كما يلي:

$(44)_{10} = (54)_8$

ثم نبدأ بتحويل العدد الكسري وذلك بتكرار الضرب في ثمانية (8) كما يلي :

| | الحامل |
|---|---|
| $0.5625 \times 8 = 4.5$ | 4 |
| $0.5 \times 8 = 4.00$ | 4 |

وبذلك نحصل على :

$(0.5625)_{10} = (0.44)_8$

ويكون الناتج النهائي للعدد المطلوب هو :

$(44.5625)_{10} = (54.44)_8$

## ١- ١٠- ٣ التحويل من النظام الثماني إلى النظام العشري Octal-to-Decimal Conversion

العدد الثماني كما علمنا من قبل له مراتب في الخانات من اليمين إلى اليسار وتمثل قوى العدد (8) وبالتالي فإن مراتب الخانات أو أوزانها العددية هي 4096و512 و64 و8 و1 وهكذا. وقيمة العدد الثماني معبراً عنها بالعدد العشري المكافئ يمكن حسابها عن طريق ضرب كل خانة (Digit) في مرتبة الخانة المقابلة لها وبجمع حاصل ضرب كل خانة نحصل على العدد المكافئ المطلوب. ويمكن توضيح هذه العملية بالمثال التالي.

**مثال (١- ١٤)**: حول العدد الثماني $(324)_8$ إلى عدد في النظام العشري.

**الحل:**

الأوزان : $8^2 \quad 8^1 \quad 8^0$

العدد الثماني : $3 \quad 2 \quad 4$

$$\begin{aligned}\therefore (324)_8 &= (3 \times 8^2) + (2 \times 8^1) + (4 \times 8^0)\\ &= (3 \times 64) + (2 \times 8) + (4 \times 1)\\ &= 192 + 16 + 4 = (212)_{10}\end{aligned}$$

والأعداد الكسرية في الأعداد الثمانية يمكن تحويلها أيضاً مثل الأعداد الثنائية تماماً مع تغيير الأساس وذلك بوضع خانات على يمين العلامة الثمانية (Octal Point) وبالتالي فإن مراتب الخانات أو أوزانها العددية في النظام الثماني تصبح كالآتي:

$$\ldots\ldots 8^4 \quad 8^3 \quad 8^2 \quad 8^1 \quad 8^0 \bullet 8^{-1} \quad 8^{-2} \quad 8^{-3} \quad 8^{-4} \ldots\ldots$$

العلامة الثمانية

**مثال (١- ١٥)**: حول العدد الثماني $(567.14)_8$ إلى نظيره في النظام العشري.

**الحل:**

الأوزان : $8^2 \quad 8^1 \quad 8^0 \bullet 8^{-1} \quad 8^{-2}$

العدد الثماني : $5 \quad 6 \quad 7 \bullet 1 \quad 4$

$$\begin{aligned}\therefore (567.14)_8 &= (5 \times 8^2) + (6 \times 8^1) + (7 \times 8^0) + (1 \times 8^{-1}) + (4 \times 8^{-2})\\ &= (5 \times 64) + (6 \times 8) + (7 \times 1) + (1 \times 0.125) + (4 \times 0.015625)\\ &= 320 + 48 + 7 + 0.125 + 0.0625 = (375.1875)_{10}\end{aligned}$$

### ١- ١٠- ٤ التحويل من النظام الثماني إلى النظام الثنائي Octal-to-Binary Conversion

حيث إنه يمكن تمثيل كل رقم (Digit) من أرقام العدد الثماني كعدد ثنائي مكون من ثلاث خانات (3-bits)، وعليه فإنه من السهل علينا التحويل من النظام الثماني إلى الثنائي. كل رقم في النظام الثماني يمثل بثلاث خانات كما هو موضح في جدول (١- ١).

| الرقم الثماني | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 |
|---|---|---|---|---|---|---|---|---|
| العدد الثنائي | 000 | 001 | 010 | 011 | 100 | 101 | 110 | 111 |

الجدول (١- ١) تمثيل الأرقام الثمانية كأعداد ثنائية.

ولتحويل العدد الثماني إلى نظيره الثنائي ببساطة نستبدل كل رقم ثماني بما يقابله من ثلاث خانات ثنائية كما هو موضح بالمثالين التاليين.

**مثال (١- ١٦)**: حول العدد الثماني $(357)_8$ إلى نظيرة في النظام الثنائي.

**الحل:**

$$(357)_8 = \begin{array}{ccc} 3 & 5 & 7 \\ \downarrow & \downarrow & \downarrow \\ 011 & 101 & 111 \end{array}$$

$$= (011101111)_2$$

**مثال (١- ١٧)**: حول العدد الثماني $(1276.543)_8$ إلى مكافئة الثنائي.

**الحل:**

$$(1276.543)_8 = \begin{array}{ccccccc} 1 & 2 & 7 & 6\ \bullet & 5 & 4 & 3 \\ \downarrow & \downarrow & \downarrow & \downarrow & \downarrow & \downarrow & \downarrow \\ 001 & 010 & 111 & 110\ \bullet & 101 & 100 & 011 \end{array}$$

$$= (1010111110.101100011)_2$$

لاحظ أننا أهملنا الصفرين الأخيرين من أقصى اليسار لأنه لا قيمة لهما.

### ١- ١٠- ٥ التحويل من النظام الثنائي إلى النظام الثماني Binary-to-Octal Conversion

إن التحويل من النظام الثنائي إلى النظام الثماني هو عكس عملية التحويل من النظام الثماني إلى الثنائي. حيث نقوم بتجميع كل ثلاث خانات ثنائية متجاورة بعد العلامة الثنائية –إن وجدت- وكتابة ما يقابلها بالنظام الثماني مع ملاحظة أنه عند تجميع الخانات الثنائية في أقصي يسار العدد أو أقصى يمين العدد بعد العلامة الثنائية حيث إنه إذا كان مجموع الخانات واحداً أو اثنين فإنه يمكننا إكمال

العدد إلى ثلاث خانات وذلك بإضافة صفرين أو صفر للعدد وحتى يكون لدينا وحدات متكاملة من الخانات الثنائية ذات خانات الثلاث.

مثال (١- ١٨): حول العدد الثنائي $(1011001011100.00101)_2$ إلى نظيرة في النظام الثماني.

الحل:

$$\begin{array}{cccccccc} 001 & 011 & 001 & 011 & 100 & \bullet & 001 & 010 \\ \downarrow & \downarrow & \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ 1 & 3 & 1 & 3 & 4 & \bullet & 1 & 2 \end{array}$$

لاحظ أنه تم زيادة صفر واحد على يمين الكسر الثنائي وصفرين على يسار العدد الصحيح وبذلك يكون لدينا ما يلي:

$$(1011001011100.00101)_2 = (13134.12)_8$$

### ١- ١٠- ٦ العمليات الحسابية في النظام الثماني Arithmetic Operations in Octal System

سنقتصر هنا على دراسة عملية الجمع وعملية الطرح بالطريقة المباشرة.

### ١- ١٠- ٦- ١ الجمع الثماني Octal Addition

إذا جمعنا عدداً من الأرقام العشرية الأساسية – أي التي بين (0و9) وكان حاصل الجمع لا يزيد عن (9) فإنه يعبر به تماماً ، أما إذا زاد حاصل الجمع عن (9) بواحد فقط فإنه يعبر عنه بالرقم (10) الذي هو بداية التكرار للرموز العشرية الأساسية. وكذلك الحال بالنسبة للنظام الثنائي فإنه لو زاد حاصل الجمع عن الرموز الأساسية والتي هي (0و1) بواحد فقط عبر عنه بالرقم الثنائي (10) الذي هو بداية التكرار للرموز الأساسية للنظام الثنائي أيضاً كما تم شرحه سابقاً. وعلى هذا فإنه يمكن تطبيق قواعد الجمع في النظام العشري على الأعداد في النظام الثماني ما دام حاصل الجمع لا يزيد على الرقم (7) الذي هو آخر رمز في النظام الثماني – أما إذا زاد حاصل الجمع عن (7) بواحد فقط عبر عنه بالرقم (10) الثماني ، الذي هو بداية التكرار الأول للأرقام الثمانية ويأتي بعده (11و12 و13 و14 و15 و16 و 17) ثم يبدأ التكرار الثاني (20و21و22 و ...... و27 ) ثم التكرار الثالث (30و31 و ..... و37 ) وهكذا. والجدول (١- ٢) يبين عملية الجمع في النظام الثماني مع ملاحظة أن الجمع يتم بين رقم واحد رأسي مع رقم واحد أفقي وأن حاصل الجمع في نقطة التقاء الخط الرأسي والذي نتصور أنه نازل من الرقم الرأسي مع الخط الأفقي والذي نتصور أنه خارج من الرقم الأفقي. ويمكن تلخيص عملية الجمع في النظام الثماني كالآتي:

- أنه يمكننا إجراء عملية الجمع للأرقام الثمانية كما في النظام العشري تماماً مادام حاصل الجمع لم يزد على رقم (7).
- إذا زاد حاصل الجمع عن رقم (7) فإننا نضيف إلى حاصل الجمع العشري (2) لنحصل على مقابله الثماني، حيث إن الرقم التالي للرقم (7) في النظام العشري هو (8) أما الرقم (7) الثماني فإن الرقم التالي له هو (10) الثماني أي أننا لو جمعنا (2) على حاصل الجمع العشري ينتج حاصل الجمع الثماني المقابل (لاحظ أن هذه الطريقة لا تستخدم في عملية التحويل من النظام العشري إلى النظام الثماني إنما تستخدم فقط في عملية الجمع).

| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | + |
|---|---|---|---|---|---|---|---|---|
| 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | **0** |
| 10 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | **1** |
| 11 | 10 | 7 | 6 | 5 | 4 | 3 | 2 | **2** |
| 12 | 11 | 10 | 7 | 6 | 5 | 4 | 3 | **3** |
| 13 | 12 | 11 | 10 | 7 | 6 | 5 | 4 | **4** |
| 14 | 13 | 12 | 11 | 10 | 7 | 6 | 5 | **5** |
| 15 | 14 | 13 | 12 | 11 | 10 | 7 | 6 | **6** |
| 16 | 15 | 14 | 13 | 12 | 11 | 10 | 7 | **7** |

الجدول (١- ٢) عملية الجمع في النظام الثماني.

**مثال (١- ١٩):** اجمع العددين الثمانيين $(34)_8$ ، $(42)_8$.

**الحل:** نرتب أولاً العددين رأسياً ثم نقوم بعلمية الجمع:

$$\begin{array}{r} 34 \\ +\,42 \\ \hline 76 \end{array}$$

$$\therefore (34)_8 + (42)_8 = (76)_8$$

نلاحظ هنا أن مجموع أي من الرقمين الرأسيين( 4و2 ) أو (3و4) لم يزد عن رقم (7) وبالتالي يكتب حاصل الجمع كما هو.

**مثال (١- ٢٠):** اجمع العددين الثمانيين $(56)_8$ و $(63)_8$.

**الحل:**

$$\begin{array}{r} 5\ \ 6 \\ +\ 6\ \ 3 \\ \hline 1\ \ 4\ \ 1 \end{array}$$

نلاحظ في هذا المثال أنه عند زيادة حاصل الجمع عن رقم (7) أضفنا (2) إلى الناتج ثم رحلنا الحامل (Carry) إلى الخانة التالية.

**١- ١٠- ٦- ٢ الطرح في النظام الثماني Subtraction in Octal System**

يمكن تلخيص عملية الطرح في النظام الثماني كالتالي:

- إذا كان المطروح منه أكبر من المطروح أو يساويه فيتم كطرح الأرقام العشرية تماماً.
- أما إذا كان المطروح منه أصغر من المطروح فيتم إستلاف (1) من الخانة التالية – هذا الواحد يعبر عنه بثمانية (8) تضاف إلى الخانة التي يراد الطرح منها في العدد المطروح منه ثم يتم الطرح كالمعتاد في النظام العشري.

**مثال (١- ٢١):** اجرِ عملية الطرح الآتية: $(657)_8 - (346)_8$

**الحل:** نضع الرقمين بصورة رأسية كما يلي :

$$\begin{array}{r l} 6\ \ 5\ \ 7 & \text{المطروح منه} \\ -\ 3\ \ 4\ \ 6 & \text{المطروح} \\ \hline 3\ \ 1\ \ 1 & \end{array}$$

$$\therefore (657)_8 - (346)_8 = (311)_8$$

نلاحظ هنا أن كل رقم من المطروح منه أكبر من المطروح ولذلك تمت عملية الطرح كما في الأرقام العشرية تماماً.

**مثال (١- ٢٢):** اجرِ عملية الطرح الآتية: $(732)_8 - (634)_8$

**الحل:**

$$\begin{array}{r l} \overset{6}{\cancel{7}}\ \ \overset{2}{\cancel{3}}\ \ \overset{1}{2} & \text{المطروح منه} \\ -\ 6\ \ 3\ \ 4 & \text{المطروح} \\ \hline 0\ \ 7\ \ 6 & \end{array}$$

$$\therefore (732)_8 - (634)_8 = (76)_8$$

نلاحظ هنا في العمود الأول عند طرح (4) من (2) فإن المطروح أكبر من المطروح منه ولذلك استلفنا (1) من الخانة التالية وهذا الواحد بثمانية تجمع على المطروح منه، ثم تمت عملية الطرح كما في النظام العشري وتكررت هذه العملية أيضاً عند طرح (3) من (2) في العمود الثاني.

### ١- ١١ النظام السداسي عشري للأعداد Hexadecimal Numbering System

يطلق على النظام السداسي عشري اسم نظام الأساس ستة عشر (16) ويشار إليه بالأساس (16) لأنه يتعمد على ستة عشر رمزاً وهي (0و1و2و3و4و5و6و7و8و9وAوBوCوDوEوF) مع ملاحظة أن الحروف (AوBوCوDوEوF) تكافئ الأرقام العشرية (10و11 و12 و13 و14 و15 )على الترتيب.

### ١- ١١- ١ التحويل من السداسي عشري إلى العشري Hexadecimal–to–Decimal Conversion

مراتب الخانات في النظام السداسي عشري من اليمين إلى اليسار تمثل قوى العدد 16 أي ($16^0$ $16^1$ $16^2$ $16^3$ ......) وهكذا وبالتالي فإن مراتب الخانات أو أوزانها هي ( 1 16 256 4096 ...) وهكذا وعلى ذلك فإنه يمكن التعبير عن العدد $(522.39)_{16}$ كالآتي:

الأوزان : $16^2$ $16^1$ $16^0$ • $16^{-1}$ $16^{-2}$

العدد السادس عشري : 5 2 2 • 3 9

$$\therefore\ (522.39)_{16} = (5 \times 16^2) + (2 \times 16^1) + (2 \times 16^0) + (3 \times 16^{-1}) + (9 \times 16^{-2})$$
$$= (5 \times 256) + (2 \times 16) + (2 \times 1) + (3 \times 0.0625) + (9 \times 0.0039062)$$
$$= 1280 + 32 + 2 + 0.1875 + 0.0351558 = (1314.222655)_{10}$$

والتعبير بهذه الطريقة عن العدد السداسي عشري تسمى بالشكل الموسع. ولتمييز العدد السداسي عشري عن غيره يوضع الأساس (16) على يمين العدد في الأسفل كما هو موضح سابقاً.

### ١- ١١- ٢ التحويل من العشري إلى السداسي عشري Decimal-to-Hexadecimal Conversion

طريقة تحويل الأعداد من النظام العشري إلى السداسي عشري تتم بتكرار القسمة على (16) والتي تماثل تماماً الطريقة التي استخدمت في التحويل من النظام العشري إلى النظام الثماني والثنائي حيث اختلف في الأساس هنا فاصبح (16) بدلاً من (8) أو (2).

#### ١- ١١- ٢- ١ تحويل الأعداد العشرية الصحيحة إلى النظام السداسي عشري

لتحويل العدد العشري $(97)_{10}$ إلى مكافئه السداسي عشري فإننا نبدأ بقسمة العدد 97 على (16) ثم نقسم خارج القسمة الذي حصلنا عليه على (16) وهكذا حتى نحصل على خارج قسمة يساوي صفراً (0). في كل خطوة من خطوات القسمة نحصل على باقي من خارج القسمة وهو الذي يشكل العدد

السداسي عشري. وكما في التحويل العشري إلى الثماني، فإن الباقي الأول الذي نحصل عليه يمثل (LSD) والباقي الأخير يمثل (MSD) وهذه الخطوات موضحة كالآتي:

| | الباقي | |
|---|---|---|
| $97 \div 16 = 6$ | 1 | (LSD) |
| $6 \div 16 = 0$ | 6 | (MSD) |

وبالتالي يكون الناتج كما يلي:

$$(97)_{10} = (61)_{16}$$

**مثال (١- ٢٣):** حول العدد العشري $(314)_{10}$ إلى مكافئه في النظام السداسي عشري.

**الحل:**

| | الباقي | |
|---|---|---|
| $314 \div 16 = 19$ | A | (LSD) |
| $19 \div 16 = 1$ | 3 | |
| $1 \div 16 = 0$ | 1 | (MSD) |

وبالتالي يكون الناتج كما يلي:

$$(314)_{10} = (13A)_{16}$$

### ١- ١١- ٢- ٢ تحويل الأعداد الكسرية في النظام السداسي عشري

يتم تحويل الأعداد الكسرية في خطوات مشابهة لطريقة تحويل الكسور في النظام الثماني والثنائي وذلك عن طريق الضرب المتكرر في (16). فمثلاً لتحويل العدد الكسري $(0.78125)_{10}$ إلى نظيره في النظام السداسي عشري فإننا نبدأ بضرب العدد الكسري في (16) ثم نضرب العدد الكسري الناتج مرة أخرى في (16) وهكذا حتى يصبح العدد الكسري الناتج يساوي الصفر (0) أو حتى نصل إلى العدد المطلوب من الخانات العشرية. والأرقام الحاملة الناتجة من حاصل الضرب المتكرر تكون لنا العدد السداسي عشري. والرقم الحامل الأول فإنه يمثل (LSD) والرقم الحامل الأخير فيمثل (MSD) وتتم عملية التحويل كالآتي:

| | الحامل |
|---|---|
| $0.78125 \times 16 = 12.5$ | C |
| $0.5 \times 16 = 8.00$ | 8 |

وبذلك نحصل على:

$$\therefore (0.78125)_{10} = (0.C8)_{16}$$

**مثال (١- ٢٤)**: حول العدد العشري $(329.52)_{10}$ إلى مكافئه السداسي عشري.

**الحل**: نبدأ أولاً بتحويل العدد العشري الصحيح وذلك بتكرار القسمة على 16:

| | الباقي | |
|---|---|---|
| $329 \div 16 = 20$ | 9 | (LSD) |
| $20 \div 16 = 1$ | 4 | |
| $1 \div 16 = 0$ | 1 | (MSD) |

وبالتالي يكون الناتج كما يلي:

$$\therefore (329)_{10} = (149)_{16}$$

وبتكرار الضرب في (16) يتم تحويل العدد الكسري:

| | الحامل | |
|---|---|---|
| $0.52 \times 16 = 8.32$ | 8 | (MSD) |
| $0.32 \times 16 = 5.12$ | 5 | |
| $0.12 \times 16 = 1.92$ | 1 | |
| $0.92 \times 16 = 14.72$ | E | |
| $0.72 \times 16 = 11.52$ | B | |
| $0.52 \times 16 = 8.32$ | 8 | (LSD) |

فاذا فرضنا أن العدد المطلوب من الخانات العشرية هو ست (6) خانات فتكون نتيجة التحويل هي:

$$(0.52)_{10} = (0.851EB8)_{16}$$

ويكون الناتج النهائي للعدد المطلوب هو:

$$(329.52)_{10} = (149.851EB8)_{16}$$

### ١- ١١- ٣ التحويل من السداسي عشري إلى العشري Hexadecimal-to-Decimal Conversion

العدد السداسي عشري كما علمنا من قبل له مراتب في الخانات من اليمين إلى اليسار تمثل قوى العدد (16). وبضرب كل خانة من خانات العدد السداسي عشري في مرتبة الخانة المقابلة لها ثم بجمع حاصل ضرب كل خانة نحصل على العدد المطلوب. ويمكن توضيح عملية التحويل بالمثال التالي:

**مثال (١- ٢٥)**: أوجد مكافئ العدد السداسي عشري $(F9B)_{16}$ في النظام العشري.

**الحل:**

| | | | |
|---|---|---|---|
| الأوزان : | $16^2$ | $16^1$ | $16^0$ |
| العدد صحيحة عشري : | F | 9 | B |

$$\therefore (F9B)_{16} = (F \times 16^2) + (9 \times 16^1) + (B \times 16^0)$$
$$= (15 \times 256) + (9 \times 16) + (11 \times 1)$$
$$= 3840 + 144 + 11 = (3995)_{10}$$

والأعداد الكسرية في الأعداد السداسي عشرية يمكن تحويلها كما في الأعداد الثنائية والثمانية وتصبح مراتب الخانات في النظام السداسي عشري كالآتي:

$$\ldots\ldots 16^3 \quad 16^2 \quad 16^1 \quad 16^0 \bullet 16^{-1} \quad 16^{-2} \quad 16^{-3} \ldots\ldots$$

العلامة السادسة عشرية

**مثال (١- ٢٦):** أوجد مكافئ العدد السداسي عشري $(A15.C3)_{16}$ بالنظام العشري.

**الحل:**

| | | | | | | |
|---|---|---|---|---|---|---|
| الأوزان : | $16^2$ | $16^1$ | $16^0$ | • | $16^{-1}$ | $16^{-2}$ |
| العدد السادس عشري : | A | 1 | 5 | • | C | 3 |

$$\therefore (A15.C3)_{16} = (A \times 16^2) + (1 \times 16^1) + (5 \times 16^0) + (C \times 16^{-1}) + (3 \times 16^{-2})$$
$$= (10 \times 256) + (1 \times 16) + (5 \times 1) + (12 \times 0.0625) + (3 \times 0.0039062)$$
$$= 2560 + 16 + 5 + 0.75 + 0.0117186 = (2581.7617)_{10}$$

### ١- ١١- ٤ التحويل من السداسي عشري إلى النظام الثنائي Hexadecimal-to-Binary Conversion

عرفنا سابقاً أن النظام السداسي عشري يستخدم الرموز (0و1و2و......و9وAوBوCوDوEوF) وأن الحروف الأبجدية المستخدمة (AوBوCوDوEوF ) تكافئ على الترتيب الأعداد العشرية (10و11و12و13و14و15). وبالتالي فإنه يمكن تحويل الأعداد من النظام السداسي عشري إلى ما يقابلها في النظام الثنائي، بحيث يمثل كل رمز من رموز النظام السداسي عشري بأربع خانات ثنائية (4-bits) بدلاً من ثلاث خانات كما في النظام الثماني وكما هو موضح بالجدول (١- ٣):

**مثال (١- ٢٧):** حول العدد $(3A5)_{16}$ إلى مكافئه الثنائي.

**الحل:**

$$(3A5)_{16} = \quad 3 \quad A \quad 5$$
$$\downarrow \quad \downarrow \quad \downarrow$$
$$0011 \quad 1010 \quad 0101$$

$$= (001110100101)_2$$

| العدد السداسي عشري | العدد الثنائي | العدد العشري |
|---|---|---|
| 0 | 0000 | 0 |
| 1 | 0001 | 1 |
| 2 | 0010 | 2 |
| 3 | 0011 | 3 |
| 4 | 0100 | 4 |
| 5 | 0101 | 5 |
| 6 | 0110 | 6 |
| 7 | 0111 | 7 |
| 8 | 1000 | 8 |
| 9 | 1001 | 9 |
| A | 1010 | 10 |
| B | 1011 | 11 |
| C | 1100 | 12 |
| D | 1101 | 13 |
| E | 1110 | 14 |
| F | 1111 | 15 |

الجدول (١- ٣) تمثيل العدد السداسي عشري كعدد عشري وعدد ثنائي.

**مثال (١- ٢٨):** أوجد مكافئ العدد $(B35.D1)_{16}$ في النظام الثنائي.

**الحل:**

$$(B35.D1)_{16} = \begin{array}{cccccc} B & 3 & 5 & \bullet & D & 1 \\ \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ 1011 & 0011 & 0101 & \bullet & 1101 & 0001 \end{array}$$

$$= (101100110101.11010001)_2$$

**١- ١١- ٥ التحويل من الثنائي إلى النظام السداسي عشري Binary-to-Hexadecimal Conversion**

إن التحويل من النظام الثنائي إلى النظام السداسي عشري يتم بتكوين مجموعات مكونة من أربع خانات ثنائية وذلك ابتداءً من يمين الفاصلة الثنائية للعدد الصحيح وعلى يسار الفاصلة الثنائية للعدد الكسري ثم كتابة ما يقابل كل مجموعة مكونة من أربع خانات بما يكافئها في النظام السداسي عشري. ويلاحظ أنه في حالة تجميع الخانات الثنائية الموجودة في أقصى اليسار من العدد الصحيح أو أقصى اليمين بالنسبة للعدد الكسري فإنه يمكن زيادة الخانات من صفر واحد إلى ثلاثة أصفار حتى يكون مجموع الخانات الثنائية في أقصى اليمين أو اليسار مساوياً لأربع خانات ثنائية.

**مثال (١- ٢٩)**: حول العدد الثنائي $(110111101.101001)_2$ إلى نظيره السداسي عشري.

**الحل:**

$$
\begin{array}{ccccccc}
0001 & 1011 & 1101 & \bullet & 1010 & 0100 \\
\downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\
1 & B & D & \bullet & A & 4
\end{array}
$$

لاحظ أنه تم زيادة صفرين على يمين الكسر وثلاثة أصفار على يسار العدد الصحيح.

$$\therefore (110111101.101001)_2 = (1BD.A4)_{16}$$

**مثال (١- ٣٠)**: حول العدد الثنائي $(11010010011.011001)_2$ إلى نظيره في النظام السداسي عشري.

**الحل:**

$$
\begin{array}{ccccccc}
0001 & 1010 & 1011 & \bullet & 0110 & 1000 \\
\downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\
1 & A & B & \bullet & 6 & 8
\end{array}
$$

$$\therefore (11010010011.011001)_2 = (1AB.68)_{16}$$

### ١- ١١- ٦ التحويل من السداسي عشري إلى النظام الثماني Hexadecimal-to-Octal Conversion

من السهل إجراء التحويل من النظام السداسي عشري إلى النظام الثماني وذلك بتحويل العدد السداسي عشري إلى ما يكافئه في النظام الثنائي ومن ثم تحويل العدد الثنائي الناتج مرة أخري إلى عدد في النظام الثماني وكما هو موضح بالمثال التالي:

**مثال (١- ٣١)**: حول العدد $(AB3E.87D)_{16}$ إلى عدد في النظام الثماني.

**الحل:** نبدأ أولاً بتحويل العدد السداسي عشري إلى مكافئه الثنائي:

$$(AB3E.87D)_{16} = (1010101100111110.100001111101)_2$$

ثم نقوم تحويل العدد الثنائي الناتج إلي عدد في النظام الثماني عن طريق تقسيمه إلى مجموعات كل منها عبارة عن ثلاث خانات ثنائية كما سبق شرحه كالآتي:

$$
\begin{array}{ccccccccccc}
001 & 010 & 101 & 001 & 111 & 110 & \bullet & 100 & 001 & 111 & 101 \\
\downarrow & \downarrow & \downarrow & \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow & \downarrow & \downarrow \\
1 & 2 & 5 & 4 & 7 & 6 & \bullet & 4 & 1 & 7 & 5
\end{array}
$$

لاحظ أنه تم إضافة صفرين على يسار العدد الصحيح لتكوين مجموعات كاملة من ثلاث خانات.

$\therefore (AB3E.87D)_{16} = (125476.4175)_8$

### ١- ١١- ٧ التحويل من الثماني إلى النظام السداسي عشري Octal-to-Hexadecimal Conversion

تتم عملية التحويل وذلك بتحويل العدد الثماني إلى مكافئه الثنائي حيث إن كل رمز ثماني يتم تمثيله بثلاث خانات ثنائية، وبعد ذلك يتم تكوين مجموعات كل منها مكون من أربع خانات ثنائية سواء بالنسبة للعدد الصحيح أو العدد الكسري الثنائي، ومن ثم كتابة ما يقابل كل مجموعة بمكافئها السداسي عشري وكما هو موضح في المثال التالي:

**مثال (١- ٣٢)**: حول العدد الثماني $(25.342)_8$ إلى نظيره في النظام السداسي عشري.

**الحل**: نحول أولاً العدد الثماني إلى ثنائي كما يلي :

$\therefore (25.342)_8 = (010101.011100010)_2$

ثم نحول العدد الثنائي إلى عدد في النظام السداسي عشري كما يلي:

$$\begin{array}{ccccc} 0001 & 0101 & \bullet & 0111 & 0001 \\ \downarrow & \downarrow & & \downarrow & \downarrow \\ 1 & 2 & \bullet & 7 & 1 \end{array}$$

لاحظ أنه تم حذف الصفر الموجود على يمين الكسر الثنائي وإضافة صفرين على يسار العدد الصحيح.

$\therefore (25.342)_8 = (12.71)_{16}$

### ١- ١١- ٨ العمليات الحسابية في النظام السداسي عشري
Arithmetic Operations in Hexadecimal System

سنقتصر هنا على دراسة عمليتي الجمع والطرح بالطريقة المباشرة.

#### ١- ١١- ٨- ١ الجمع في النظام السداسي عشري Hexadecimal Addition

حيث إن الرموز في النظام السداسي عشري تقع بين (0وf) فإن العدد التكراري الأول بعد (F) هو (10)، وكما سبق وبينا أن هذا العدد (10) هو العدد التكراري لأنظمة الأعداد العشرية والثنائية والثمانية أو بمعنى أشمل أن هذا العدد هو العدد التكراري الأول لأي نظام عددي. وبالتالي فإن قواعد الجمع للنظام السداسي عشري تخضع لنفس قواعد الجمع للنظام العشري مع ملاحظة أن حاصل الجمع الزائد عن $(9)_{16}$ بواحد صحيح يعبر عنه بحرف $(A)_{16}$ والزائد عن $(9)_{16}$ باثنين يعبر عنه بحرف $(B)_{16}$ وهكذا حتى $(F)_{16}$.

أما لو جمعنا واحداً صحيحاً على $(F)_{16}$ فإن الناتج يكون $(10)_{16}$ حيث الصفر هو المجموع ويرحل الواحد إلى الخانة التالية ولوجمعنا اثنين على $(F)_{16}$ فإن الناتج يكون $(11)_{16}$ أي أن المجموع هو الواحد ويرحل الواحد إلى الخانة التالية وهكذا.

والجدول (١- ٤) يوضح نتائج عملية الجمع بين كل رموز النظام السداسي عشري، مع ملاحظة أن الصف الأول الأفقي والعمود الأول الرأسي يوضحان رموز هذا النظام الذي يجري فيه الجمع أما بقية الخانات فتوضح نتيجة الجمع للرمز الأفقي مع الرمز الرأسي.

| **F** | **E** | **D** | **C** | **B** | **A** | **9** | **8** | **7** | **6** | **5** | **4** | **3** | **2** | **1** | **0** | + |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| F | E | D | C | B | A | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | **0** |
| 10 | F | E | D | C | B | A | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | **1** |
| 11 | 10 | F | E | D | C | B | A | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | **2** |
| 12 | 11 | 10 | F | E | D | C | B | A | 9 | 8 | 7 | 6 | 5 | 4 | 3 | **3** |
| 13 | 12 | 11 | 10 | F | E | D | C | B | A | 9 | 8 | 7 | 6 | 5 | 4 | **4** |
| 14 | 13 | 12 | 11 | 10 | F | E | D | C | B | A | 9 | 8 | 7 | 6 | 5 | **5** |
| 15 | 14 | 13 | 12 | 11 | 10 | F | E | D | C | B | A | 9 | 8 | 7 | 6 | **6** |
| 16 | 15 | 14 | 13 | 12 | 11 | 10 | F | E | D | C | B | A | 9 | 8 | 7 | **7** |
| 17 | 16 | 15 | 14 | 13 | 12 | 11 | 10 | F | E | D | C | B | A | 9 | 8 | **8** |
| 18 | 17 | 16 | 15 | 14 | 13 | 12 | 11 | 10 | F | E | D | C | B | A | 9 | **9** |
| 19 | 18 | 17 | 16 | 15 | 14 | 13 | 12 | 11 | 10 | F | E | D | C | B | A | **A** |
| 1A | 19 | 18 | 17 | 16 | 15 | 14 | 13 | 12 | 11 | 10 | F | E | D | C | B | **B** |
| 1B | 1A | 19 | 18 | 17 | 16 | 15 | 14 | 13 | 12 | 11 | 10 | F | E | D | C | **C** |
| 1C | 1B | 1A | 19 | 18 | 17 | 16 | 15 | 14 | 13 | 12 | 11 | 10 | F | E | D | **D** |
| 1D | 1C | 1B | 1A | 19 | 18 | 17 | 16 | 15 | 14 | 13 | 12 | 11 | 10 | F | E | **E** |
| 1E | 1D | 1C | 1B | 1A | 19 | 18 | 17 | 16 | 15 | 14 | 13 | 12 | 11 | 10 | F | **F** |

الجدول (١- ٤) عملية الجمع في النظام السداسي عشري.

**مثال (١- ٣٣):** أوجد نتيجة الجمع للعددين التاليين :

$(35AB2)_{16} + (1A675)_{16}$

**الحل:** نرتب العددين رأسياً أولاً ثم نقوم بعملية الجمع تبعاً للقواعد المبينة في الجدول السابق.

$$\begin{array}{cccccc} & 1 & 1 & 1 & & \\ & 3 & 5 & A & B & 2 \\ + & 1 & A & 6 & 7 & 5 \\ \hline & 5 & 0 & 1 & 2 & 7 \end{array}$$

$\therefore (35AB2)_{16} + (1A675)_{16} = (50127)_{16}$

١- ١١- ٨- ٢ الطرح في النظام السداسي عشري Hexadecimal Subtraction

يتم الطرح في النظام السداسي عشري بالطريقة المباشرة كالآتي:

- إذا كان المطروح منه أكبر من المطروح فتتم كعملية الطرح في الأعداد العشريةمع تحويل الحروف إلى ما يقابلها من أرقام عند الطرح وتحويل باقي الطرح إلى حروف إذا لزم الأمر.
- إذا كان المطروح منه أصغر فيتم استلاف (1) من الخانة التالية وهذا الواحد يعبر عنه بستة عشر تجمع إلى الخانة التي يتم الطرح منها في العدد المطروح منه ثم يتم الطرح كما في الخطوة الأولى وكما يتضح من المثال التالي:

مثال (١- ٣٤): اجرِ عملية الطرح الآتية:

$$(F2ABD)_{16} - (EF4CE)_{16}$$

الحل:

$$\begin{array}{cccccc}
 & E & {}^{1} & 9 & {}^{1}A & {}^{1} \\
 & \cancel{F} & 2 & \cancel{A} & \cancel{B} & D \\
- & E & F & 4 & C & E \\
\hline
 & & 3 & 5 & E & D
\end{array}$$

لاحظ أنه تم حذف الصفر من يمين العدد الصحيح لأنه لا قيمة له.

## تدريبـــات

١) حول كلاً من الأعداد العشرية الآتية إلى مكافئاتها الثنائية:

a) 64　b) 112　c) 257　d) 27.26
e) 77.0625　f) 47.875　g) 33.125

٢) حول كلاً من الأعداد الثنائية التالية إلى مكافئاتها العشرية:

a) 11011　b) 1110101　c) 111111　d) 1110.11
e) 10101.1101　f) 1100001.11011

٣) أوجد حاصل جمع كل من الأعداد الثنائية الآتية:

a) 100 + 111　b) 1110.11 + 11.10
c) 1111 + 1101　d) 1001.101 + 1101.11

٤) أوجد باقي الطرح للأعداد الثنائية الآتية بالطريقة المباشرة:

a) 1101 – 0100　b) 1001 – 0111
c) 11010 – 10111　d) 1100 – 1001

٥) أوجد المتمم الأحادي لكل من الأعداد الثنائية الآتية:

a) 00110101　b) 11100100　c) 00010101

٦) أوجد المتمم الثنائي لكل من الأعداد الثنائية الآتية:

a) 11110110　b) 01011101　c) 00110011

٧) اكتب العدد الثنائي المكافئ لكل من الأعداد العشرية الآتية في شكل إشارة المقدار بحيث يتكون العدد الثنائي من ثماني خانات (8-bits):

a) +28　b) – 83　c) +99　d) – 120

٨) اكتب العدد الثنائي المكافئ لكل من الأعداد العشرية الآتية في شكل المتمم الأحادي بحيث يتكون العدد الثنائي من ثماني خانات (8-bits):

a) +14　b) – 63　c) +107　d) – 122

٩) أعد حل السؤال رقم (٨) بحيث يكون العدد الثنائي في شكل المتمم الثنائي.

١٠) احسب القيمة العددية العشرية للأعداد الثنائية ذات الإشارة التالية وذلك بنظام إشارة المقدار:

a) 10111000 b) 01100100 c) 10110011

١١) احسب القيمة العددية العشرية للأعداد الثنائية ذات الإشارة التالية وذلك بنظام المتمم الأحادي:

a) 10011101 b) 01100110 c) 10101101

١٢) احسب القيمة العددية العشرية للأعداد الثنائية ذات الإشارة التالية وذلك بنظام المتمم الثنائي:

a) 10101011 b) 000111101 c) 10111011

١٤) اجرِ عمليات الطرح الآتية باستخدام نظام المتمم الثنائي:

a) 00010110 – 00110011 b) 01110000 – 10101111
c) 10001100 – 00111001 d) 11011001 – 11100111

١٥) حول كلاً من الأعداد العشرية الآتية إلى ما يكافئها في النظام الثماني:

a) 50 b) 100 c) 6391 d) 77.375
e) 120.515625 f) 144.5625 g) 915.141

١٦) حول الأعداد الثمانية الآتية إلى مكافئاتها في النظام العشري:

a) 42 b) 254 c) 1057 d) 37.5
e) 96.11 f) 115.3 g) 14367.12

١٧) حول الأعداد الثمانية الآتية إلى ما يقابلها في النظام الثنائي:

a) 72 b) 113 c) 16.3 d) 37.6
e) 122.775 f) 417.632 g) 276.621

١٨) حول الأعداد الثنائية الآتية إلى ما يقابلها في النظام الثماني:

a) 110101.1101 b) 11110100.110101 c) 110110111.10101
d) 10001001011.1001 e) 1010111.11101

١٩) أوجد حاصل جمع الأعداد الثمانية الآتية:

a) $(15)_8 + (17)_8$ b) $(44)_8 + (66)_8$
c) $(123)_8 + (321)_8$ d) $(272)_8 + (456)_8$

٢٠) أوجد حاصل طرح الأعداد الثمانية الآتية:

a) $(32)_8 - (25)_8$ b) $(147)_8 - (74)_8$
c) $(315)_8 - (222)_8$ d) $(437)_8 - (340)_8$

٢١) حول الأعداد العشرية الآتية إلى ما يكافئها في النظام السداسي عشري:

a) 14 b) 80 c) 560 d) 3000
e) 62500 f) 204.125 g) 255.875 h) 631.25

٢٢) حول الأعداد السادسة عشرية التالية إلى مكافئاتها في النظام العشري:

a) 9F b) D52 c) 67F d) ABCD
e) F.4 f) B3.E g) 1111.1 h) 888.8

٢٣) حول الأعداد الآتية من النظام السداسي عشري إلى النظام الثنائي:

a) 8 b) 1C c) A64 d) 1F.C e) 239.4

٢٤) حول الأعداد الثنائية التالية إلى ما يكافئها في النظام السداسي عشري:

a) 1001.1111 b) 10000.1 c) 110101.11001
d) 10100111.111011 e) 1000000.000111 f) 1111100.1000011

٢٥) حول الأعداد الآتية من السادس عشري إلى الثماني:

a) 13A b) 25E6 c) 3016 d) B4.C
e) 78.D3 f) 2659.F41

٢٦) حول الأعداد الآتية من الثماني إلى السادس عشري:

a) 37 b) 725 c) 2476.2 d) 1117.16
e) 1600.524 f) 3000.6125

٢٧) أوجد حاصل الجمع للأعداد السادسة عشرية الآتية:

a) $(41)_{16} + (36)_{16}$ b) $(C8)_{16} + (3A)_{16}$
c) $(9B)_{16} + (65)_{16}$ d) $(11D)_{16} + (2E1)_{16}$
f) $(77CB5)_{16} + (A5F72)_{16}$ g) $(13EFD)_{16} + (21BB3)_{16}$

# الدوائر المنطقية

## الدوائر المنطقية البسيطة

الدوائر المنطقية البسيطة

٢

## الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة بإذن الله على:

- معرفة البوابات المنطقية المختلفة وجدول الحقيقة لكل منها.
- كيفية عمل البوابات المنطقية مع مدخلات ذات نبضات متغيرة المستوى.
- كيفية استنتاج التعبير البوليني لخرج الدائرة المنطقية.
- تمثيل الدائرة المنطقية بمعلومية التعبير البوليني.
- تمثيل الدائرة المنطقية من خلال جدول الحقيقة.
- التحويل من التعبير البوليني إلى جدول الحقيقة.

## ٢- ١ مقدمة Introduction

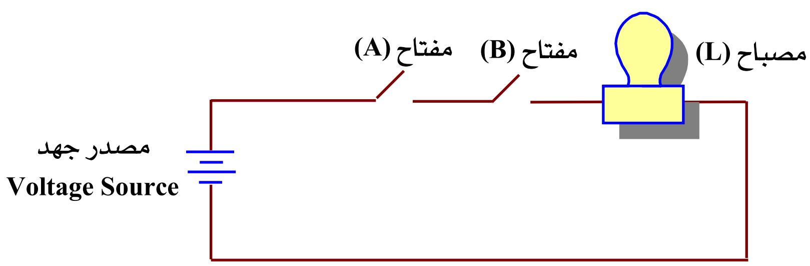
معظم الأنظمة الرقمية مثل الحاسبات و أجهزة معالجة البيانات و أجهزة التحكم و أجهزة القياس- وأنظمة الاتصالات الرقمية، تحتوي على مجموعة من الدوائر المنطقية التي تؤدي بعض العمليات الأساسية والتي يتكرر تنفيذها كثيراً وبسرعة كبيرة جداً، وهذه العمليات الأساسية هي في الواقع مجموعة من العمليات المنطقية، ولذلك تسمى الدوائر البسيطة التي تقوم بهذه العمليات بالدوائر المنطقية.

وتمثل البوابات المنطقية حجر الأساس لبناء أي دائرة منطقية ومن ثم أي نظام رقمي أو منطقي، وحيث إن كلمة منطق ترمز إلى "عملية صنع القرار" لذا فإن بوابة المنطق هي البوابة التي تعطي خرجاً فقط عندما تتحقق شروط معينة على مدخلات هذه البوابة.

وفي هذه الوحدة سوف نتناول بالدراسة الأنواع المختلفة للبوابات المنطقية وسنبدأ بالبوابات الأساسية وهى بوابة AND و بوابة OR و بوابة NOT أو العاكس(INVERTER). ومن خلال التركيبات البسيطة لهذه البوابات الثلاث يمكننا الحصول على باقي أنواع البوابات الأخرى، ثم نقوم بعد ذلك بدراسة كيفية تجميع هذه البوابات لتمثيل الدوائر المنطقية البسيطة.

## ٢- ٢ بوابة AND Gate AND

تعتبر البوابة AND واحدة من البوابات الأساسية والتي تدخل في بناء معظم الدوال المنطقية (Logic Functions). والبوابة AND لها مدخلان أو أكثر ولها خرج واحد، وتؤدي هذه البوابة ما يسمى بالضرب المنطقي (Logical Multiplication)، ويمكن تمثيل هذه البوابة بعدد من المفاتيح الموصلة على التوالي في دائرة كهربائية كما هو موضح في الشكل (٢- ١)، حيث المفتاحان A, B يمثلان اثنين من المتغيرات الثنائية (Two Binary Variables) وتكون قيمة أي متغير منهما تساوي (0) الثنائي عندما يكون المفتاح مفتوحاً (Open) وتساوي (1) الثنائي عندما يكون المفتاح مغلقاً (Closed).



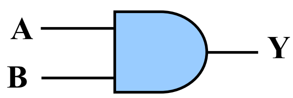

الشكل (٢- ١) تمثيل البوابة AND كمفتاحين على التوالي.

وبالمثل سوف نعتبر المصباح "L" يمثل المتغير الثنائي الثالث ويساوي (1) ثنائياً عندما يكون المصباح مضاء (ON) ويساوي (0) الثنائي عندما يكون غير مضاء (OFF). وحيث إن هذه الدائرة لها مفتاحان، فإنه يوجد هناك أربعة احتمالات لوضعها، وجدول (٢- ١) يوضح هذه الاحتمالات الأربعة وكذلك حالة المصباح (L) عند كل احتمال. ويبين الجدول أن المصباح (L) لا يضاء إلا عندما يكون كل من المفتاحين مغلقاً، ويطلق على هذا الجدول اسم جدول الحقيقة (Truth Table).

| A | B | L |
|---|---|---|
| مفتوح | مفتوح | غير مضاء |
| مفتوح | مغلق | غير مضاء |
| مغلق | مفتوح | غير مضاء |
| مغلق | مغلق | مضاء |

الجدول (٢- ١) جدول الحقيقة للدائرة في شكل (٢- ١).

يوضح الشكل (٢- ٢) الرمز المنطقي القياسي (Standard) للبوابة AND، حيث يظهر الدخلان AوB والخرج Y، ويسمى رمز البوابة AND بدخلين. ويبين الجدول (٢- ٢) جدول الحقيقة للبوابة AND بمدخلين.




الشكل (٢- ٢) رمز البوابة AND.

| المدخلات | | الخرج |
|---|---|---|
| A | B | Y |
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

الجدول (٢- ٢) جدول الحقيقة للبوابة AND بمدخلين.

ويظهر الدخلان كأرقام ثنائية (bits)، ويلاحظ أن الخرج يساوي (1) الثنائي فقط عندما يكون الدخلان AوB تساوي (1) الثنائي، وبالتالي فإنه لأي بوابة AND وبصرف النظر عن عدد المدخلات، يكون الخرج يساوي (1) فقط عندما تكون جميع المدخلات تساوي (1).

ويمكن استنتاج عدد التشكيلات (الاحتمالات) للمدخلات الثنائية لأي بوابة عن طريق العلاقة:

$N = 2^n$

حيث: N عدد التشكيلات المحتملة.

n عدد المدخلات للبوابة.

وللتوضيح نقول:

لعدد اثنان مدخلان للبوابة يكون عدد التشكيلات $N = 2^2 = 4$

لعدد ثلاثة مدخلات للبوابة يكون عدد التشكيلات $N = 2^3 = 8$

لعدد أربعة مدخلات للبوابة يكون عدد التشكيلات $N = 2^4 = 16$

**مثال (٢- ١):**

- استنتج جدول الحقيقة لبوابة AND لها ثلاث مدخلات.
- ما عدد التشكيلات لبوابة AND لها خمس مدخلات؟

**الحل:** يوجد ثماني تشكيلات لبوابة AND ذات المدخلات الثلاثة ، ويوضح جدول (٢- ٣) جدول الحقيقة لهذه البوابة.

| المدخلات | | | الخرج |
|---|---|---|---|
| **A** | **B** | **C** | **Y** |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

الجدول (٢- ٣) جدول الحقيقة للبوابة AND بثلاثة مدخلات.

- عدد التشكيلات يمكن حسابه من العلاقة السابقة كالآتي:

$$N = 2^n = 2^5 = 32$$

يعتبر الجبر البوليني (Boolean Algebra) صيغة للمنطق الرمزي والذي يبين كيف تعمل البوابات المنطقية، والعبارة البولينية (Boolean Expression) هي طريقة مختصرة لإظهار ماذا يحدث في دائرة منطقية ما. والعبارة البولينية لبوابة AND ذات مدخلين هي:

$$Y = A \bullet B$$

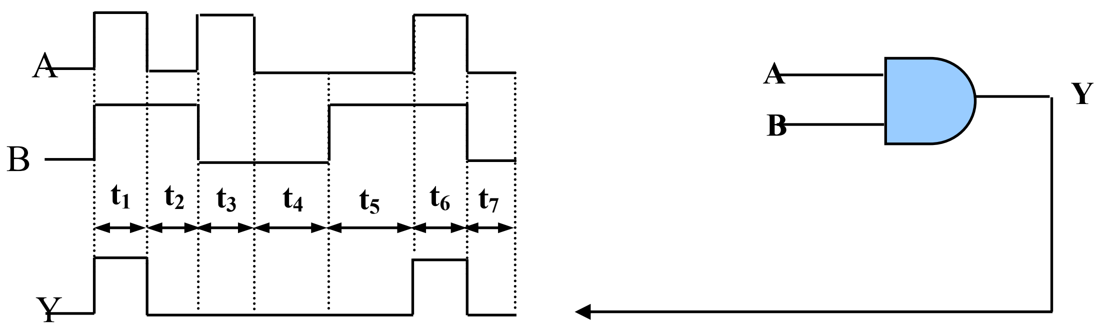
وتقرأ هذه العبارة كالتالي: الخرج Y يساوي A AND B (• تعني AND)، وأحيانا تحذف النقطة من العبارة البولينية وتصبح:

$$Y = AB$$

وتقرأ الخرج Y يساوي A AND B.

في معظم التطبيقات لا يكون دخل البوابة ثابتاً عند مستوى ثنائي معين ولكنه يكون عبارة عن نبضات (Pulses) تتغير بين المستويين المرتفع (HIGH) والمنخفض (LOW). وسوف نرى الآن كيفية عمل بوابة AND مع مدخلات ذات نبضات متغيرة المستوى، وبالنظر إلى المدخلات بالنسبة لبعضها البعض يمكن أن نحدد مستوى الخرج عند أي لحظة.

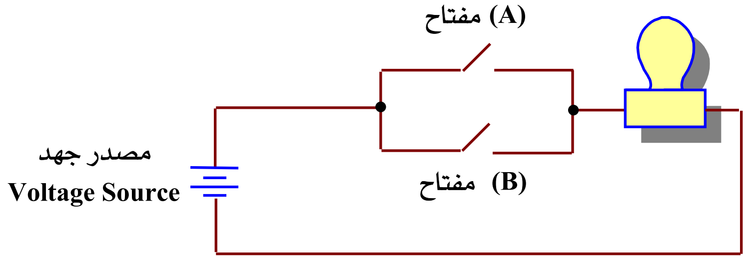
وكمثال على ذلك، في شكل (٢- ٣) كلا من الدخلين A وB مرتفع أي يساوي (1) خلال الفترة الزمنية $t_1$ والذي يجعل الخرج Y مرتفعاً في هذه الفترة أي يساوي (1)، خلال الفترة الزمنية $t_2$، الدخل A منخفض أي يساوي (0) والدخل B مرتفع وبالتالي يكون الخرج Y يساوي (0)، وهكذا خلال الفترات الزمنية الأخرى. يطلق على شكل نبضات الدخل والخرج كعلاقة مع الزمن اسم المخطط الزمني (Timing Diagram).




الشكل (٢- ٣) المخطط الزمني لبوابة AND بمدخلين.

## ٢- ٣ بوابة OR Gate OR

تعتبر البوابة OR واحدة من البوابات الأساسية والتي تدخل في بناء معظم الدوال المنطقية. والبوابة OR لها مدخلان أو أكثر ولها خرج واحد، وتؤدي هذه البوابة ما يسمى بالجمع المنطقي (Logical Addition)، ويمكن تمثيل هذه البوابة بعدد من المفاتيح الموصلة على التوازي في دائرة كهربائية كما هو موضح بالشكل (٢- ٤). وكما في البوابة AND فإن المفتاحين A وB تكون قيمة أي متغير منهما تساوي (0) عندما يكون المفتاح مفتوحاً (Open) وتساوي (1) عندما يكون المفتاح مغلقاً (Closed).




الشكل (٢- ٤) تمثيل البوابة OR كمفتاحين على التوازي.

جدول (٢- ٤) يوضح العلاقة بين أوضاع المفتاحين وحالة المصباح، ونلاحظ من هذه الدائرة ومن الجدول أن المصباح (L) يضاء عندما يكون أي من المفتاحين أو كلاهما مغلقاً.

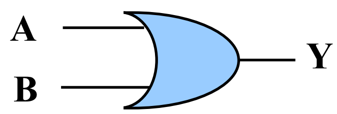
| L | B | A |
|---|---|---|
| غير مضاء | مفتوح | مفتوح |
| مضاء | مغلق | مفتوح |
| مضاء | مفتوح | مغلق |
| مضاء | مغلق | مغلق |

الجدول (٢- ٤) جدول الحقيقة للدائرة في شكل (٢- ٤).

يوضح الشكل (٢- ٥) الرمز المنطقي القياسي للبوابة OR، حيث يظهر الدخلان A, B والخرج Y. ويبين الجدول (٢- ٥) جدول الحقيقة للبوابة OR بمدخلين.

| المدخلات | | الخرج |
|---|---|---|
| A | B | Y |
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

الجدول (٢- ٥) جدول الحقيقة للبوابة OR بمدخلين.




الشكل (٢- ٥) رمز البوابة OR.

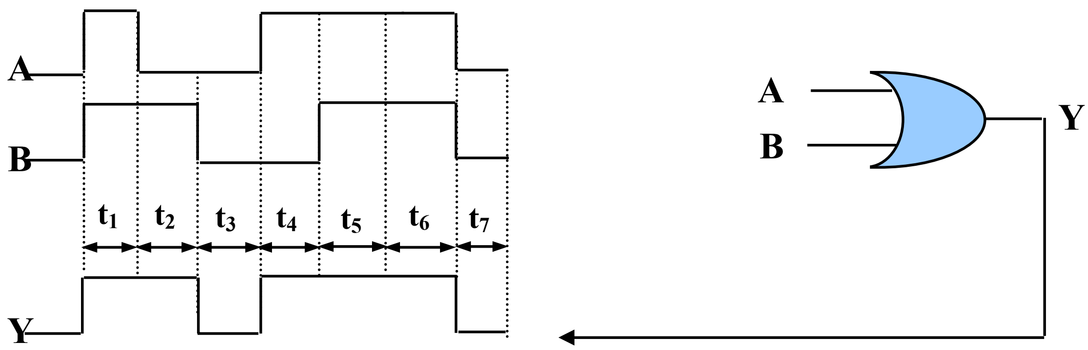
ويلاحظ من الجدول (٢- ٥) أن الخرج يساوي (1) أي حقيقياً عندما يكون أي من الدخلين أو كلاهما عند المستوى (1)، وأن الخرج يكون غير حقيقي أي (0) عندما تكون كل المدخلات عند مستوى (0) الثنائي. والعبارة البولينية لبوابة OR ذات مدخلين هي:

$$Y = A + B$$

وتقرأ هذه العبارة كالتالي: الخرج Y يساوي A OR B (+ تعني OR).

والآن سوف نرى كيفية عمل بوابة OR مع مدخلات ذات نبضات متغيرة المستوى، وكما سبق شرحه في بوابة AND يجب النظر إلى المدخلات بالنسبة لبعضها البعض حتى نتمكن من تحديد مستوى الخرج عند أي فترة زمنية.

في شكل (٢- ٦) كل من الدخلين A وB مرتفع أي يساوي (1) خلال الفترة الزمنية $t_1$ والذي يجعل الخرج Y مرتفعاً في هذه الفترة أي يساوي (1)، خلال الفترة الزمنية $t_2$، الدخل A منخفض أي يساوي (0) والدخل B مرتفع وبالتالي يكون الخرج Y يساوي (1)، وهكذا خلال الفترات الزمنية الأخرى.




الشكل (٢- ٦) المخطط الزمني لبوابة OR بمدخلين.

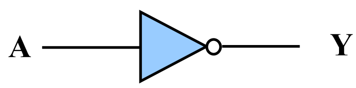
## ٢- ٤ بوابة NOT (العاكس) NOT Gate (INVERTER)

العاكس أو بوابة NOT تؤدي عملية يطلق عليها العكس (Inversion) أو الإتمام (Complementation). والعاكس يغير المستوى المنطقي للدخل إلى عكسه، فإذا كان دخله (1) يغيره فى الخرج إلى (0)، وإذا كان دخله (0) يغيره إلى (1).

وتعتبر البوابة NOT من البوابات التي لها دخل واحد. يوضح شكل (٢- ٧) الرمز المنطقي المستخدم لبوابة العاكس، أما الجدول (٢- ٦) فيوضح جدول الحقيقة لهذه البوابة.

| الخرج | الدخل |
|---|---|
| Y | A |
| 1 | 0 |
| 0 | 1 |

الجدول (٢- ٦) جدول الحقيقة للبوابة NOT أو العاكس.




الشكل (٢- ٧) رمز البوابة NOT.

من جدول الحقيقة نجد أن الخرج يكون نفي أو عكس الدخل، ويعبر عن هذه العملية بالتعبير البوليني الآتي:

$$Y = \overline{A}$$

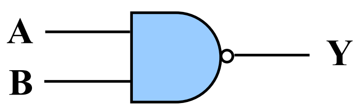
وتقرأ على النحو التالي: الخرج Y يساوي not A وتسمى الإشارة فوق A باسم bar وبالتالي فإن التعبير البوليني يقرأ، الخرج Y يساوي A bar ($\overline{A}$).

## ٢- ٥ بوابة NAND Gate NAND

كلمة (NAND) هي اختصار لكلمتي (NOT AND) وهي تعني عكس AND، وهذه البوابة يمكن الحصول عليها بتوصيل دخل بوابة العاكس مع خرج البوابة AND كما يبين ذلك شكل (٢- ٨)، كما يبين الشكل الرمز المنطقي لهذه البوابة حيث إنه رمز بوابة AND ولكن مع دائرة صغيرة عند الخرج والتي ترمز إلى بوابة العاكس. جدول (٢- ٧) يوضح جدول الحقيقة للبوابة NAND بمدخلين.

| المدخلات | | الخرج |
|---|---|---|
| A | B | Y |
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

الجدول (٢- ٧) جدول الحقيقة للبوابة NAND بمدخلين.



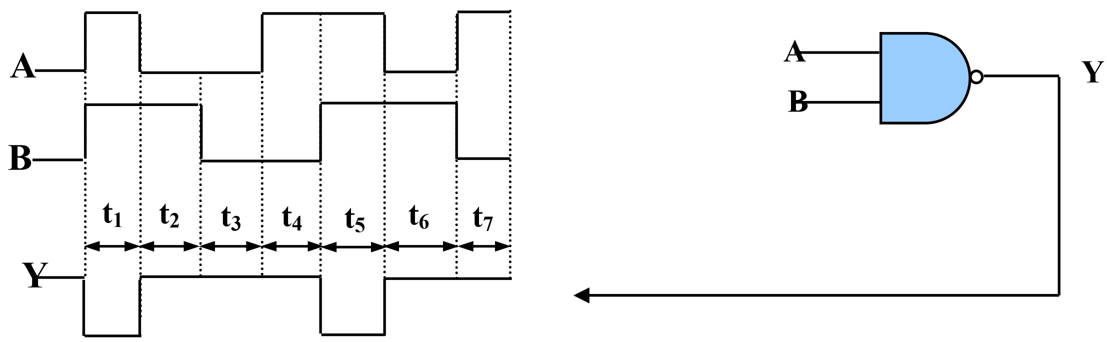

الشكل (٢- ٨) رمز البوابة NAND.

نلاحظ من الجدول أن الخرج يكون غير حقيقي (0) عندما تكون كل المدخلات عند الواحد (1) المنطقي، وأن الخرج يكون حقيقياً (1) عندما يكون أحد المدخلات على الأقل عند الصفر (0) المنطقي، وهذا عكس البوابة AND. وتعتبر البوابة NAND إحدى البوابات الرئيسة الهامة في الدوائر الرقمية، فهي تستخدم على نطاق واسع في معظم النظم الرقمية حيث يمكن أن تؤدي عمل كل من بوابات NOTوORو AND ، أو أي تشكيلة من هذه البوابات، ويعبر عن عمل البوابة NAND بالتعبير البوليني:

$$Y = \overline{AB}$$

وسوف نشرح الآن كيفية عمل بوابة NAND مع مدخلات ذات نبضات متغيرة المستوى، مع ملاحظة أن البوابة NAND تعطي خرجاً (0) فقط عندما تكون جميع المدخلات تساوي (1).

في شكل (٢- ٩) كل من الدخلين AوB مرتفع أي يساوي (1) خلال الفترة الزمنية $t_1$ والذي يجعل الخرج Y منخفضاً في هذه الفترة أي يساوي (0)، خلال الفترة الزمنية $t_2$، الدخل A منخفض أي يساوي (0) والدخل B مرتفع أي يساوي (1) وبالتالي يكون الخرج Y يساوي (1)، وهكذا خلال الفترات الزمنية الأخرى.



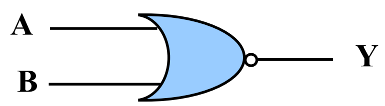

الشكل (٢- ٩) المخطط الزمني لبوابة NAND بمدخلين.

## ٢- ٦ بوابة NOR   NOR Gate

كلمة (NOR) هي أيضاً اختصار لكلمتي (NOT OR) وهي تعني عكس OR، وهذه البوابة يمكن الحصول عليها بتوصيل دخل بوابة العاكس (NOT gate) مع خرج البوابة OR كما هو موضح في شكل (٢- ١٠)، ويبين الشكل أيضا الرمز المنطقي للبوابة NOR. وجدول الحقيقة للبوابة NOR بمدخلين موضح في جدول (٢- ٨).

| المدخلات | | الخرج |
|---|---|---|
| A | B | Y |
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

الجدول (٢- ٨) جدول الحقيقة للبوابة NOR بمدخلين.



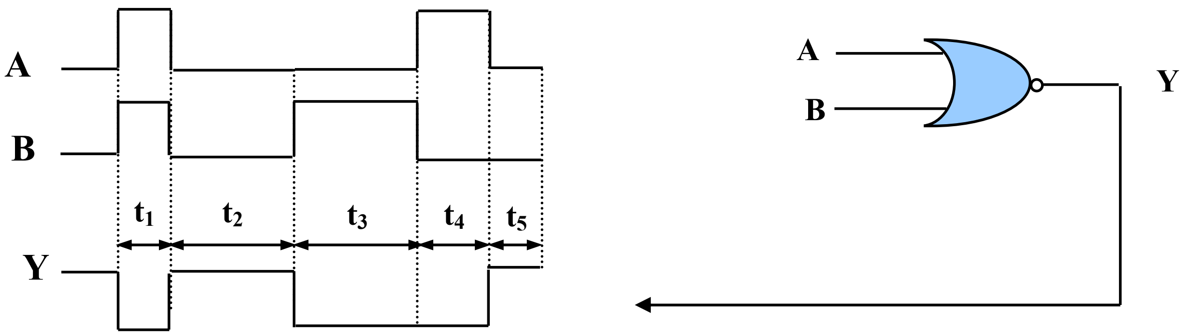

الشكل (٢- ١٠) رمز البوابة NOR.

نلاحظ من الجدول أن الخرج (Y) يكون غير حقيقي (0) عندما يكون أحد المدخلات على الأقل عند المستوى (1) المنطقي، وأن الخرج يكون حقيقياً (1) فقط عندما تكون جميع المدخلات عند الصفر (0) المنطقي.

وتعتبر البوابة NOR كما هو الحال في البوابة NAND من البوابات الرئيسة الجامعة في الدوائر الرقمية، حيث يمكن أن تؤدي عمل كل من بوابات NOTوOR و AND ، أو أي تشكيلة منها. والتعبير البوليني للبوابة NOR هو:

$$Y = \overline{A + B}$$

شكل (٢- ١١) يوضح بوابة NOR لها الدخلان AوB ذوا نبضات متغيرة المستوى، ويمكن من خلال جدول الحقيقة للبوابة NOR الحصول على الخرج (Y) الموضح بالشكل.



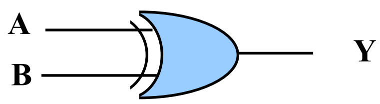

الشكل (٢- ١١) المخطط الزمني لبوابة NOR بمدخلين.

## ٢- ٧ بوابة OR المنفردة (المنحصرة) Exclusive-OR Gate

تسمى البوابة OR المنفردة باسم بوابة "أيهما وليس كلاهما" وتختصر إلى XOR-gate، ويوضح شكل (٢- ١٢) الرمز المنطقي للبوابة.

| المدخلات | | الخرج |
|---|---|---|
| A | B | Y |
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

الجدول (٢- ٩) جدول الحقيقة للبوابة XOR.




الشكل (٢- ١٢) رمز البوابة XOR.

جدول الحقيقة للبوابة XOR موضح في جدول (2-9)، ونلاحظ من الجدول أن الخرج (Y) لا يساوي (1) إلا إذا كان الدخلان AوB مختلفين، بمعنى أن يكون أحدهما (1) والآخر (0) أو العكس، وتعطي خرجاً يساوي (0) عندما يكون الدخلان متساويين.

نلاحظ أن جدول الحقيقة للبوابة XOR مشابه لجدول الحقيقة للبوابة OR فيما عدا الحالة التي يكون فيها $A = B = 1$ ، كما نلاحظ أن البوابة XOR تعطي خرجاً يساوي (1) عندما يكون أحد الدخلين (1) أو بمعنى آخر تعطي خرجاً يساوي (1) عندما يكون عدد الآحاد عند الدخل عدداً فردياً ، ولذا فإنه يطلق عليها بوابة اختبار الأرقام الثنائية الفردية.

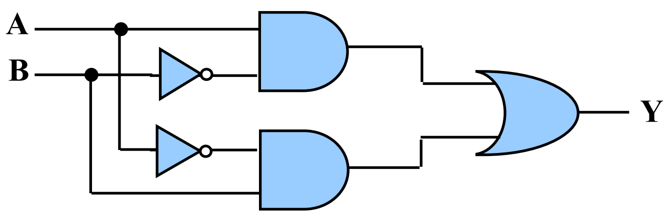
ومن جدول الحقيقة يمكن استنتاج التعبير البوليني لهذه البوابة وهو:

$$Y = \overline{A}B + A\overline{B}$$

والذي يرمز إليه اختصاراً بالتعبير المنطقي:

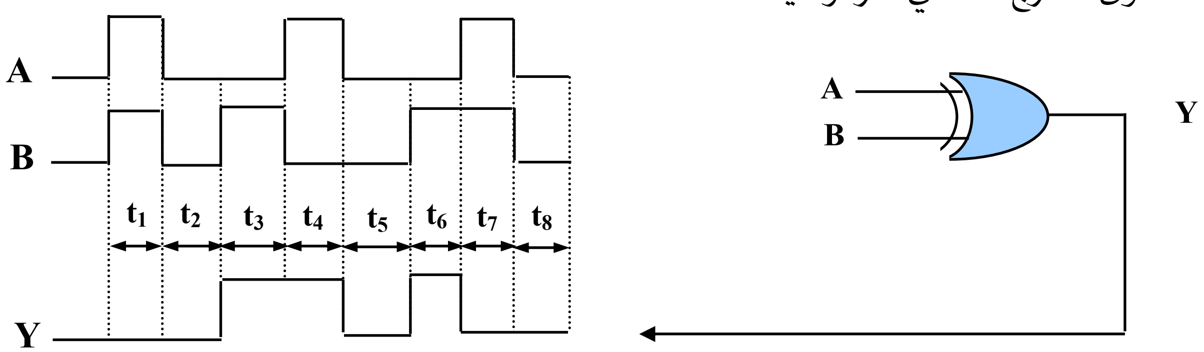
$$Y = A \oplus B$$

والعلامة $\oplus$ تعني أن A منفردة أو B منفردة. ومن التعبير البوليني السابق للبوابة XOR يمكننا بناء البوابة باستخدام بوابات AND وOR وNOT ، وهذا ما يبينه الشكل (٢- ١٣) حيث تقوم هذه الدائرة المنطقية بوظيفة البوابة XOR المنطقية.




الشكل (٢- ١٣) البوابة XOR ممثلة بالبوابات AND وOR وNOT .

شكل (٢- ١٤) يوضح كيفية عمل البوابة XOR عندما تكون المدخلات لها عبارة عن نبضات متغيرة المستوى، وكما قلنا سابقاً يجب النظر إلى المدخلات بالنسبة لبعضها البعض حتى نتمكن من تحديد مستوى الخرج عند أي فترة زمنية.




الشكل (٢- ١٤) المخطط الزمني لبوابة XOR.

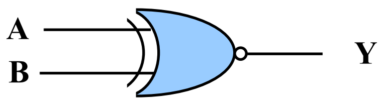
## ٢- ٨ بوابة NOR المنفردة (المنحصرة) Exclusive-NOR Gate

البوابة NOR المنفردة وتختصر إلى XNOR-gate، ويوضح شكل (٢- ١٥) الرمز المنطقي للبوابة.

جدول الحقيقة للبوابة XNOR موضح بالجدول (٢- ١٠)، ويلاحظ من الجدول أن الخرج (Y) لا يساوي (1) إلا إذا كان الدخلان AوB متساويين أي A = B = 0 أو A = B = 1 ويعطي خرجاً يساوي (0) عندما يكون الدخلان مختلفين بمعنى أن يكون أحدهما (1) والآخر (0) أو العكس، بمعنى آخر أنها تعطي خرجاً يساوي (1) عندما يكون عدد الآحاد عند الدخل عدداً زوجياً، ولذا فإنه يطلق عليها بوابة اختبار الأرقام الثنائية الزوجية.

| المدخلات | | الخرج |
|---|---|---|
| A | B | Y |
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

الجدول (٢- ١٠) جدول الحقيقة للبوابة XNOR.




الشكل (٢- ١٥) رمز البوابة XNOR.

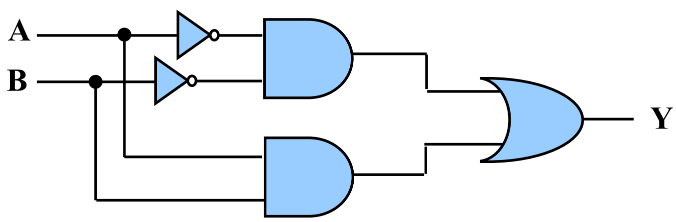
ومن جدول الحقيقة يمكن استنتاج التعبير البوليني لهذه البوابة وهو:

$$Y = AB + \overline{AB}$$

والذي يرمز إليه اختصاراً بالتعبير المنطقي:

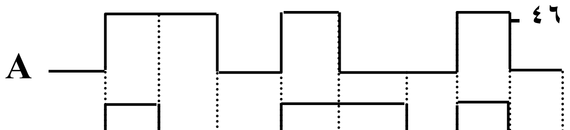
$$Y = A \odot B$$

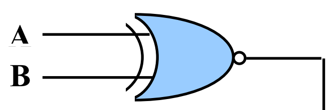
والعلامة ⊙ تعني علامة التكافؤ. ومن التعبير البوليني السابق للبوابة XNOR يمكننا بناء البوابة باستخدام بوابات ANDوORو NOT ، وهذا ما يبينه الشكل (٢- ١٦) حيث تقوم هذه الدائرة المنطقية بوظيفة البوابة XNOR المنطقية.




الشكل (٢- ١٦) البوابة XNOR ممثلة بالبوابات AND, OR, NOT.

شكل (٢- ١٧) يوضح بوابة XNOR ذات دخلين AوB لهما نبضات متغيرة المستوى، وعن طريق جدول الحقيقة للبوابة XNOR يمكننا الحصول على الخرج (Y) كما هو موضح بالشكل.



Y

الشكل (٢- ١٧) المخطط الزمني لبوابة XNOR.

## ٢- ٩ التعبير البوليني للدائرة المنطقية The Boolean Expression for a Logic Circuit

لاستنتاج التعبير البوليني لأي دائرة منطقية، نبدأ من المدخلات في أقصى اليسار متجهين إلى الخرج النهائي للدائرة وذلك بكتابة الخرج لكل بوابة. وكمثال على ذلك، نفترض الدائرة المنطقية الموضحة في شكل (٢- ١٨). ويمكن استنتاج التعبير البوليني لهذه الدائرة كما يلي:

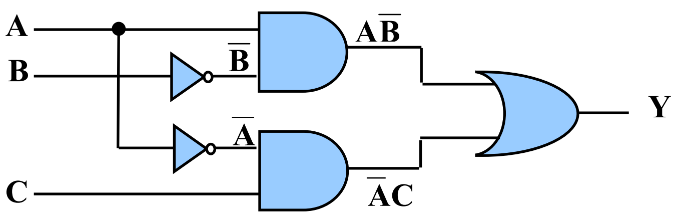
١. التعبير البوليني لبوابة AND والتي لها الدخلان $A, \overline{B}$ هو $A\overline{B}$.

٢. التعبير البوليني لبوابة AND والتي لها الدخلان $\overline{A}, C$ هو $\overline{A}C$.

٣. ويكون التعبير البوليني لبوابة OR والتي لها الدخلان $A\overline{B}, \overline{A}C$ هو $A\overline{B} + \overline{A}C$.

وعلى ذلك يكون الخرج النهائي للدائرة هو:

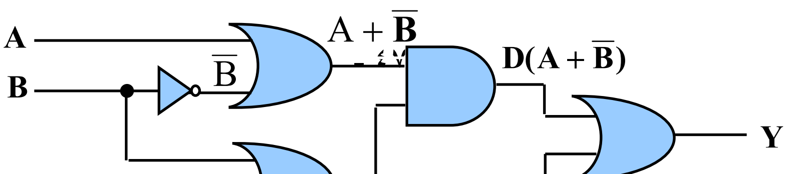
$$Y = A\overline{B} + \overline{A}C$$




الشكل (٢- ١٨) دائرة منطقية تبين كيفية استنتاج التعبير البوليني للخرج.

**مثال (٢- ٢):** اكتب التعبير البوليني للدائرة المنطقية الموضحة في شكل (٢- ١٩).

**الحل:**



الشكل (٢- ١٩) الدائرة المنطقية لمثال (٢- ٢) وتبين كيفية الحصول على التعبير البوليني للخرج. ويكون التعبير البوليني لخرج الدائرة النهائي هو:

$$Y = D(A + \overline{B}) + (B + C)$$

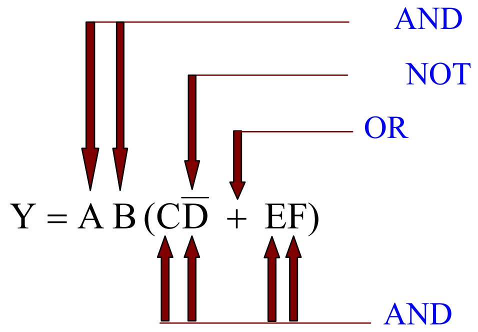
## ٢- ١٠ تمثيل الدائرة المنطقية باستخدام التعبير البوليني

## Implementation of a Logic Circuit Using a Boolean Expression

عن طريق بعض الأمثلة التوضيحية سوف نناقش الآن كيف يمكن تمثيل دائرة منطقية ما بمعلومية التعبير البوليني لها. لنفترض الآن أننا نريد تمثيل التعبير البوليني الآتي:

$$Y = AB(C\overline{D} + EF)$$

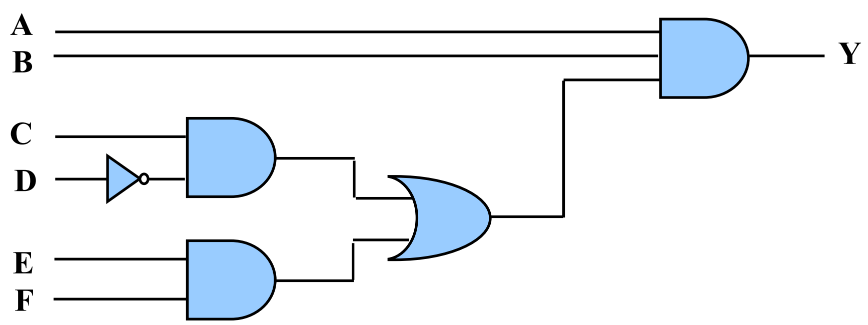
عند تقسيم هذا التعبير البوليني نجد أن المتغيرات A وB ثم $(C\overline{D} + EF)$ تمثل ثلاث مدخلات لبوابة AND، والمتغير $(C\overline{D} + EF)$ يمكن تشكيله بأخذ $C, \overline{D}$ على دخلي بوابة AND، وأخذ E وF على دخلي بوابة AND أخرى، ثم نأخذ كلاً من خرج البوابتين AND على دخلي بوابة OR. ويمكن توضيح عملية التقسيم السابقة كالآتي:




قبل أن نبدأ في تمثيل هذا التعبير البوليني يجب أولاً الحصول على الحد $(C\overline{D}+EF)$؛ ولكن قبل الحصول على هذا الحد علينا الحصول على الحدين $C\overline{D}, EF$؛ ولكن قبل ذلك يجب الحصول على المتغير $\overline{D}$، وبذلك كما نرى هناك سلسلة من العمليات المنطقية يجب أن تتم على الترتيب. وعلى ذلك فإن البوابات المنطقية المطلوبة لتمثيل التعبير البوليني $AB(C\overline{D}+EF)$ هي:

١. بوابتا NOT لتمثيل المتغير $\overline{D}$.
٢. بوابتي AND لكل منهما مدخلان لتمثيل الحدين $C\overline{D}, EF$.
٣. بوابة OR ذات مدخلين لتمثيل الحد $(C\overline{D}+EF)$.
٤. بوابة AND لها ثلاثة مدخلات لتمثيل الخرج النهائي Y.

والدائرة المنطقية التي تمثل التعبير البوليني السابق موضحة في شكل (٢- ٢٠).




الشكل (٢- ٢٠) الدائرة المنطقية للتعبير البوليني $\mathbf{AB(C\overline{D}+EF)}$.

### ٢- ١١ تمثيل الدائرة المنطقية من خلال جدول الحقيقة

Implementation of a Logic Circuit via a Truth Table

سوف نتعرف في هذا الجزء على كيفية تمثيل دائرة منطقية من خلال جدول الحقيقة الخاص بها بدلا من التعبير البوليني، حيث يمكن لنا كتابة التعبير البوليني من جدول الحقيقة ومن ثم تمثيل الدائرة

المنطقية. جدول (٢- ١٢) يبين جدول الحقيقة لدائرة منطقية ما ، والمراد تمثيل هذه الدائرة والتي تحقق هذا الجدول. يمكن الحصول على التعبير البوليني من جدول الحقيقة كما يلي:

١. نحدد من جدول الحقيقة تشكيلة المدخلات التي تعطي الخرج $Y = 1$ ، ففي الصف الثالث من الجدول نجد أن الخرج $Y = 1$ حيث قيمة المدخلات هي $A = 0, B = 1, C = 0$ ، وتكتب بالتعبير البوليني على الشكل $\overline{A}B\overline{C}$ حيث يكتب المتغير برمزه إذا كان يساوي (1)، ويكتب بعكس رمزه إذا كان يساوي (0)، وبالمثل فإن الخرج يساوي (1) في الصف السابع من الجدول والذي يكتب بالتعبير البوليني على الشكل $AB\overline{C}$.

| المدخلات | | | الخرج |
|---|---|---|---|
| A | B | C | Y |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 |

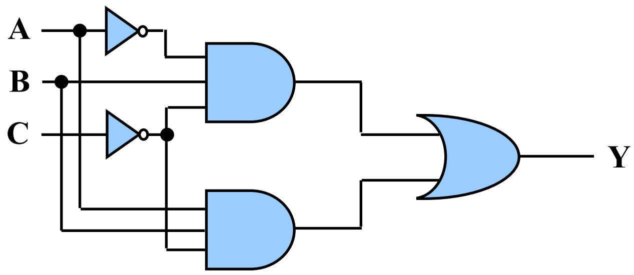
الجدول (٢- ١٢) جدول الحقيقة لدائرة منطقية ما يراد تمثيلها.

٢. بتجميع التعبيرات البولينية التي تعطي الخرج $Y = 1$ عن طريق بوابة OR نحصل على:

$$Y = \overline{A}B\overline{C} + AB\overline{C}$$

الحد الأول في التعبير البوليني السابق $\overline{A}B\overline{C}$ يمكن تمثيله عن طريق تجميع المتغيرات الثلاثة $\overline{A}, B, \overline{C}$ على بوابة AND ، والحد الثاني من التعبير البوليني $AB\overline{C}$ يمكن تمثيله عن طريق تجميع المتغيرات الثلاثة $A, B, \overline{C}$ على بوابة AND ، وبتجميع الحدين الأول والثاني على بوابة OR يمكننا الحصول على التعبير البوليني للخرج Y.

والبوابات المنطقية المطلوبة لتمثيل التعبير البوليني السابق هي: بوابتان NOT لتمثيل كل من المتغيرين $\overline{A}, \overline{C}$ ؛ بوابتان AND ذات ثلاثة مدخلات لتمثيل الحدين $\overline{A}B\overline{C}$ ، $AB\overline{C}$ ، وبوابة OR بدخلين لنحصل منها على دالة الخرج النهائي $\overline{A}B\overline{C} + AB\overline{C}$ ، والدائرة المنطقية التي تمثل هذا التعبير البوليني موضحة في شكل (٢- ٢١).




الشكل (٢- ٢١) الدائرة المنطقية للتعبير البوليني $\overline{A}B\overline{C}+AB\overline{C}$ .

**مثال (٢- ٣):** استنتج الدائرة المنطقية المطلوبة لتمثيل جدول الحقيقة الموضح في جدول (٢- ١٣).

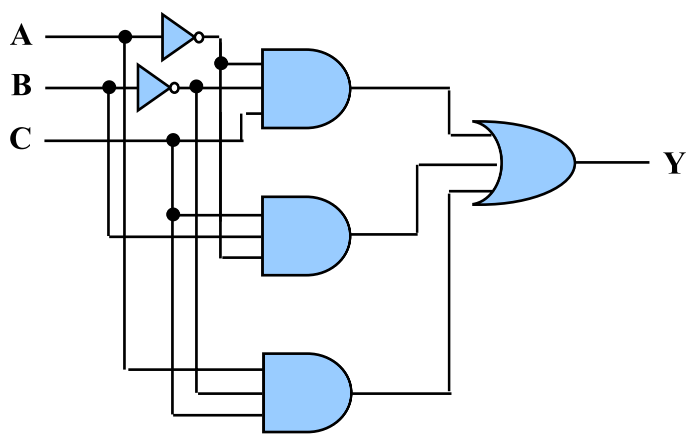
| المدخلات | | | الخرج |
|---|---|---|---|
| A | B | C | Y |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 0 |

الجدول (٢- ١٣) جدول الحقيقة للدائرة المنطقية المراد تمثيلها.

**الحل:** التعبير البوليني لجدول الحقيقة المبين يمكن كتابته عن طريق تجميع الحدود التي تعطي الخرج $Y = 1$ (الحدود المظللة بالجدول) على بوابة OR كما يلي:

$$Y = \overline{A}\,\overline{B}C + \overline{A}BC + A\overline{B}C$$

ويكون التمثيل النهائي للدائرة كما هو موضح بشكل (٢- ٢٢).




الشكل (٢- ٢٢) الدائرة المنطقية للتعبير البوليني $\overline{A}\,\overline{B}C + \overline{A}BC + A\overline{B}C$.

## ٢- ١٢ تحويل التعبير البوليني إلى جدول الحقيقة

Converting a Boolean Expression to a Truth Table

جدول الحقيقة ببساطة هو عبارة عن قائمة بالتشكيلات المحتملة لعدد المتغيرات وقيم الخرج المقابلة لها (1or 0). وللتعبير البوليني المحتوي على متغيرين، هناك أربع تشكيلات مختلفة ($2^2 = 4$)، وللتعبير المحتوي على ثلاثة متغيرات، هناك ثماني تشكيلات مختلفة ($2^3 = 8$)، وهكذا.

لعمل جدول الحقيقة للتعبير البوليني، نبدأ بكتابة التشكيلات المختلفة حسب عدد المتغيرات الموجودة بالتعبير البوليني ثم نضع (1) في عمود الخرج (Y) لكل حد موجود في التعبير البوليني، ونضع (0) أمام الحدود المتبقية، والمثال التالي يوضح ذلك.

**مثال (٢- ٤):** استنتج جدول الحقيقة للتعبير البوليني:

$$Y = \overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C} + AB\overline{C} + ABC$$

**الحل:** هناك ثلاثة متغيرات ( A وB وC) في التعبير البوليني المعطى، وبالتالي فهناك ثمانية احتمالات أو تشكيلات مختلفة لهذه المتغيرات كما هو موضح بالأعمدة الثلاثة على اليسار في الجدول (٢- ١٤).

القيم الثنائية لكل حد من الحدود الأربعة في التعبير البوليني هي:

$$\overline{A}\overline{B}\overline{C} = 000,\ \overline{A}B\overline{C} = 010,\ AB\overline{C} = 110,\ ABC = 111$$

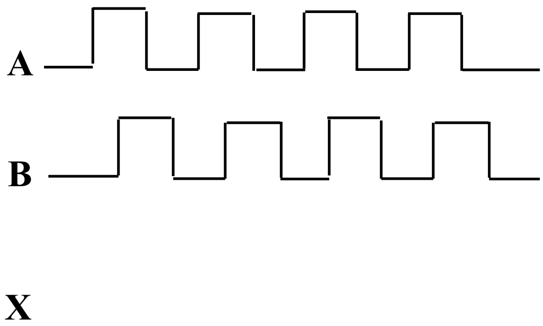
أمام كل من هذه القيم الثنائية يوضع (1) في عمود الخرج (Y) كما هو موضح بالجدول، ولكل التشكيلات الثنائية المتبقية يوضع (0) في عمود الخرج (Y).

| المدخلات | | | الخرج |
|---|---|---|---|
| A | B | C | Y |
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 |

الجدول (٢- ١٤) جدول الحقيقة للتعبير البوليني $\mathbf{Y = \overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C} + AB\overline{C} + ABC}$.

## تدريبـــات

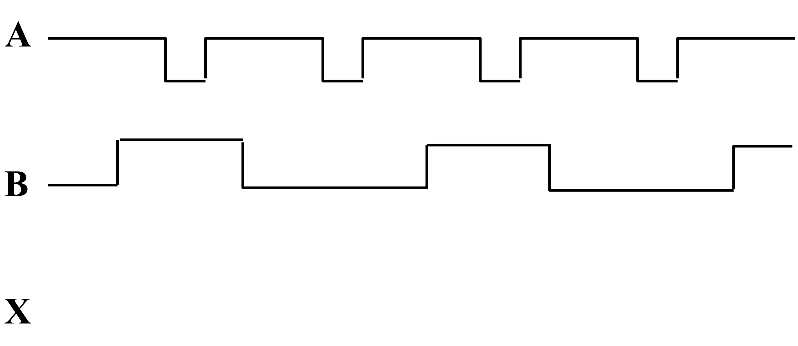
١) ارسم شكل المخطط الزمني للخرج X لبوابة AND ذات المدخلين AوB، إذا كان شكل نبضات الدخل على المدخلين موضحاً في شكل- ١.




الشكل- ١

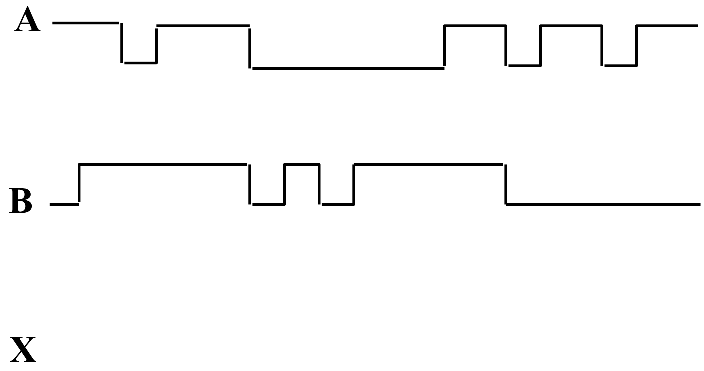
٢) ارسم شكل المخطط الزمني للخرج X لبوابة OR ذات المدخلين AوB، إذا كان شكل نبضات الدخل على المدخلين موضحاً في شكل- ١.

٣) ارسم شكل المخطط الزمني للخرج X لبوابة NAND ذات المدخلين A,B، إذا كان شكل نبضات الدخل على المدخلين موضحاً في شكل- ٢.




الشكل- ٢

٤) ارسم شكل المخطط الزمني للخرج X لبوابة NOR ذات المدخلين A,B ، اذا كان شكل نبضات الدخل على المدخلين موضحاً في شكل- ٣.

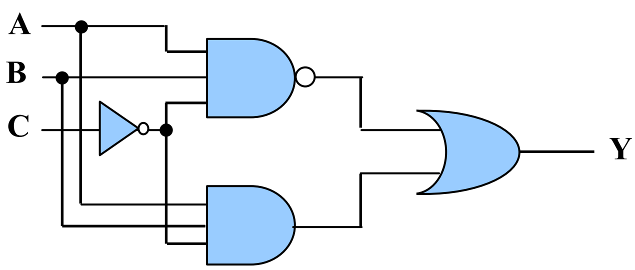



الشكل- ٣

٥) ارسم شكل المخطط الزمني للخرج X لبوابة XOR ذات المدخلين Aو B، إذا كان شكل نبضات الدخل على المدخلين موضحاً في شكل- ٣.

٦) ارسم شكل المخطط الزمني للخرج X لبوابة XNOR ذات المدخلين A,B ، إذا كان شكل نبضات الدخل على المدخلين موضحاً في شكل- ٣.

٧) اكتب التعبير البوليني للدائرة الموضحة في شكل- ٤.




الشكل- ٤

٨) ارسم الدائرة المنطقية لكل من التعبيرات المنطقية الآتية:

a) $A\overline{B} + \overline{A}B$

b) $AB + \overline{AB} + \overline{A}BC$

c) $\overline{A}B(C + \overline{D})$

d) $A + B[C + D(B + \overline{C})]$

٩) استنتج الدائرة المنطقية التي تمثل جدول الحقيقة الموضح.

| المدخلات | | | الخرج |
|---|---|---|---|
| **A** | **B** | **C** | **Y** |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

١٠) استنتج جدول الحقيقة للتعبيرات البولينيه الآتية:

a) $(A + B)C$

b) $(A + B)(\overline{B} + C)$

c) $A(AC + \overline{A}B)$

d) $A(A + \overline{A}B)$

# الدوائر المنطقية

## طرق اختزال الدوائر المنطقية

## الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة بإذن الله على:

- معرفة القواعد الأساسية للجبر البوليني.
- معرفة نظريتي ديمورجان.
- تبسيط التعبيرات البولينية باستخدام قواعد الجبر البوليني.
- معرفة كتابة التعبيرات البولينية على شكل (SOP) وشكل (POS).
- كيفية تحويل التعبيرات البولينية من شكل (SOP) إلى شكل (POS) والعكس.
- تحويل التعبير البوليني من شكل (SOP) أو شكل (POS) إلى جدول الحقيقة.
- استنتاج التعبير البوليني من شكل (SOP) أو شكل (POS) من جدول الحقيقة.
- معرفة الخواص العامة لبوابات NAND وNOR .
- تبسيط التعبيرات البولينية باستخدام خريطة كارنوف.

## ٣- ١ مقدمة Introduction

في الوحدة السابقة تمت دراسة البوابات المنطقية كأساسيات منفردة، واستعرضنا كيفية تصميم الدوائر المنطقية البسيطة باستخدام هذه البوابات. عند تصميم أي دائرة منطقية يجب مراعاة أن تكون عدد البوابات المستخدمة أقل ما يمكن، مع أقل عدد ممكن من المدخلات لكل بوابة. توفيراً للتكاليف المطلوبة لتصميم الدائرة.

في هذه الوحدة سوف نتناول بالدراسة كيفية تبسيط الدوال المنطقية (التعبيرات البولينية) باستخدام قواعد الجبر البوليني . وسوف نتناول بالتحليل أيضاً طريقة التبسيط للتعبيرات البولينية باستخدام خريطة كارنوف (Karnaugh-Map) والتي يطلق عليها أيضاً اسم خريطة – K (K–map).

## ٣- ٢ قواعد الجبر البوليني Rules of Boolean Algebra

جدول (٣- ١) يبين القواعد الأساسية للجبر البوليني والتي تستخدم في تناول وتبسيط التعبيرات البولينية.

| | |
|---|---|
| 1. $A + 0 = A$ | 2. $A + 1 = 1$ |
| 3. $A \bullet 0 = 0$ | 4. $A \bullet 1 = A$ |
| 5. $A + A = A$ | 6. $A + \overline{A} = 1$ |
| 7. $A \bullet A = A$ | 8. $A \bullet \overline{A} = 0$ |
| 9. $\overline{\overline{A}} = A$ | 10. $A + AB = A$ |

الجدول (٣- ١) القواعد الأساسية للجبر البوليني.

والآن سوف نرى كيفية تحقيق هذه القواعد وذلك من خلال تطبيقها على البوابات المنطقية التي سبق دراستها.

**<u>القاعدة (1): A + 0 = A</u>** هذه القاعدة يمكن فهمها بملاحظة ماذا يحدث عندما يكون أحد الدخلين لبوابة OR دائماً يساوي (0) والدخل الآخر، A، والذي يمكن أن يأخذ القيمة (1) أو (0). فإذا كان A=1 فإن الخرج يساوي (1) والذي يساوي A. وإذا كان A=0 فإن الخرج يساوي (0) وهو أيضا يساوي A. وبناء على ذلك فإن أي متغير يدخل على بوابة OR مع (0) فإن الخرج يساوي قيمة هذا المتغير.

**<u>القاعدة (2): A + 1 = 1</u>** هذه القاعدة تقول إذا كان أحد الدخلين لبوابة OR دائماً يساوي (1) والدخل الآخر، A، والذي يأخذ القيمة (1) أو القيمة (0). وجود (1) على أحد الدخلين لبوابة OR يعطي دائماً خرجاً يساوي (1) بصرف النظر عن قيمة المتغير الذي على الدخل الآخر. وبناء على ذلك فإن أي متغير يدخل على بوابة OR مع (1) فإن الخرج دائماً يساوي (1).

**القاعدة (3): $A \bullet 0 = 0$** هذه القاعدة تقول إذا كان أحد الدخلين لبوابة AND دائماً يساوي (0) والدخل الآخر، A، فإن الخرج دائما يساوي (0) بصرف النظر عن قيمة المتغير الذي على الدخل الآخر. وبناء على ذلك فإن أي متغير يدخل على بوابة AND مع (0) فإن الخرج دائماً يساوي (0).

**القاعدة (4): $A \bullet 1 = A$** هذه القاعدة تقول إذا كان أحد الدخلين لبوابة AND دائماً يساوي (1) والدخل الآخر، A، فإن الخرج يساوي قيمة المتغير (A)، فإذا كان المتغير A=0 فإن خرج البوابة AND يساوي (0)، وإذا كان المتغير A=1 فإن خرج البوابة AND يساوي (1) لأن الدخلين الآن قيمتهما تساوي (1). وبناء على ذلك فإن أي متغير يدخل على بوابة AND مع (1) فإن الخرج يساوي قيمة هذا المتغير.

**القاعدة (5): $A + A = A$** مفهوم هذه القاعدة أنه إذا كان كل من الدخلين للبوابة OR عليهما نفس المتغير A، فإن الخرج يكون قيمة هذا المتغير. فإذا كان المتغير $A = 0$ فذلك يعني $0 + 0 = 0$، وإذا كان المتغير $A = 1$ فهذا يعني $1 + 1 = 1$.

**القاعدة (6): $A + \overline{A} = 1$** يمكن شرح هذه القاعدة كالتالي: إذا دخل متغير A على أحد دخلي بوابة OR والمتغير $\overline{A}$ على المدخل الآخر لنفس البوابة فإن الخرج دائماً يساوي (1). إذا كانت A=0 يكون $0 + \overline{0} = 0 + 1 = 1$. وإذا كانت $A = 1$ يكون $1 + \overline{1} = 1 + 0 = 1$.

**القاعدة (7): $A \bullet A = A$** إذا دخل المتغير A على دخلي البوابة AND فإن الخرج يكون قيمة هذا المتغير. فإذا كان المتغير $A = 0$ فذلك يعني $0 \bullet 0 = 0$، وإذا كان المتغير $A = 1$ فهذا يعني $1 \bullet 1 = 1$، وفي كلتا الحالتين يكون خرج البوابة AND يساوي قيمة المتغير A.

**القاعدة (8): $A \bullet \overline{A} = 0$** إذا دخل متغير A على أحد دخلي بوابة AND والمتغير $\overline{A}$ على المدخل الآخر لنفس البوابة فإن الخرج دائماً يساوي (0)، وهذا من السهل فهمه لأن أحد الدخلين A أو $\overline{A}$ سوف يساوي (0) دائماً، وعندما يوجد (0) على أحد دخلي بوابة AND فمن المؤكد أن الخرج يساوي (0) أيضاً.

**القاعدة (9): $\overline{\overline{A}} = A$** إذا تم عكس متغير مرتين تكون النتيجة هي قيمة هذا المتغير. إذا كان المتغير $A = 0$ وتم عكسه نحصل على (1)، فإذا تم عكس (1) مرة أخرى نحصل على (0) وهو يساوي قيمة المتغير الأصلي.

**القاعدة (10):** يمكن تحقيق هذه القاعدة باستخدام القاعدة (2) والقاعدة (4) كالآتي:

$$\begin{aligned} A + AB &= A\,(1 + B) \\ &= A\,(1) \\ &= A \end{aligned}$$

## ٣-٣ نظريات ديمورجان Demorgan's Theorems

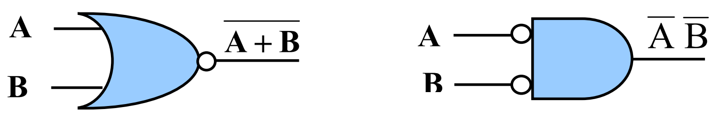
نظريات ديمورجان تعتبر جزءاً هاماً من الجبر البوليني، فهذه النظريات تستخدم لتحويل التعبيرات الجبرية من وضعية AND الأساسية إلى وضعية OR وبالعكس. كما تسمح لنا بحذف العلامات الفوقية (bars) من المتغيرات المتعددة، ويمكن كتابة نظريتي ديمورجان لمتغيرين على الشكل التالي:

نظرية ديمورجان الأولى: $\overline{A+B} = \overline{A} \bullet \overline{B}$

نظرية ديمورجان الثانية: $\overline{A \bullet B} = \overline{A} + \overline{B}$

النظرية الأولى تغير من وضعية OR الأساسية إلى وضعية AND كما هو موضح في شكل (٣- ١) حيث تكافئ البوابة NOR في الطرف الأيسر البوابة AND ولكن بمدخلين معكوسين في الطرف الأيمن حيث تقوم الدائرة الصغيرة في المدخل مقام بوابة العاكس.

ويمكن إثبات هذه النظرية عن طريق جدول الحقيقة كما هو مبين في الجدول (٣- ٢). يطلق على البوابة التي في الطرف الأيمن اسم بوابة AND السالبة (negative AND).



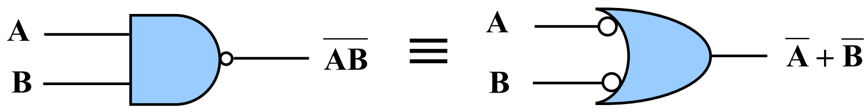

الشكل (٣- ١) التغير من وضعية OR إلى وضعية AND.

| المدخلات | | الخرج | |
|---|---|---|---|
| A | B | $\overline{A+B}$ | $\overline{A} \bullet \overline{B}$ |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 0 |

الجدول (٣- ٢) اثبات نظرية ديمورجان الأولى.

وتغير النظرية الثانية من وضعية AND الأساسية إلى وضعية OR كما هو موضح في شكل (٣- ٢) حيث تكافئ البوابة NAND في الطرف الأيسر البوابة OR بمدخلين معكوسين في الطرف الأيمن (تقوم الدائرة الصغيرة في الدخل مقام بوابة العاكس)، ويمكن أيضاً إثبات هذه النظرية عن

طريق جدول الحقيقة المبين في الجدول (٣- ٣). ويطلق أيضاً على البوابة التي على اليسار اسم بوابة OR السالبة (negative OR).




الشكل (٣- ٢) التغير من وضعية AND إلى وضعية OR.

| المدخلات | | الخرج | |
|---|---|---|---|
| **A** | **B** | $\overline{A \bullet B}$ | $\overline{A}+\overline{B}$ |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 |

الجدول (٣- ٣) إثبات نظرية ديمورجان الثانية.

نظريات ديمورجان يمكن تطبيقها أيضاً على التعبيرات البولينية والتي لها أكثر من متغيرين. والأمثلة الآتية توضح كيفية تطبيق نظريات ديمورجان على ثلاثة متغيرات وأربعة متغيرات.

**مثال (٣- ١)**: طبق نظريات ديمورجان على التعبير البوليني التالي:

$$Y=\overline{(A+\overline{B}+\overline{C})\bullet(\overline{A}+B+\overline{C})}$$

**الحل:**

$$\begin{aligned} Y &= \overline{(A+\overline{B}+\overline{C})\bullet(\overline{A}+B+\overline{C})} \\ &= \overline{(A+\overline{B}+\overline{C})}+\overline{(\overline{A}+B+\overline{C})} \\ &= \overline{A}\,\overline{\overline{B}}\,\overline{\overline{C}}+\overline{\overline{A}}\,\overline{B}\,\overline{\overline{C}} = \overline{A}\,B\,C+A\,\overline{B}\,C \end{aligned}$$

**مثال (٣- ٢)**: طبق نظريات ديمورجان على التعبير البوليني التالي:

$$Y=\overline{(\overline{A}+B)+CD}$$

**الحل:**

$$
\begin{aligned}
Y &= \overline{(\overline{A}+B)+CD} \\
&= \overline{(\overline{A}+B)}.\overline{CD} \\
&= (\overline{\overline{A}}.\overline{B})(\overline{C}+\overline{D}) \\
&= A\overline{B}(\overline{C}+\overline{D})
\end{aligned}
$$

**مثال (٣- ٣)**: طبق نظريات ديمورجان على التعبير البوليني التالي:

$$Y = \overline{(\overline{A}+\overline{B}C)+B\overline{(A+\overline{C})}}$$

**الحل:**

$$
\begin{aligned}
Y &= \overline{(\overline{A}+\overline{B}C)+B\overline{(A+\overline{C})}} \\
&= \overline{(\overline{A}+\overline{B}C)} \bullet \left(\overline{B\overline{(A+\overline{C})}}\right) \\
&= A(\overline{\overline{B}C}) \bullet \left(\overline{B}+\overline{\overline{(A+\overline{C})}}\right) \\
&= A(B+\overline{C})(\overline{B}+A+\overline{C})
\end{aligned}
$$

## ٣- ٤ تبسيط التعبيرات البولينية باستخدام قواعد الجبر البوليني

## Simplification of Boolean Expressions Using Boolean algebra Rules

تستخدم قواعد الجبر البوليني والتي سبق شرحها لتبسيط الدوال المنطقية (التعبيرات البولينية) وذلك لتمثيلها بأقل عدد من البوابات المنطقية، وكذلك بأقل عدد من المدخلات، ولذلك فإنه عند تمثيل هذه الدوال المنطقية عملياً، يجب أولاً أن نضعها في أبسط صورة ممكنة لاقتصاديات التصميم، والمثال التالي يوضح كيفية إجراء عملية التبسيط.

**مثال (٣- ٤)**: باستخدام قواعد الجبر البوليني بسط الدالة المنطقية الآتية:

$$Y = AB + A(A+C) + B(A+C)$$

**الحل:** الخطوة الأولى في عملية التبسيط هي فك الأقواس الموجودة بالدالة فنحصل على:

$$Y = AB + AA + AC + AB + BC$$

نعوض عن قيمة الحد AA بالمتغير A (راجع القاعدة رقم 7 من قواعد الجبر البوليني) فتصبح الدالة:

$$Y = AB + A + AC + AB + BC$$

وبتطبيق القاعدة رقم 5 حيث $A + A = A$ ، فإن $AB + AB = AB$ ، وتصبح الدالة:

$$Y = AB + A + AC + BC$$

وبأخذ المتغير A عاملاً مشتركاً بين الحد الأول والثاني والثالث فنحصل على:

$$Y = A(B + 1 + C) + BC$$

وبتطبيق القاعدة رقم 2 حيث $A + 1 = 1$ ، نجد أن:

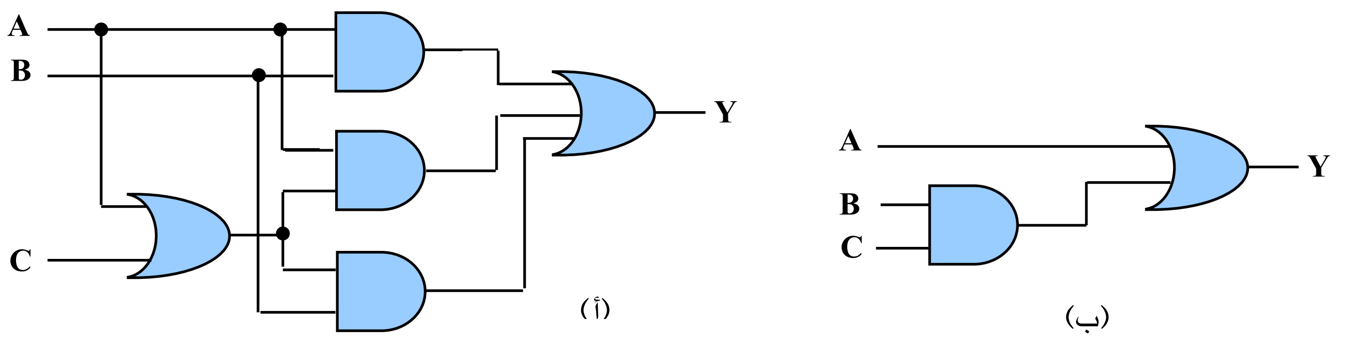
$$Y = A\,(1) + BC$$

وأخيرا بتطبيق القاعدة رقم 4 حيث $A(1) = A$ ، نحصل على:

$$Y = A + BC$$

عند هذه المرحلة فإن التعبير البوليني قد تم وضعه في أبسط صورة ممكنة. يجب أن نلاحظ هنا أنه عند اكتساب الخبرة في تطبيق قواعد الجبر البوليني فليس من الضروري تبسيط الدالة على شكل خطوات، ولكننا نبين هنا فقط كيفية الوصول إلى الصورة النهائية للدالة المبسطة وما هي القواعد التي تم استخدامها.

شكل (٣- ٣) يوضح كيف أمكن تمثيل الدالة بعد تبسيطها بأقل عدد ممكن من البوابات حيث أمكن تمثيلها باستخدام بوابتين فقط (الشكل(ب))، بينما احتاج تمثيل الدالة الأصلية قبل التبسيط إلى خمس بوابات (الشكل(أ)).




الشكل (٣- ٣) تمثيل الدالة المنطقية لمثال (٣- ٤) قبل وبعد تبسيطها.

ومن المهم التحقق من أن هاتين الدائرتين متكافئتان، بمعنى أنه لأي تشكيلة من المدخلات A وB وC ، نحصل على نفس الخرج من الدائرتين.

**مثال (٣- ٥):** ضع التعبير البوليني الآتي في أبسط صورة ثم ارسم الدائرة المنطقية للتعبير قبل وبعد التبسيط.

$$Y = \overline{A}\,\overline{B}\,\overline{C} + \overline{A}\,\overline{B}C + \overline{A}BC + ABC$$

**الحل:** بأخذ الحدين الأول والثاني مع بعضهما ، وكذلك الحدين الثالث والرابع، نحصل على:

$$\begin{aligned} Y &= (\overline{A}\overline{B}\overline{C} + \overline{A}\overline{B}C) + (\overline{A}BC + ABC) \\ &= \overline{A}\overline{B}(\overline{C} + C) + BC(\overline{A} + A) \end{aligned}$$

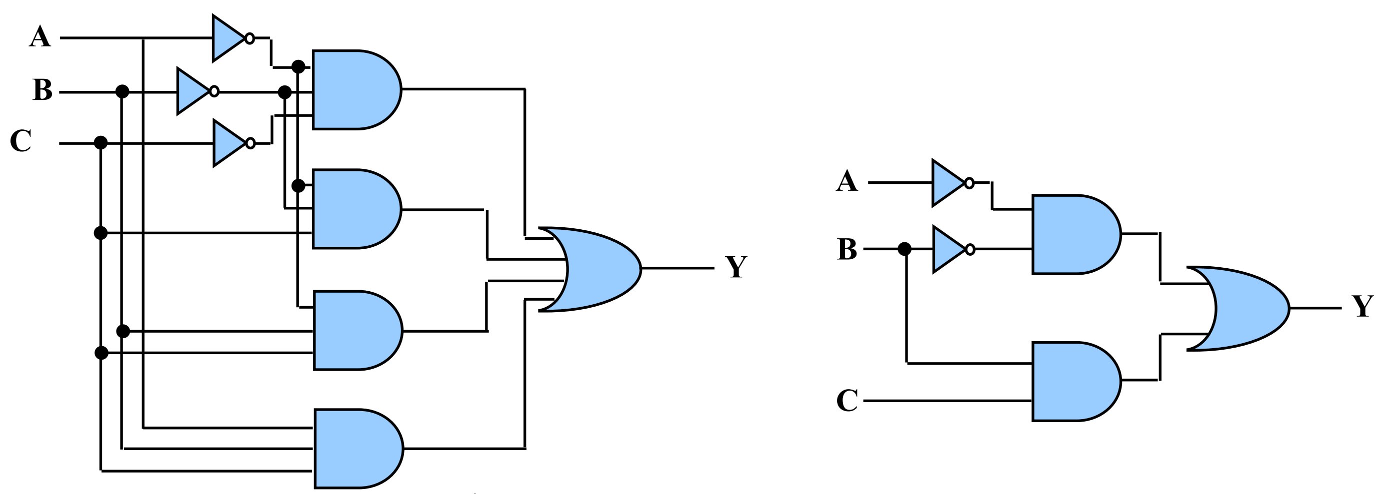
وبتطبيق القاعدة رقم 6 نحصل على:

$$Y = \overline{A}\overline{B} \bullet 1 + BC \bullet 1$$

ثم بتطبيق القاعدة رقم 4 نحصل على الصورة النهائية للتعبير البوليني وهي:

$$Y = \overline{A}\,\overline{B} + B\,C$$

شكل (٣- ٤) يوضح تمثيل التعبير البوليني بالبوابات قبل وبعد عملية التبسيط.




الشكل (٣- ٤) تمثيل الدالة المنطقية لمثال (٣- ٥) قبل وبعد تبسيطها.

### ٣- ٥ الأشكال القياسية للتعبيرات البولينية Standard Forms of Boolean Expressions

جميع التعبيرات البولينية، بصرف النظر عن شكلها، يمكن تحويلها إلى شكلين قياسيين، الشكل الأول يسمى بمجموع الحدود المضروبة (*sum-of-products*) ويكتب اختصاراً (SOP)، ويسمى الشكل الثاني بمضروب الحدود المجموعة (***product-of-sums***) ويكتب اختصاراً (POS). الأشكال القياسية تجعل عمليات التقييم والتبسيط والتمثيل للتعبيرات البولينية أكثر سهولة.

### ٣- ٥- ١ الشكل (SOP) The Sum-of-Products (SOP) form

في البداية يجب أن نعرف ما المقصود بالحد المضروب (product term). الحد المضروب يتكون من مجموعة من المتغيرات مضروبة في بعضها البعض مثل $AB$, $A\overline{B}$ , $A\overline{B}C\overline{D}$.وهكذا. عند جمع حد أو أكثر من الحدود المضروبة جمعاً منطقياً نحصل على ما يسمى بمجموع الحدود المضروبة (Sum-of-Products) مثل:

$$\overline{A}\,\overline{B}\,\overline{C} + A\,\overline{B}\,C + \overline{A}\,B\,\overline{C}$$

ويطلق على شكل مجموع الحدود المضروبة السابق اسم الشكل القياسي وذلك لإحتواء كل حد من الحدود المضروبة على نفس عدد المتغيرات، وسوف يكون التعامل في هذه الوحدة مع الأشكال القياسية للتعبيرات البولينية فقط. والحد المضروب يمثل خرج بوابة AND، وبالتالي له قيمة واحدة فقط عند (1) وعدة قيم عند (0) (ارجع إلى جدول الحقيقة للبوابة AND).

### ٣- ٥- ٢ الشكل (POS) The Product-of-Sums (POS) form

في البداية كما في الفقرة السابقة، يجب أن نعرف ما هو المقصود بالحد المجموع (sum term). الحد المجموع يتكون من حاصل جمع مجموعة من المتغيرات مثل $A+\overline{B}$ , $A+\overline{B}+C$ .وهكذا. عند ضرب حد أو أكثر من الحدود المجموعة ضرباً منطقياً نحصل على ما يسمى بمضروب الحدود المجموعة (Product-of-Sums) مثل:

$$(\overline{A}+\overline{B}+\overline{C})(A+\overline{B}+\overline{C})(A+B+C)$$

ويطلق على شكل مضروب الحدود المجموعة السابق اسم الشكل القياسي وذلك لاحتواء كل حد من الحدود المجموعة على نفس عدد المتغيرات، وسوف يكون التعامل في هذه الوحدة كما ذكرنا سابقاً مع الأشكال القياسية للتعبيرات البولينية فقط. والحد المجموع يمثل خرج بوابة OR، وبالتالي له قيمة واحدة فقط عند (0) وعدة قيم عند (1) (ارجع إلى جدول الحقيقة للبوابة OR).

## ٣- ٦ التحويل من الشكل القياسي (SOP) إلى الشكل القياسي (POS)

## Converting Standard (SOP) to Standard (POS)

يجب معرفة أن القيم الثنائية (binary values) للحدود المضروبة في أي تعبير قياسي على شكل (SOP) لا تظهر في التعبير المكافئ القياسي على شكل (POS). وأيضاً، القيم الثنائية غير الممثلة في التعبير القياسي (SOP) تظهر في التعبير المكافئ القياسي على شكل (POS). وبناءً على ذلك، للتحويل من الشكل القياسي (SOP) إلى الشكل القياسي (POS)، نتبع الخطوات التالية:

الخطوة الأولى: نحدد قيمة كل حد مضروب في التعبير القياسي (SOP)، أي نحدد الأعداد الثنائية التي تمثل الحدود المضروبة.

الخطوة الثانية: نحدد جميع الأعداد الثنائية غير الموجودة في الخطوة الأولى.

الخطوة الثالثة: نكتب الحد المجموع المكافئ لكل عدد ثنائي من الخطوة الثانية ثم نكتب هذه الحدود على شكل التعبير (POS).

باستخدام خطوات مشابهه لنفس الخطوات السابقة، يمكننا التحويل من الشكل القياسي (POS) إلى الشكل القياسي (SOP).

**مثال (٣- ٦)**: حول التعبير (SOP) القياسي التالي إلى التعبير (POS) القياسي.

$$Y = \overline{A}\,\overline{B}\,C + \overline{A}\,B\,C + A\,B\,\overline{C} + A\,B\,C$$

**الحل:** نحدد أولاً القيمة الثنائية لكل الحدود المضروبة مع ملاحظة وضع المتغير غير المعكوس بالقيمة الثنائية (1)، ووضع المتغير المعكوس بالقيمة الثنائية (0)، وبالتالي نحصل على:

$$Y = 001 + 011 + 100 + 110 + 111$$

نلاحظ وجود ثلاث متغيرات في التعبير السابق، وبالتالي يكون لدينا ثمانٍ من التشكيلات الثنائية ($2^3$). التعبير على شكل (SOP) يحتوي على خمسة من هذه التشكيلات، وعلى ذلك فان التعبير على شكل (POS) يجب أن يحتوي على التشكيلات الثلاثة الأخرى وهى 101 ,010 ,000، ويكتب التعبير كالتالي:

$$Y = (A + B + C)(A + \overline{B} + C)(\overline{A} + B + \overline{C})$$

نلاحظ أننا وضعنا المتغير غير المعكوس بالقيمة الثنائية (0)، ووضعنا المتغير المعكوس بالقيمة الثنائية (1).

**مثال (٣- ٧)**: حول التعبير (SOP) القياسي التالي إلى التعبير (POS) القياسي.

$$Y = \overline{A}\,\overline{B}\,\overline{C} + \overline{A}\,\overline{B}\,C + A\,\overline{B}\,C + A\,B\,\overline{C}$$

**الحل:** القيمة الثنائية للحدود المضروبة هى:

$$Y = 000 + 001 + 101 + 110$$

وعليه فان القيمة الثنائية للحدود المجموعة تكون كالتالي:

010, 011, 100, 111

ويكتب التعبير البوليني (POS) القياسي على الشكل:

$$Y = (A + \overline{B} + C)(A + \overline{B} + \overline{C})(\overline{A} + B + C)(\overline{A} + \overline{B} + \overline{C})$$

### ٣- ٧ التحويل من الشكل القياسي (POS) إلى الشكل القياسي (SOP)

### Converting Standard (POS) to Standard (SOP)

كما ذكرنا في الجزء السابق ، وباستخدام خطوات مشابهه لنفس الخطوات السابقة، يمكننا التحويل من الشكل القياسي (POS) إلى الشكل القياسي (SOP). والأمثلة التالية توضح كيفية إجراء عملية التحويل.

**مثال (٣- ٨):** حول التعبير (POS) القياسي التالي إلى التعبير (SOP) القياسي.

$$Y = (A+B+C)(A+B+\overline{C})(A+\overline{B}+\overline{C})(\overline{A}+B+\overline{C})(\overline{A}+\overline{B}+C)$$

**الحل:** نحدد أولاً القيمة الثنائية لكل الحدود المجموعة مع ملاحظة وضع المتغير غير المعكوس بالقيمة الثنائية (0)، ووضع المتغير المعكوس بالقيمة الثنائية (1)،وبالتالي نحصل على:

$$Y = (000)(001)(011)(101)(110)$$

نلاحظ أن التعبير (POS) يحتوي على خمسة تشكيلات من الثمانية، وبالتالي فان التعبير (SOP) يجب أن يحتوي على التشكيلات الثلاثة الأخرى وهى 111 ,100 ,010، ويكتب التعبير كالتالي:

$$Y = \overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC$$

**مثال (٣- ٩):** حول التعبير (POS) القياسي التالي إلى التعبير (SOP) القياسي.

$$Y = (A+\overline{B}+C)(A+\overline{B}+\overline{C})(\overline{A}+B+\overline{C})(\overline{A}+\overline{B}+\overline{C})$$

**الحل:** القيمة الثنائية للحدود المجموعةهى:

$$Y = (010)(011)(101)(111)$$

وعليه فان القيمة الثنائية للحدود المضروبة تكون كالتالي:

Y = 000و 001و 100و 110

ويكتب التعبير البوليني (SOP) القياسي على الشكل:

$$Y = \overline{A}\,\overline{B}\,\overline{C} + \overline{A}\,\overline{B}\,C + A\,\overline{B}\,\overline{C} + A\,B\,\overline{C}$$

### ٣- ٨ تحويل التعبيرات (SOP) القياسية إلى جدول الحقيقة

### Converting Standard (SOP) Expressions to Truth Table Format

لعمل جدول الحقيقة لأي تعبير بوليني على شكل (SOP) القياسي، نرسم الجدول أولاً ثم نكتب فيه عدد التشكيلات المختلفة طبقاً لعدد المتغيرات الموجودة بالتعبير البوليني. كمثال، لعدد ثلاث متغيرات فإن جدول الحقيقة يجب أن يحتوي على ثماني تشكيلات ($2^3 = 8$)، ولعدد أربعة متغيرات فإن جدول الحقيقة يجب أن يحتوي على ستة عشر من التشكيلات ($2^4 = 16$). في النهاية نضع (1) في عمود الخرج (Y) أمام القيمة الثنائية لكل حد مضروب في التعبير البوليني، ونضع (0) أمام القيم الثنائية المتبقية. والأمثلة التالية توضح ما سبق شرحه.

**مثال (٣- ١٠):** استنتج جدول الحقيقة للتعبير القياسي (SOP) التالي :

$$Y = \overline{A}\,\overline{B}C + A\overline{B}\,\overline{C} + ABC$$

**الحل:** يحتوي التعبير البوليني على ثلاث متغيرات، وبالتالي يوجد ثماني تشكيلات ممكنة كما هو موضح في الأعمدة الثلاثة على اليسار بجدول الحقيقة (٣- ٤). القيم الثنائية لكل حد من الحدود المضروبة بالتعبير السابق هى:

$\overline{A}\,\overline{B}C \Rightarrow 001 \qquad A\overline{B}\,\overline{C} \Rightarrow 100 \qquad ABC \Rightarrow 111$

لكل قيمة من هذه القيم الثنائية، نضع (1) في عمود الخرج (Y) كما هو موضح في الجدول، ولكل القيم الثنائية المتبقية نضع (0) في عمود الخرج.

| المدخلات | | | الخرج |
|---|---|---|---|
| **A** | **B** | **C** | **Y** |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

الجدول (٣- ٤) جدول الحقيقة لمثال (٣- ١٠).

**مثال (٣- ١١):** استنتج جدول الحقيقة للتعبير القياسي (SOP) التالي :

$$Y = \overline{A}B\overline{C} + \overline{A}BC + A\overline{B}C + AB\overline{C}$$

**الحل:** القيم الثنائية لكل حد من الحدود المضروبة بالتعبير السابق هى:

$\overline{A}B\overline{C} \Rightarrow 010 \qquad \overline{A}BC \Rightarrow 011 \qquad A\overline{B}C \Rightarrow 101 \qquad AB\overline{C} \Rightarrow 110$

لكل قيمة من هذه القيم الثنائية، نضع (1) في عمود الخرج (Y) كما هو موضح في جدول الحقيقة (٣- ٥)، ولكل القيم الثنائية المتبقية نضع (0) في عمود الخرج.

| المدخلات | | | الخرج |
|---|---|---|---|
| A | B | C | Y |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 |

الجدول (٣- ٥) جدول الحقيقة لمثال (٣- ١١).

## ٣- ٩ تحويل التعبيرات (POS) القياسية إلى جدول الحقيقة

## Converting Standard (POS) Expressions to Truth Table Format

كما ذكرنا سابقاً، وباتباع نفس الخطوات، لعمل جدول الحقيقة للتعبير البوليني على شكل (POS) القياسي، نرسم الجدول أولاً ثم نكتب فيه عدد التشكيلات المختلفة طبقاً لعدد المتغيرات الموجودة بالتعبير البوليني.

**مثال (٣- ١٢):** استنتج جدول الحقيقة للتعبير القياسي (POS) التالي :

$$Y = (A + B + C)(A + \overline{B} + C)(\overline{A} + B + C)$$

**الحل:** يحتوي التعبير البوليني السابق على ثلاث متغيرات، وبالتالي يوجد ثماني تشكيلات ممكنة كما هو موضح في الأعمدة الثلاثة على اليسار بجدول الحقيقة (٣- ٦). القيم الثنائية لكل حد من الحدود المجموعة بالتعبير (POS) السابق هي:

$$A + B + C \Rightarrow 000 \qquad A + \overline{B} + C \Rightarrow 010 \qquad \overline{A} + B + C \Rightarrow 100$$

لكل قيمة من هذه القيم الثنائية، نضع (0) في عمود الخرج (Y) كما هو موضح في الجدول، ولكل القيم الثنائية المتبقية نضع (1) في عمود الخرج.

| المدخلات | | | الخرج |
|---|---|---|---|
| A | B | C | Y |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 |

الجدول (٣- ٥) جدول الحقيقة لمثال (٣- ١٢).

**مثال (٣- ١٣):** استنتج جدول الحقيقة للتعبير القياسي (POS) التالي :

$$Y = (A + B + \overline{C})(A + \overline{B} + \overline{C})(\overline{A} + \overline{B} + C)(\overline{A} + \overline{B} + \overline{C})$$

**الحل:** القيم الثنائية لكل حد من الحدود المضروبة في التعبير السابق هى:

$$A + B + \overline{C} \Rightarrow 001, \quad A + \overline{B} + \overline{C} \Rightarrow 011, \quad \overline{A} + \overline{B} + C \Rightarrow 110, \quad \overline{A} + \overline{B} + \overline{C} \Rightarrow 111$$

لكل قيمة من هذه القيم الثنائية، نضع (0) في عمود الخرج (Y) كما هو موضح في جدول الحقيقة (٣- ٦)، ولكل القيم الثنائية المتبقية نضع (1) في عمود الخرج.

| المدخلات | | | الخرج |
|---|---|---|---|
| A | B | C | Y |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 0 |

الجدول (٣- ٦) جدول الحقيقة لمثال (٣- ١٣).

## ٣- ١٠ استنتاج التعبيرات القياسية من جدول الحقيقة

Determining Standard Expressions from a Truth Table

لاستنتاج التعبير القياسي (SOP) الممثل بجدول الحقيقة، حدد القيم الثنائية للدخل لكل خرج يساوي (1). حول كل قيمة ثنائية إلى الحد المضروب المقابل لها، وذلك باستبدال كل (1) بالمتغير المقابل له، وكل (0) بعكس المتغير المقابل له. كمثال، القيمة الثنائية 0101 يمكن تحويلها إلى حد مضروب كما يلي:

$$0101 \Rightarrow \overline{A}B\overline{C}D$$

لاستنتاج التعبير القياسي (POS) الممثل بجدول الحقيقة، حدد القيم الثنائية للدخل لكل خرج يساوي (0). حول كل قيمة ثنائية إلى الحد المجموع المقابل لها، وذلك باستبدال كل (0) بالمتغير المقابل له، وكل (1) بعكس المتغير المقابل له. كمثال، القيمة الثنائية 1010 يمكن تحويلها إلى حد مجموع كما يلي:

$$1010 \Rightarrow \overline{A} + B + \overline{C} + D$$

**مثال (٣- ١٤):** من جدول الحقيقة (٣- ٧)، استنتج التعبير القياسي (SOP)، (POS):

| المدخلات | | | الخرج |
|---|---|---|---|
| A | B | C | Y |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 |

الجدول (٣- ٧) جدول الحقيقة لمثال (٣- ١٤).

**الحل:** هناك أربعة 1's في عمود الخرج والقيم الثنائية المقابلة لها هي: 011, 100, 110, and 111. هذه القيم الثنائية يمكن تحويلها إلى حدود مضروبة كما يلي:

$011 \Rightarrow \overline{A}BC$ و $100 \Rightarrow A\overline{B}\overline{C}$ و $110 \Rightarrow AB\overline{C}$ و $111 \Rightarrow ABC$

وبالتالي يكون التعبير القياسي بشكل (SOP) للخرج (Y) هو:

$$Y = \overline{A}BC + A\overline{B}\overline{C} + AB\overline{C} + ABC$$

وللتعبير (POS)، الخرج يساوي (0) عند القيم الثنائية 000و001 و010 و101 and . هذه القيم الثنائية يمكن تحويلها إلى حدود مجموعة كما يلي:

$$000 \Rightarrow A+B+C \text{ و } 001 \Rightarrow A+B+\overline{C} \text{ و } 010 \Rightarrow A+\overline{B}+C \text{ و } 101 \Rightarrow \overline{A}+B+\overline{C}$$

وبالتالي يكون التعبير القياسي بشكل (POS) للخرج (Y) هو:

$$Y = (A+B+C)(A+B+\overline{C})(A+\overline{B}+C)(\overline{A}+B+\overline{C})$$

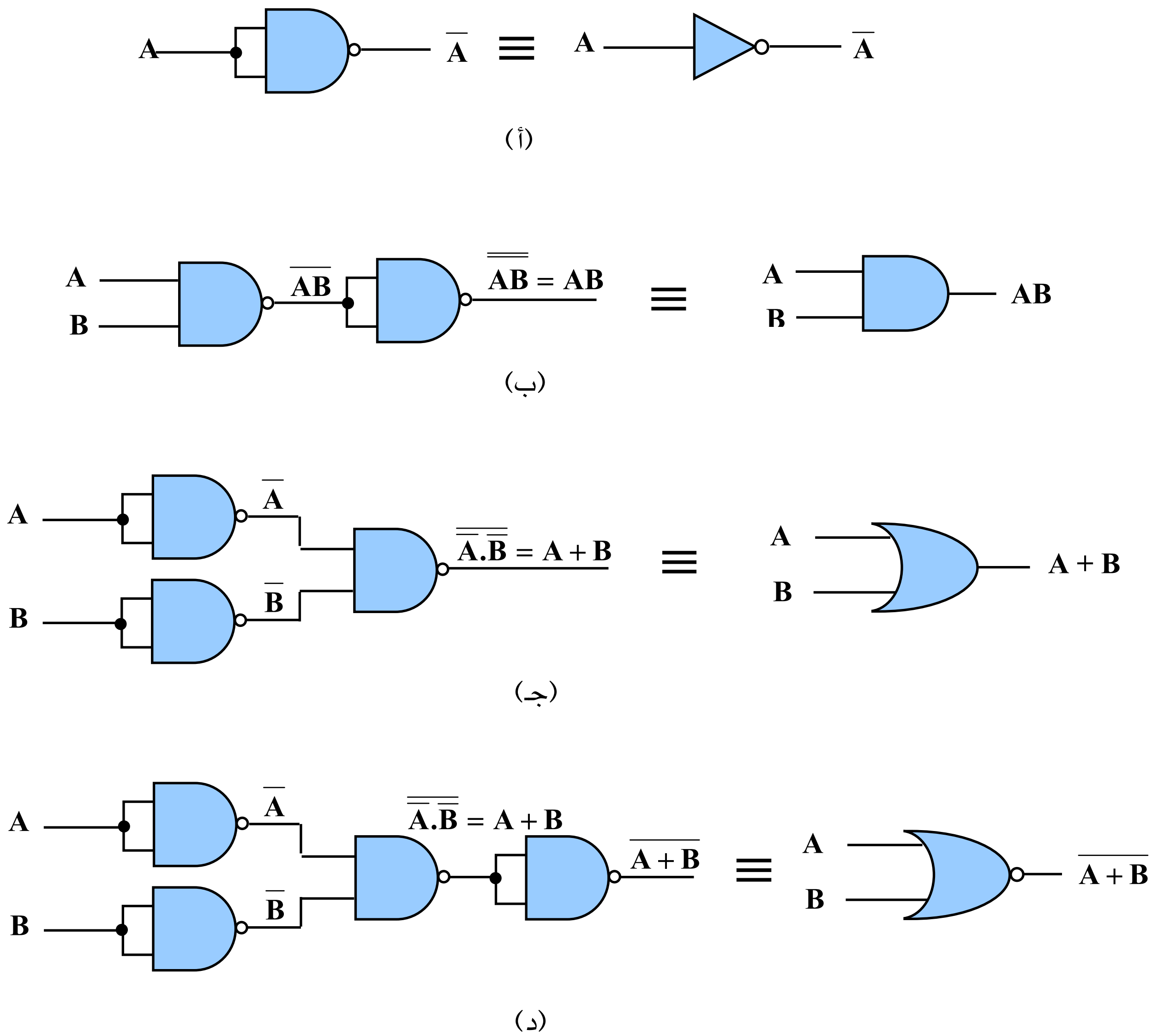
## ٣- ١١ **الخواص العامة لبوابات** NAND و NOR
## The Universal Property of NAND and NOR Gates

استعرضنا في بداية هذه الوحدة كيفية تمثيل الدوائر المنطقية باستخدام بوابات AND، وبوابات OR، والعواكس. وهنا سوف نناقش استخدام بوابات NAND وبوابات NOR كبوابات عامة (Universal Gates) لتمثيل أي تعبير بوليني. ومعنى كلمة بوابة عامة يعني أنه يمكن استخدامها كعاكس، وتركيبة من بوابات NAND يمكننا استخدامها في تمثيل بوابة AND، وكذلك NOR. وبالمثل فمعنى كلمة بوابة NOR عامة تعني أنه يمكن استخدامها كعاكس وتركيبة من بوابات NOR يمكننا استخدامها في تمثيل بوابة AND وOR وكذلك NAND.

### ٣- ١١- ١ البوابة **NAND** كعنصر منطقي عام
### NAND gate as a Universal Logic Element

البوابة NAND هي بوابة عامة لأنه يمكن استخدامها في تنفيذ عملية العاكس، وعملية AND، وعملية OR، وكذلك عملية NOR. والعاكس يمكن بناؤه من البوابة NAND عن طريق توصيل جميع المدخلات في مدخل واحد كما هو موضح في الشكل(٣- ٥ (أ)) وذلك لبوابة NAND ذات مدخلين. ويمكن توليد عملية AND باستخدام بوابات NAND فقط كما هو موضح في شكل(٣- ٥(ب)).

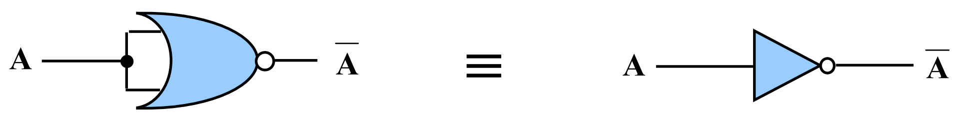
والبوابة OR يمكن بناؤها باستخدام بوابات NAND كما في شكل(٣- ٥(جـ)). وأخيراً البوابة NOR يمكن بناوها كما هو موضح في شكل(٣- ٥(د)).



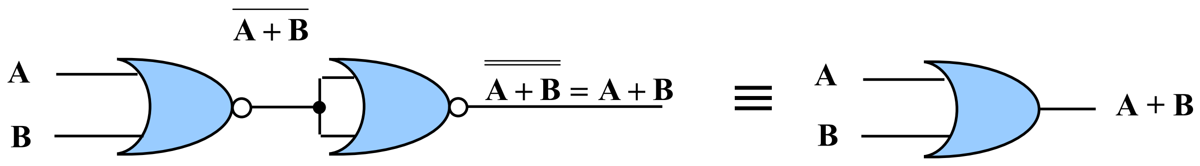

الشكل (٣- ٥) التطبيق العام لبوابات NAND.

### ٣- ١١- ٢ البوابة **NOR** كعنصر منطقي عام NOR Gate as a Universal Logic Element

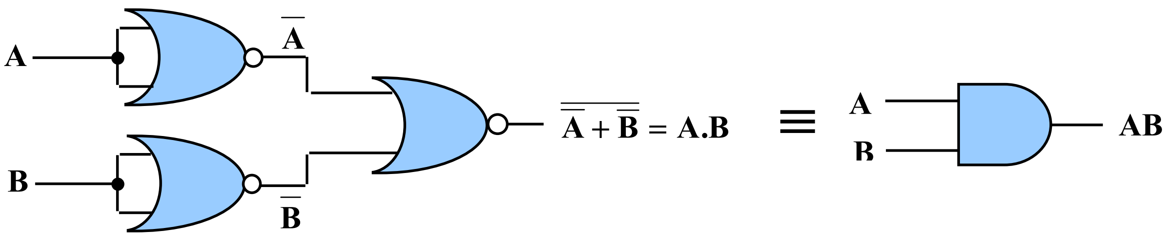
مثل بوابة NAND، فإن البوابة NOR يمكن استخدامها لبناء بوابات عاكس، AND وOR، وكذلك بوابة NAND. شكل (٣- ٦) يوضح كيفية توصيل البوابة NOR لتقوم بعمل بوابة NOT وبوابة OR وكذلك بوابة NAND.



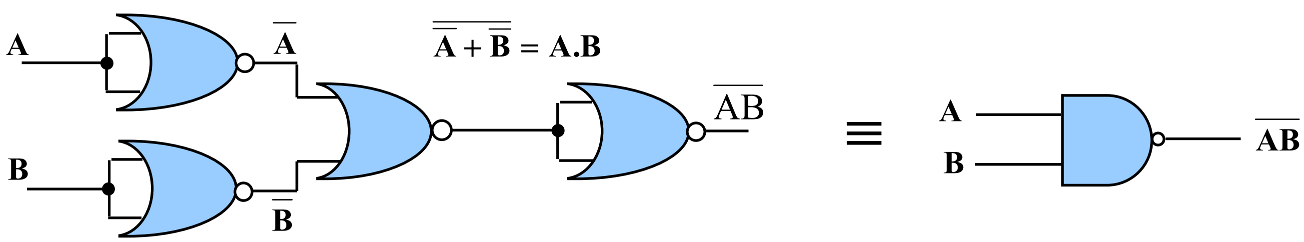

(أ)




(ب)




(جـ)




(د)

الشكل (٣- ٦) التطبيق العام لبوابات NOR.

## ٣- ١٢ تصميم الدوائر المنطقية التوافقية باستخدام بوابات NOR , NAND

Design of Combinational Logic Circuits using NAND and NOR Gates

سوف نستعرض هنا كيفية استخدام بوابات NAND، وبوابات NOR وذلك لتمثيل الدوال المنطقية مع الأخذ بعين الاعتبار أن البوابة NAND تكافئ البوابة OR السالبة (Negative - OR) ، والبوابة NOR تكافئ البوابة AND السالبة (Negative - AND). كما سوف نرى أنه باستخدام بوابتي OR، AND السالبتين أنه بالإمكان قراءة المخطط المنطقي (Logic diagram) للدائرة.

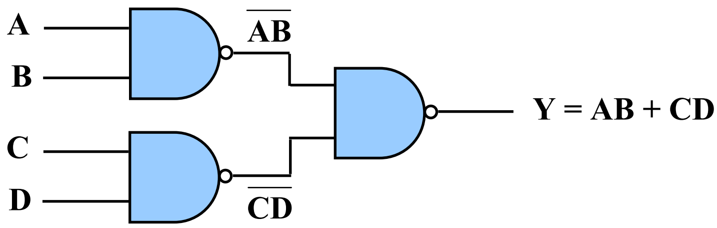
### ٣-١٢-١ التصميم باستخدام بوابة NAND Logic **NAND**

كما تعلمنا سابقاً، أن بوابة NAND تؤدي دالة NAND أو دالة OR السالبة، لأنه باستخدام نظرية ديمورجان الثانية:

$$\overline{A \bullet B} = \overline{A} + \overline{B}$$

NAND Negative-OR

فلنأخذ على سبيل المثال الدائرة المنطقية الموضحة في شكل (٣-٧).




الشكل (٣-٧) الدائرة المنطقية ممثلة باستخدام بوابات NAND فقط.

التعبير البوليني للخرج (Y) لهذه الدائرة يمكن استنتاجه كما في الخطوات الآتية:

$$Y = \overline{(\overline{AB})(\overline{CD})}$$

وبتطبيق نظرية ديمورجان الثانية نحصل على:

$$Y = \overline{\overline{AB}} + \overline{\overline{CD}}$$

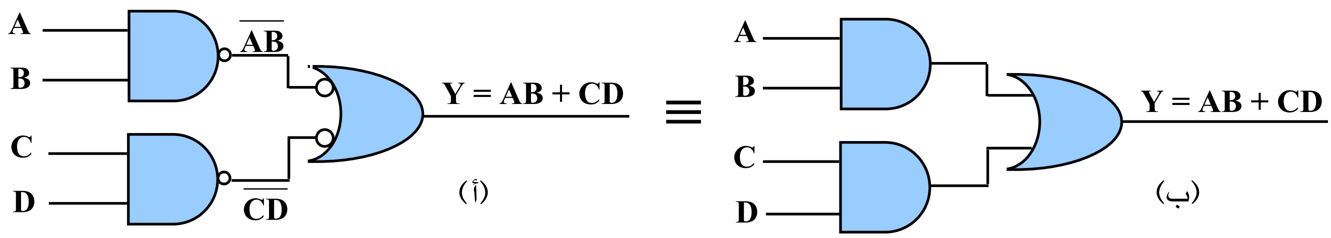
وبحذف الإشارات الفوقية (bars) نحصل على ما يلي:

$$Y = AB + CD$$

نلاحظ أنه في آخر خطوة تم الحصول على الخرج (Y)، AB+CD ، على شكل بوابتي AND وبوابة OR. هذا الشكل للتعبير البوليني للخرج (Y) يبين لنا أن البوابتين NAND على اليسار في شكل(٣-٧) يقومان بعمل بوابتي AND وأن بوابة NAND الثالثة تقوم بعمل بوابة OR. ويمكن

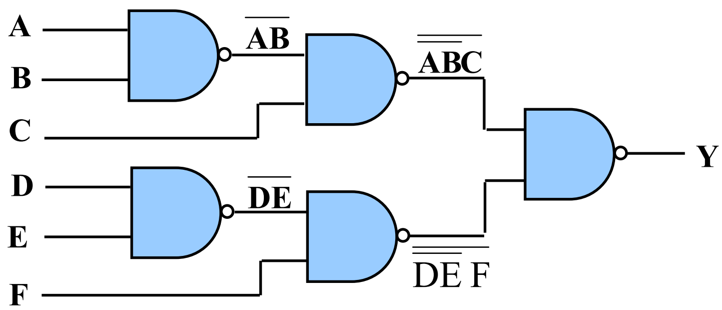
تمثيل نفس التعبير البوليني للخرج (Y) كما في الشكل(٣- ٨(أ)) حيث تم استبدال البوابة NAND على اليمين ببوابة OR السالبة. وحيث إن توصيل عاكسين على التوالي يلغي بعضهما بعضاً فإننا بذلك نحصل على الشكل (٣- ٨(ب))، وبالتالي فإن الدائرة في شكل (٣- ٧) تكافئ الدائرة في شكل (٣- ٨(ب))، ويقال ان:

**(AND-AND-OR) تكافئ (NAND-NAND-NAND)**




الشكل (٣-٨) إثبات أن AND-AND-OR تكافئ الدائرة في شكل (٣-٧).

شكل (٣- ٩) يوضح الدائرة المنطقية ممثلة عن طريق بوابات NAND والمطلوب إعادة هذا المخطط المنطقي باستخدام بوابات OR- السالبة.

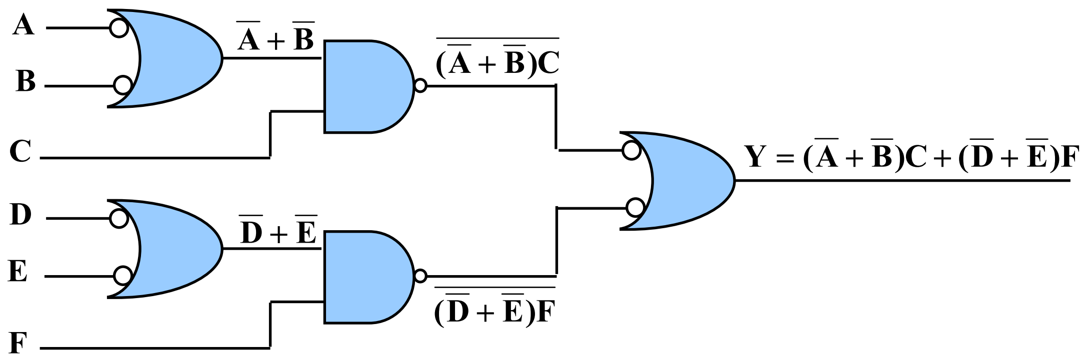



الشكل (٣- ٩) الدائرة المنطقية المطلوب تمثيلها باستخدام بوابات OR- السالبة.

نحصل أولاً على معادلة الخرج (Y) للدائرة في شكل (٣- ٩):

$$Y = \overline{\overline{[(\overline{AB})C]} \bullet \overline{[(\overline{DE})F]}}$$
$$= \overline{\overline{[(\overline{A}+\overline{B})C]} \bullet \overline{[(\overline{D}+\overline{E})F]}}$$
$$= \overline{\overline{(\overline{A}+\overline{B})C}} + \overline{\overline{(\overline{D}+\overline{E})F}}$$
$$\therefore Y = (\overline{A}+\overline{B})C + (\overline{D}+\overline{E})F$$

وباستخدام بوابة OR- السالبة المكافئة لبوابةNAND نحصل على الدائرة المكافئة كما في شكل (٣- ١٠)، ويمكن كتابة معادلة الخرج (Y) مباشرة من خلال العمليات المنطقية لكل بوابة.



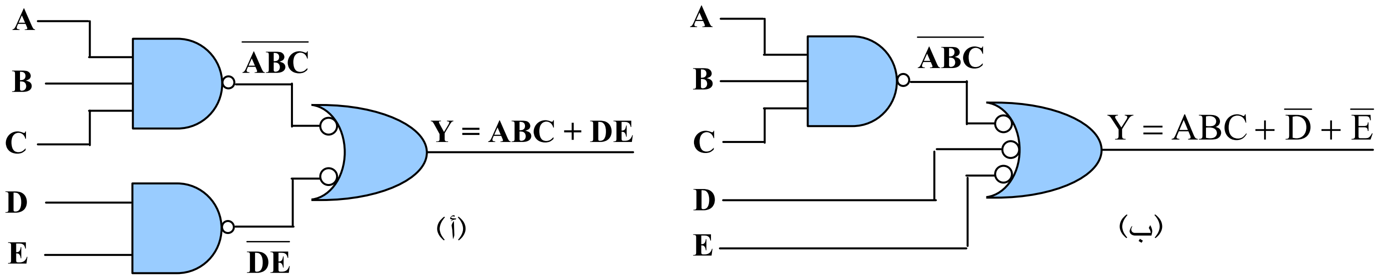

الشكل (٣-١٠) الدائرة المكافئة لشكل (٣-٩) باستخدام بوابات OR- السالبة.

**مثال (٣-١٥):** حقق كلا من التعبيرين المنطقيين الآتيين مستخدماً بوابات NAND فقط:

(a) $Y = ABC + DE$

(b) $Y = ABC + \overline{D} + \overline{E}$

**الحل:** انظر إلى الشكل (٣-١١).




الشكل (٣-١١) الدائرتان المكافئتان للتعبيرين المنطقيين لمثال (٣-١٥).

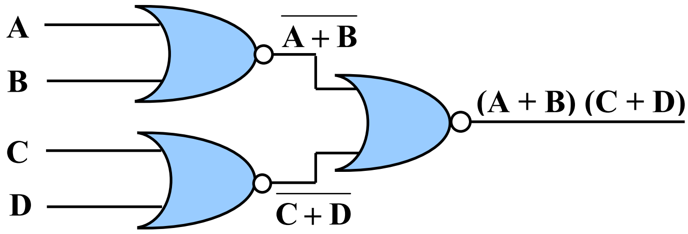
### ٣-١٢-٢ التصميم باستخدام بوابة NOR        NOR Logic

كما ذكرنا سابقاً أن البوابة NOR تؤدي دالة NOR أو دالة AND- السالبة كما توضحه نظرية ديمورجان الثانية:

$$\overline{A+B} = \overline{A} \bullet \overline{B}$$

NOR        Negative-AND

فلنأخذ كمثال الدائرة المنطقية الموضحة في شكل (٣-١٢).




الشكل (٣- ١٢) الدائرة المنطقية ممثلة باستخدام بوابات NOR

ويمكن استنتاج التعبير البوليني لهذه الدائرة كما يلي:

$$Y = \overline{\overline{(A+B)} + \overline{(C+D)}}$$

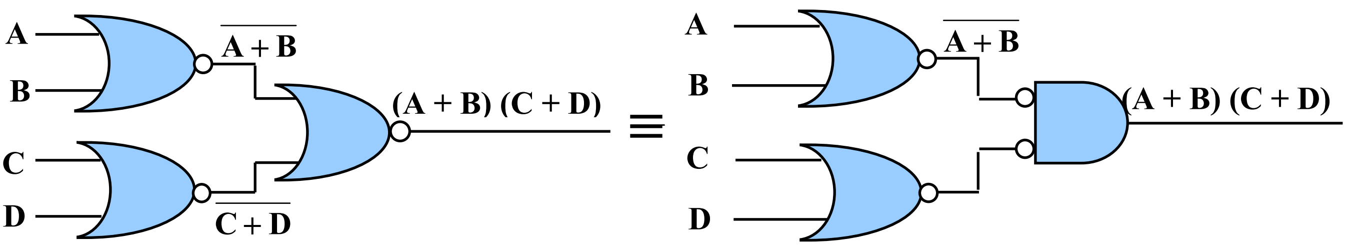
وبتطبيق نظرية ديمورجان الأولى نحصل على:

$$Y = \overline{\overline{(A+B)}} \bullet \overline{\overline{(C+D)}}$$

وبحذف الإشارات الفوقية نجد أن:

$$Y = (A+B) \bullet (C+D)$$

نلاحظ أن التعبير $(A + B)(C + D)$ يتكون من بوابتي OR وبوابة AND، وهذا يوضح أن البوابتين على اليسار تكافئان بوابتي OR والبوابة على اليمين تكافئ بوابة AND كما هو موضح في شكل(٣- ١٣(أ)). وهذه الدائرة أعيد رسمها في الشكل(٣- ١٣(ب)) باستخدام البوابة AND- السالبة.

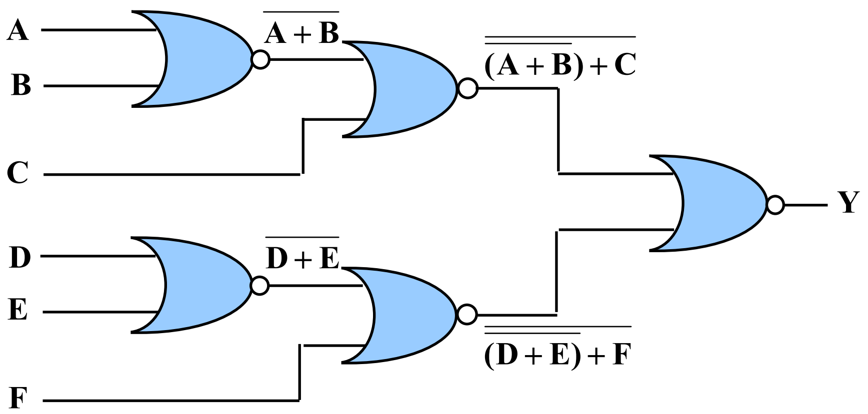



(أ) (ب)

الشكل (٣- ١٣) الدائرة المكافئة لشكل (٣- ١٢) باستخدام بوابات AND- السالبة.

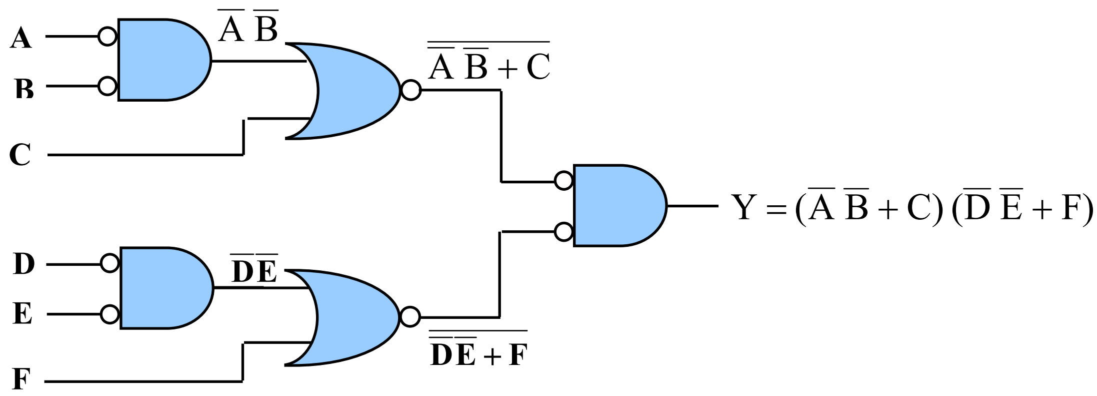
شكل (٣- ١٤) يوضح الدائرة المنطقية ممثلة ببوابات NOR، والمطلوب إعادة تمثيل الدائرة باستخدام بوابة AND- السالبة. نحصل أولاً على الخرج (Y) للدائرة كما يلي:

$$Y=\overline{\overline{[\overline{(A+B)}+C]}+\overline{[\overline{(D+E)}+F]}}$$
$$=\overline{\overline{[\overline{A}\,\overline{B}+C]}+\overline{[\overline{D}\,\overline{E}+F]}}$$
$$=(\overline{A}\,\overline{B}+C)(\overline{D}\,\overline{E}+F)$$




الشكل (٣- ١٤) الدائرة المنطقية ممثلة ببوابات NOR فقط.

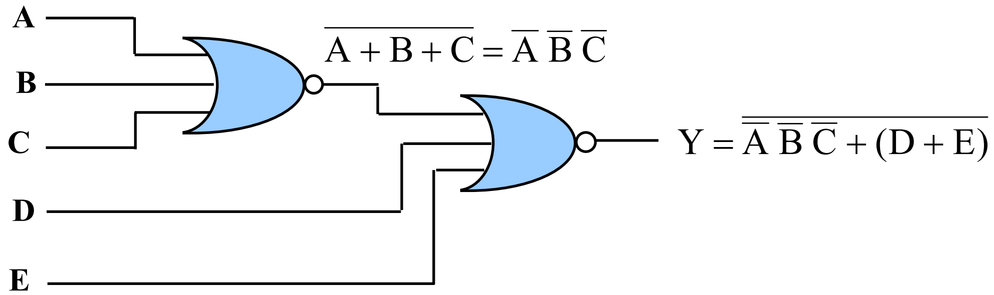
وباستخدام بوابة AND- السالبة المكافئة لبوابة NOR نحصل على الدائرة في شكل (٣- ١٥).




الشكل (٣- ١٥) الدائرة المكافئة للدائرة في شكل (٣- ١٤).

**مثال (٣- ١٦):** حقق التعبير المنطقي التالي باستخدام بوابات NOR فقط:

**الحل:** انظر إلى الشكل (٣- ١٦). $Y = \overline{\overline{A}\,\overline{B}\,\overline{C} + (D + E)}$




الشكل (٣- ١٦) الدائرة المنطقية ممثلة باستخدام بوابات NOR فقط.

## ٣- ١٣ خريطة كارنوف Karnaugh Map

خريطة كارنوف أو خريطة -K هي طريقة مرئية لتبسيط التعبيرات الجبرية، وإذا ما استخدمت بطريقة جيدة فسوف تعطي لنا التعبير البوليني في أبسط صورة ممكنة. وكما رأينا في أول هذه الوحدة فإن استخدام قواعد الجبر البوليني لتبسيط أي تعبير جبري يعتمد إلى حد كبير على الإلمام بجميع قواعد الجبر البوليني وكذلك القابلية لتطبيقه، وعادة فإن المهارة غالباً تمثل عاملاً هاماً في التبسيط باستخدام قواعد الجبر المنطقي. من ناحية أخرى فإن خريطة كارنوف تقدم لنا طريقة سهلة للتبسيط.

وخريطة كارنوف تماثل جدول الحقيقة لأنها تعطي لنا كل القيم المحتملة للمدخلات ونتيجة الخرج لكل قيمة. وبدلاً من تنظيمها على شكل أعمدة وصفوف مثل جدول الحقيقة، فإن خريطة كارنوف عبارة عن مصفوفة (array) من الخلايا (cells) ، وتمثل كل خلية القيمة الثنائية لإحدى تشكيلات المدخلات. وترتب الخلايا بطريقة تجعل عملية التبسيط للتعبير المعطى وتجميع الخلايا في غاية السهولة.

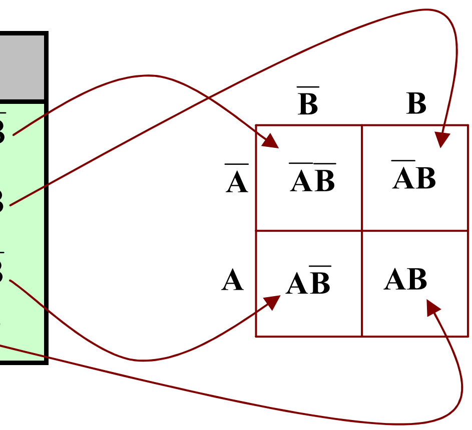
خريطة كارنوف يمكن استخدامها مع تعبيرات بولينية لها متغيران أو ثلاثة أو أربعة، أو خمسة متغيرات، ولكننا سنكتفي هنا بالشرح حتى أربعة متغيرات فقط لتوضيح أساسيات التبسيط. ويلاحظ أنه عند ازدياد عدد المتغيرات عن خمسة فأكثر فإن استخدام خريطة كارنوف يزداد صعوبة لذا يتم اللجوء إلى استخدام طرق أخرى خارج نطاق الحقيبة مثل طريقة كواين ماكلوسكي (Quine - McClusky) حيث يمكن استخدامها لعدد كبير من المتغيرات ويمكن برمجة هذه الطريقة على الحاسب بشكل سهل. عدد الخلايا في خريطة كارنوف يساوي عدد التشكيلات المحتملة

للمدخلات، ويماثل ذلك عدد الصفوف في جدول الحقيقة. ولعدد ثلاثة متغيرات يكون عدد الخلايا يساوي $2^3 = 8$ ولعدد أربعة متغيرات يكون عدد الخلايا يساوي $2^4 = 16$.

### ٣-١٣-١ شكل خريطة كارنوف لاثنين وثلاثة وأربعة متغيرات
### Karnaugh Map for Two, Three, and Four Variables

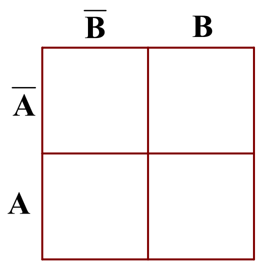
عرفنا سابقاً أن عدد الخلايا في خريطة كارنوف يعتمد على عدد المتغيرات (المدخلات). وكمثال في شكل (٣-١٧)، هناك متغيران فقط هما (A و B) والمتمم لهما $(\overline{A}, \overline{B})$ وبناء على ذلك فإن خريطة كارنوف تحتوي (كما في جدول الحقيقة لمتغيرين) فقط على أربعة تشكيلات (00و01و10و11).

| A | B | Y |
|---|---|---|
| 0 | 0 | $\overline{A}\,\overline{B}$ |
| 0 | 1 | $\overline{A}\,B$ |
| 1 | 0 | $A\,\overline{B}$ |
| 1 | 1 | $A\,B$ |




الشكل (٣-١٧) إعادة ترتيب جدول الحقيقة في خريطة كارنوف.

وكل خلية في خريطة كارنوف ذات المتغيرين تمثل واحداً من التشكيلات الأربع للدخل. عملياً علامات الدخل (Input Labels) توضع خارج الخلايا كما هو موضح في شكل (٣-١٨) وتطبق على كل من الصف والعمود للخلايا. فمثلاً، الصف الذي أمامه المتغير $\overline{A}$ يطبق على الخلايا العليا، بينما الذي أمامه A يطبق على الخلايا السفلى. ونرى في أعلى الخريطة المتغير $\overline{B}$ يطبق على الخلايا التي على اليسار، بينما المتغير B يطبق الخلايا التي على اليمين. وكمثال، فإن الخلية العليا التي على اليمين تمثل تشكيلة الدخل $\overline{A}B$.




الشكل (٣-١٨) خريطة كارنوف لمتغيرين ($2^2 = 4$ خلايا).

شكل (٣- ١٩(أ))، (٣- ١٩(ب)) يوضحان هيئة خريطة كارنوف لثلاثة متغيرات (ثماني خلايا)، وأربعة متغيرات (ستة عشر خلية).

| | $\overline{B}\,\overline{C}$ | $\overline{B}C$ | $BC$ | $B\overline{C}$ |
|---|---|---|---|---|
| $\overline{A}$ | | | | |
| $A$ | | | | |

(أ)

| | $\overline{C}\,\overline{D}$ | $\overline{C}D$ | $CD$ | $C\overline{D}$ |
|---|---|---|---|---|
| $\overline{A}\,\overline{B}$ | | | | |
| $\overline{A}B$ | | | | |
| $AB$ | | | | |
| $A\overline{B}$ | | | | |

(ب)

الشكل (٣- ١٩) خريطة كارنوف لثلاثة وأربعة متغيرات.

### ٣- ١٣- ٢ تبسيط التعبيرات على شكل (SOP) Karnaugh Map (SOP) Minimization

والآن بعد معرفتنا لكيفية إنشاء خريطة كارنوف، فسوف نرى كيف يمكن أن تستخدم لتبسيط التعبيرات البولينية على شكل (SOP). وكمثال على ذلك، نفترض أننا نريد تصميم دائرة منطقية لها جدول الحقيقة الموضح في شكل (٣- ٢٠(أ)).

الخطوة الأولى هي الحصول على التعبير البوليني من خلال جدول الحقيقة، وذلك بكتابة التشكيلة التي أمامها (1) في الخرج وبعد ذلك نضع هذه التشكيلات على شكل التعبير البوليني (SOP) كما في شكل (٣- ٢٠(ب)).

الدائرة المنطقية المكافئة لهذا التعبير البوليني موضحة في شكل(٣- ٢٠(جـ)). الخطوة التالية هي تمثيل هذا التعبير البوليني على خريطة كارنوف لمتغيرين كما نرى في شكل (٣- ٢٠(د)).

عند تمثيل التعبير البوليني على خريطة كارنوف يجب أن نتذكر أن كل خلية تمثل تشكيلة من التشكيلات الأربع المحتملة للمدخلات في جدول الحقيقة. الخرج (1) في جدول الحقيقة يجب أن يظهر (1) في الخلية المكافئة له على خريطة كارنوف، والخرج (0) في جدول الحقيقة يجب أن يظهر (0) في الخلية المكافئة له على خريطة كارنوف. وبناء على ذلك فإن (1) سوف يظهر في الخلية السفلى على

اليسار (يمثل $A\overline{B}$)، وفي الخلية السفلى على اليمين (يمثل $AB$) . والتشكيلات الأخرى للدخل ($\overline{A}B, \overline{A}\,\overline{B}$) وكلاهما يعطي (0) في الخرج، وبناءً عليه يجب وضع (0) في هاتين الخليتين العلويتين.

| المدخلات | | الخرج |
|---|---|---|
| A | B | Y |
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

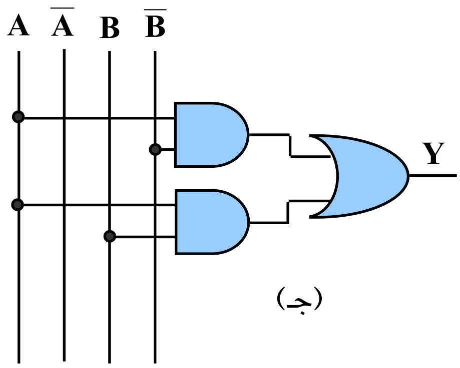
(أ)

$A\,\overline{B}$

$A\,B$

$$Y = A\,\overline{B} + A\,B$$

(ب)




(جـ)

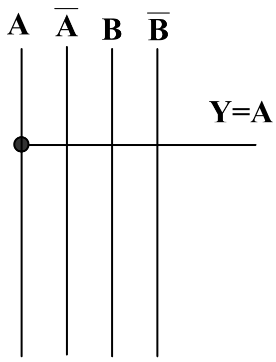
| | $\overline{B}$ | B |
|---|---|---|
| $\overline{A}$ | 0 | 0 |
| A | 1 | 1 |

(د)

| | $\overline{B}$ | B |
|---|---|---|
| $\overline{A}$ | 0 | 0 |
| A | 1 | 1 |

A

(هـ)




(و)

الشكل (٣- ٢٠) كيفية استخدام خريطة كارنوف في تبسيط التعبير المنطقي.

تبيسط المعادلات البولينية بصفة عامة يمكن الحصول عليه عن طريق تطبيق قاعدة المتممات (Complements)، والتي تقول أن $A + \overline{A} = 1$ . والآن وبعد تمثيل المعادلة البولينية على خريطة كارنوف كما في شكل (٣- ٢٠(د))، الخطوة التالية هي تجميع الحدود ثم نحدد العامل المشترك بينها. فاذا نظرنا إلى خريطة كارنوف في شكل (٣- ٢٠(د)) فسوف نرى أن الخلايا المتجاورة (adjacent cells) تختلف في متغير واحد فقط. وهذا يعني أننا لو حركنا أياً منهما من مكانه إلى الخلية المجاورة له رأسياً أو أفقياً، فلن يحدث تغيير إلا في متغير واحد فقط. وبتجميع الخلايا المتجاورة المحتوية على (1) كما نرى من الشكل (٣- ٢٠(هـ)) فإنه يمكن تبسيط الخلايا باستخدام قاعدة المتممات

وجعلها حداً واحداً. في هذا المثال الخلايا $AB, A\overline{B}$ تحتوي على $B$ و $\overline{B}$ وبالتالي يتم حذف هذه المتممات، وتكون النتيجة، $A$ كما يلي:

$$Y = A\overline{B} + AB \quad \text{(الأزواج المجمعة)}$$

$$Y = A(\overline{B} + B)$$
$$= A \bullet 1 = A$$

هذا التحليل يمكن استنتاجه بدراسة جدول الحقيقة للدائرة الموضحه في شكل (٣- ٢٠(أ)) والذي نرى فيه أن الخرج (Y) يتبع تماماً الدخل (A). وبناء على ذلك تكون الدائرة المكافئة كما هو موضح في شكل (٣- ٢٠(و)).

**مثال (٣- ١٧)**: صمم دائرة منطقية في أبسط صورة لجدول الحقيقة الموضح في شكل (٣- ٢١(أ)) مبيناً كل خطوة في عملية التبسيط.

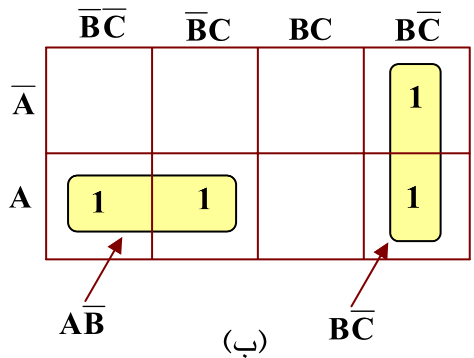
**الحل**: لدينا هنا ثلاثة متغيرات، والخطوة الأولى هي رسم خريطة كارنوف لثلاثة متغيرات، كما هو موضح في شكل (٣- ٢١(ب)).

الخطوة الثانية أن ننظر إلى الخرج الذي يساوي (1) في جدول الحقيقة في شكل (٣- ٢١(أ)) ثم نقوم بوضع هذه الآحاد في الخلايا المكافئة لها على خريطة كارنوف كما هو موضح في شكل (٣- ٢١(ب)). وبعد وضع (0) في الخلايا الفارغة المتبقية، نجمع الآحاد في شكل أزواج كما في شكل (٣- ٢١(ب)) ، ثم نحدد من خلال الصف والعمود المتغيرات المشتركة في هذه المجموعات (الأزواج) لنرى أي متغير سوف يتم حذفه تبعاً لقاعدة المتممات. في المجموعة التي على اليمين $A, \overline{A}$ يتم حذفها والنتيجة $\overline{B}C$ ، وفي المجموعة التي على اليسار يتم حذف $C, \overline{C}$ والنتيجة $A\overline{B}$.

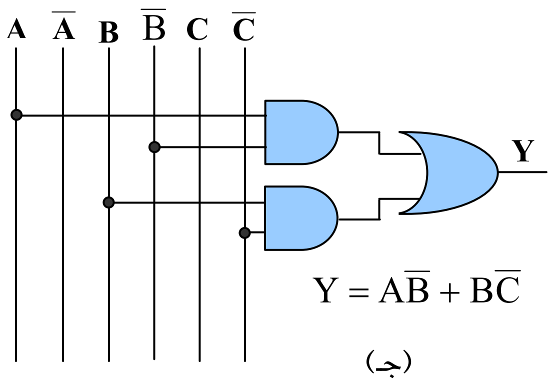
والحدود السابقة المبسطة سوف تشكل لنا المعادلة البولينية المكافئة بعد التبيسط والدائرة المنطقية، كما نرى في شكل ٣- ٢١(جـ). وفي هذا المثال نرى أن المعادلة الأصلية تتكون من أربعة حدود كل حد منها يمثل بوابة AND بثلاثة مداخل مجمعة على بوابة OR بأربعة مداخل أي أن عدد المداخل الكلية للبوابات يساوي ١٦ مدخلاً، وبعد التبسيط أصبحت الدائرة تتكون من حدين كل منهما ممثل ببوابة AND بمدخلين مجمعين على بوابة OR بمدخلين أيضاً، وبالتالي يصبح عدد المداخل الكلية للبوابات بعد التبسيط يساوي ٦ مدخلات كما نرى في الشكل (٣- ٢١(جـ)).

| المدخلات | | | الخرج |
|---|---|---|---|
| A | B | C | Y |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 |

(أ)



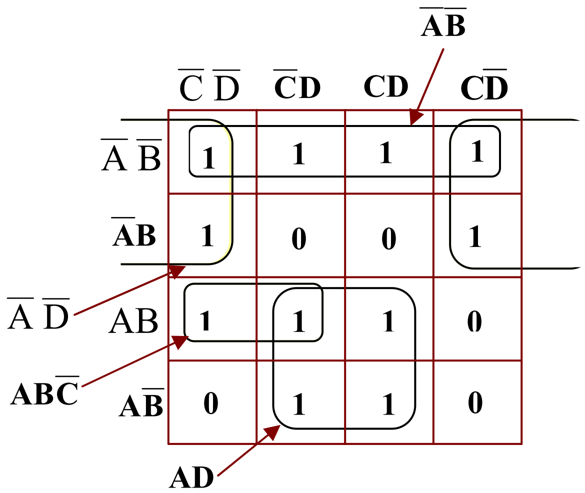

(ب)




(جـ)

الشكل (٣- ٢١) تصميم الدائرة المنطقية باستخدام خريطة كارنوف.

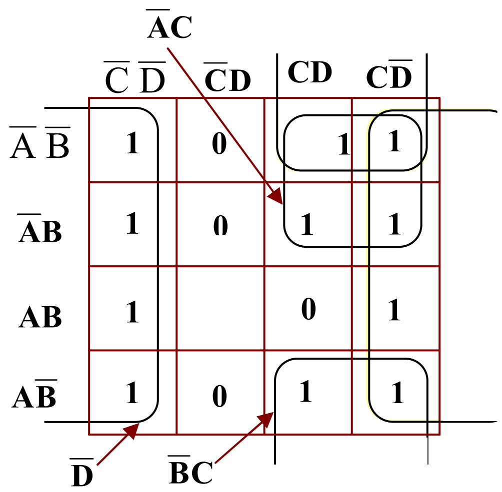
الآحاد (1's) في خريطة كارنوف يمكن أن تجمع كأزواج (مجموعات من اثنين) أو مجموعات من أربعة ، أو ثمانية، أو ستة عشر وهكذا لكل القوى 2. شكل (٣- ٢٢) يوضح بعض الأمثلة للتجميع، وكيف أن خريطة كارنوف تستخدم لتبسيط التعبيرات البولينية الكبيرة. لاحظ أن المجموعات الكبيرة أي التي تحتوي على عدد كبير من الآحاد (1's) تعطينا لنا حداً صغيراً وعليه تكون البوابات المستخدمة في التصميم لها مدخلات قليلة. ولهذا السبب يجب أن نبدأ بالبحث عن المجموعات التي تحتوي على أكبر عدد من الأحاد، فإن لم نجد نبحث عن الأقل وهكذا (بمعنى أننا نبحث عن المجموعات التي تحتوي على ثماني آحاد، فإن لم نجد نبحث عن المجموعات التي تحتوي على أربعة آحاد، وأخيراً فإن لم نجد نبحث عن المجموعات التي تحتوي على زوج من الآحاد).



$$Y = \overline{A}\,\overline{B}\,\overline{C}\,\overline{D} + \overline{A}\,\overline{B}\,\overline{C}D + \overline{A}\,\overline{B}CD + \overline{A}\,\overline{B}C\overline{D}$$
$$+ \overline{A}B\overline{C}\,\overline{D} + \overline{A}BC\overline{D} + AB\overline{C}\,\overline{D} + AB\overline{C}D$$
$$+ ABCD + A\overline{B}\,\overline{C}D + A\overline{B}CD$$ (قبل التبسيط)

$$Y = AB\overline{C} + AD + \overline{A}B\overline{D} + \overline{A}\,\overline{B}$$ (بعد التبسيط)

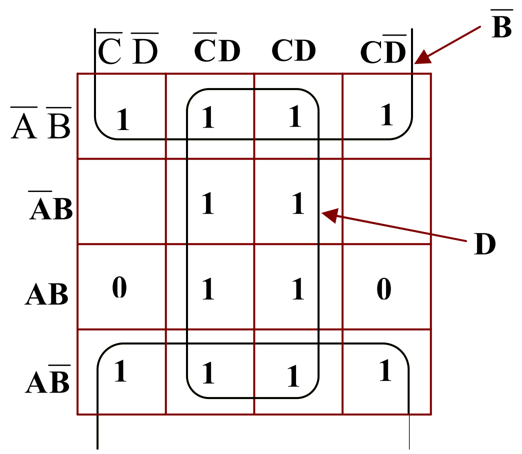
(أ)



$$Y = \overline{A}\,\overline{B}\,\overline{C}\,\overline{D} + \overline{A}\,\overline{B}CD + \overline{A}\,\overline{B}C\overline{D} + \overline{A}B\overline{C}\,\overline{D}$$
$$+ \overline{A}BCD + \overline{A}BC\overline{D} + AB\overline{C}\,\overline{D} + ABC\overline{D}$$
$$+ A\overline{B}\,\overline{C}\,\overline{D} + A\overline{B}CD + A\overline{B}C\overline{D}$$ (قبل التبسيط)

$$Y = \overline{A}C + \overline{B}C + \overline{D}$$ (بعد التبسيط)

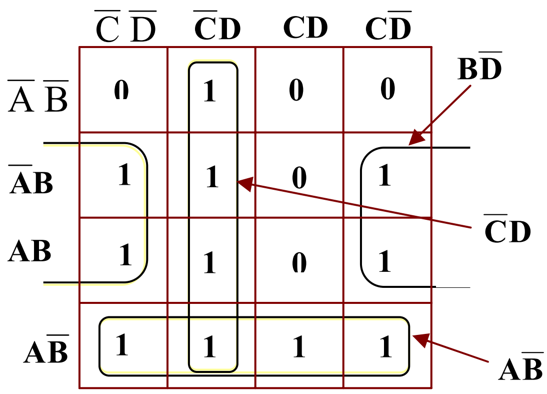
(ب)



$$Y = \overline{A}\,\overline{B}\,\overline{C}\,\overline{D} + \overline{A}\,\overline{B}\,\overline{C}D + \overline{A}\,\overline{B}CD + \overline{A}\,\overline{B}C\overline{D}$$
$$+ \overline{A}B\overline{C}D + \overline{A}BCD + A\overline{B}CD + ABCD$$
$$+ A\overline{B}\,\overline{C}\,\overline{D} + A\overline{B}\,\overline{C}D + AB\overline{C}D + A\overline{B}C\overline{D}$$ (قبل التبسيط)

$$Y = \overline{B} + D$$ (بعد التبسيط)

(حـ)



$$Y = \overline{A}\,\overline{B}\,\overline{C}D + \overline{A}B\overline{C}\,\overline{D} + \overline{A}B\overline{C}D + \overline{A}BC\overline{D}$$
$$+ AB\overline{C}\,\overline{D} + AB\overline{C}D + ABC\overline{D} + A\overline{B}\,\overline{C}\,\overline{D}$$
$$+ A\overline{B}\,\overline{C}D + A\overline{B}CD + A\overline{B}C\overline{D}$$ (قبل التبسيط)

$$Y = \overline{C}D + A\overline{B} + B\overline{D}$$ (بعد التبسيط)

(د)

الشكل (٣- ٢٢) أمثلة مختلفة عن التجميع في خرائط كارنوف.

**مثال ٣- ١٨:** اكتب التعبير البوليني على الشكل القياسي (SOP) الذي يمثله جدول الحقيقة المبين في جدول (٣- ٨)، ثم قم بتبسيطه باستخدام خريطة كارنوف.

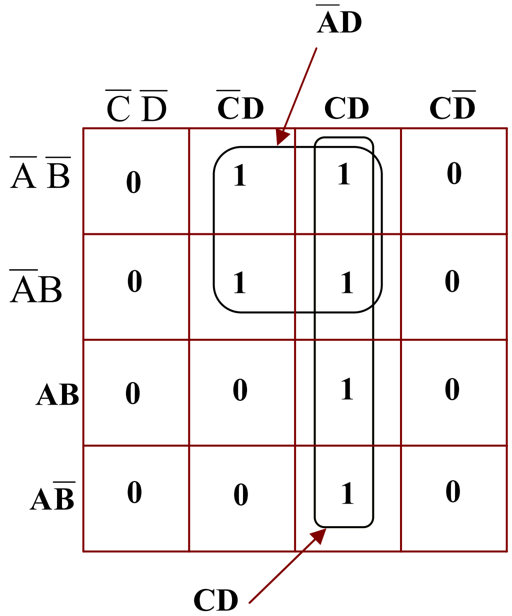
| المدخلات | | | | الخرج |
|---|---|---|---|---|
| **A** | **B** | **C** | **D** | **Y** |
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 | 1 |

الجدول (٣- ٨) جدول الحقيقة المطلوب تبسيط التعبير البوليني له في مثال (٣- ١٨).

**الحل:** الخطوة الأولى للحصول على التعبير البوليني هي كتابة الحدود التي تعطي الخرج (Y) في جدول الحقيقة والمساوية للقيمة (1)، وبتجميع هذه الحدود يمكننا استنتاج التعبير البوليني وهو كما يلي:

$$Y = \overline{A}\,\overline{B}\,\overline{C}D + \overline{A}\,\overline{B}CD + \overline{A}B\overline{C}D + \overline{A}BCD + A\overline{B}CD + ABCD$$

والخطوة التالية هي رسم خريطة كارنوف لأربعة متغيرات كما نرى في شكل (٣- ٢٣)، ونقوم بوضع الأحاد التي في عمود الخرج (Y) من جدول الحقيقة في الخلايا المكافئة لها في خريطة كارنوف.




الشكل (٣- ٢٣) خريطة كارنوف للتعبير البوليني في مثال (٣- ١٨).

وبالنظر إلى خريطة كارنوف في شكل (٣- ٢٣) نجد أنه يمكن تجميع الآحاد في مجموعتين كل مجموعة تحتوي على أربعة من الآحاد (1's). وبالتالي فإن الحلقة المربعة العليا والتي تحتوي على أربعة آحاد المتغير B والمتغير $\overline{B}$ يمكن حذفهما وبالمثل المتغير C والمتغير $\overline{C}$ وتكون النتيجة هي $\overline{A}D$ . وكذلك بالنسبة للحلقة المستطيلة على الخريطة والتي تحتوي على أربعة آحاد فإنه يمكن حذف كل من المتغيرات B و $\overline{B}$ و A و $\overline{A}$ والنتيجة هي CD. والتعبير الجبري المبسط على ذلك يكون :

$$Y = \overline{A}D + CD$$

## ٣- ١٣- ٣ تبسيط التعبيرات على شكل (POS) Karnaugh Map (POS) Minimization

والآن بعد معرفتنا لكيفية تبسيط التعبيرات البولينية على شكل (SOP)، سوف نشرح الآن وبنفس الطريقة كيف يمكننا تبسيط الدوال على شكل (POS).

**مثال ٣- ١٩:** اكتب التعبير البوليني على الشكل القياسي (POS) الذي يمثله جدول الحقيقة المبين في جدول (٣- ٩)، ثم قم بتبسيطه باستخدام خريطة كارنوف.

**الحل:** الخطوة الأولى للحصول على التعبير البوليني على شكل (POS)، هي كتابة الحدود المجموعة التي تعطي الخرج (Y) في جدول الحقيقة القيمة (0)، وبوضع هذه الحدود على شكل (POS) نحصل على التعبير البوليني وهو كما يلي:

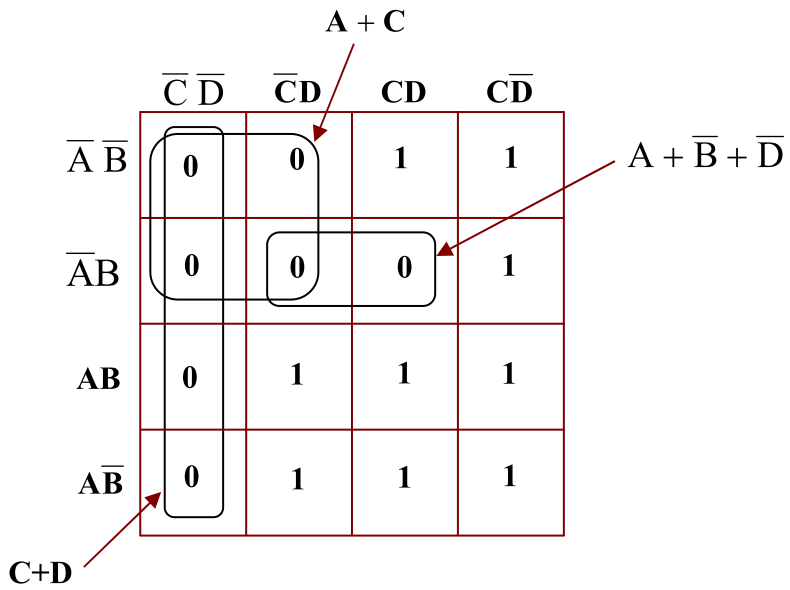
$$Y=(A+B+C+D)(A+B+C+\overline{D})(\overline{A}+B+C+D)(A+\overline{B}+C+\overline{D})$$
$$(A+\overline{B}+\overline{C}+\overline{D})(\overline{A}+B+C+D)(\overline{A}+\overline{B}+C+D)$$

| المدخلات | | | | الخرج |
|---|---|---|---|---|
| A | B | C | D | Y |
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 | 1 |
| 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 | 1 |

الجدول (٣- ٩) جدول الحقيقة المطلوب تبسيط التعبير البوليني له في مثال (٣- ١٩).

والخطوة التالية هي رسم خريطة كارنوف لأربعة متغيرات كما نرى في شكل(٣- ٢٤)، ونقوم بوضع الأصفار التي في عمود الخرج (Y) من جدول الحقيقة في الخلايا المكافئة لها في خريطة كارنوف. وبالنظر إلى خريطة كارنوف في شكل (٣- ٢٤) نجد أنه يمكن تجميع الأصفار في ثلاثة مجموعات، مجموعتين تحتوي على أربعة من الأصفار (0's)، والمجموعة الثالثة تحتوي على صفرين. وبالتالي فإن الحلقة المربعة العليا والتي تحتوي على أربعة أصفار المتغير B والمتغير $\overline{B}$ يمكن حذفهما وبالمثل المتغير D والمتغير $\overline{D}$ وتكون النتيجة هي A+C. وكذلك بالنسبة للحلقة المستطيلة على الخريطة والتي تحتوي على أربعة أصفار فإنه يمكن حذف كل من المتغيرات B و $\overline{B}$ و A و $\overline{A}$ والنتيجة هي C+D. اما بالنسبة للحلقة التي تحتوي على صفرين فإنه يمكن حذف C والمتغير $\overline{C}$ ، والنتيجة هي $A+\overline{B}+\overline{D}$ ، ويكتب التعبير البوليني المبسط على شكل (POS) كما يلي:

$$Y=(C+D)(A+C)(A+\overline{B}+\overline{D})$$




الشكل (٣- ٢٤) خريطة كارنوف للتعبير البوليني في مثال (٣- ١٩).

# تدريبــــات

١) طبق نظريات ديمورجان على كل من التعبيرات الآتية:

a) $\overline{A\overline{B}(C+\overline{D})}$

b) $\overline{AB(CD+EF)}$

c) $\overline{(A+\overline{B}+C+\overline{D})}+\overline{ABC\overline{D}}$

d) $\overline{\overline{(\overline{A}+B+C+D)}\,\overline{(A\overline{B}\,\overline{C}D)}}$

٢) باستخدام قواعد الجبر البوليني بسط التعبيرات البولينة التالية:

a) $F=A\overline{B}+A\overline{(B+C)}+B\overline{(B+C)}$

b) $F=[AB(C+\overline{BD})+\overline{AB}]CD$

c) $F=A\,B\,\overline{C}+\overline{A}\,\overline{B}\,C+\overline{A}\,B\,C+\overline{A}\,\overline{B}\,\overline{C}$

d) $F=\overline{A\,B}+\overline{\ A\,C}+\overline{A}\,\overline{B}\,\overline{C}$

٣) حول التعبيرات القياسية (SOP) الآتية إلى التعبيرات (POS) القياسية:

a) $F=\overline{A}\,\overline{B}\,\overline{C}+\overline{A}\,B\,C+A\,\overline{B}\,\overline{C}+A\,B\,\overline{C}$

b) $F=\overline{A}\,\overline{B}\,C+\overline{A}\,B\,\overline{C}+A\,\overline{B}\,C+A\,B\,C$

c) $F=\overline{A}\,\overline{B}\,\overline{C}+\overline{A}\,\overline{B}\,C+\overline{A}\,B\,C+A\,B\,\overline{C}+A\,B\,C$

٤) حول التعبيرات القياسية (POS) الآتية إلى التعبيرات (SOP) القياسية:

a) $F=(A+B+C)(A+\overline{B}+\overline{C})(\overline{A}+B+\overline{C})(\overline{A}+\overline{B}+C)$

b) $F=(A+\overline{B}+C)(\overline{A}+B+C)(\overline{A}+B+\overline{C})(A+B+C)$

c) $F=(A+B+\overline{C})(A+\overline{B}+C)(\overline{A}+B+\overline{C})(\overline{A}+\overline{B}+C)(\overline{A}+\overline{B}+\overline{C})$

٥) استنتج جدول الحقيقة للتعبيرات القياسية (SOP) الآتية:

a) $F=\overline{A}\,\overline{B}\,\overline{C}+\overline{A}\,B\,\overline{C}+A\,\overline{B}\,\overline{C}+A\,B\,\overline{C}+A\,B\,C$

b) $F=A\,B\,\overline{C}+\overline{A}\,B\,C+A\,\overline{B}\,C+A\,B\,C$

c) $F=\overline{A}\,\overline{B}\,\overline{C}+\overline{A}\,B\,\overline{C}+A\,\overline{B}\,C+A\,B\,\overline{C}+A\,B\,C$

٦) استنتج جدول الحقيقة للتعبيرات القياسية (POS) الآتية:

a) $F = (A + B + C)(A + \overline{B} + C)(\overline{A} + B + \overline{C})(\overline{A} + \overline{B} + C)$

b) $F = (A + B + \overline{C})(\overline{A} + B + C)(\overline{A} + B + \overline{C})(A + B + C)$

c) $F = (A + B + C)(A + \overline{B} + C)(\overline{A} + B + \overline{C})(\overline{A} + \overline{B} + C)(\overline{A} + \overline{B} + \overline{C})$

٧) استنتج التعبيران القياسيان (POS),(SOP) من جدول الحقيقة الآتي:

| A | B | C | F |
|---|---|---|---|
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 |

٨) حقق كلاً من التعبيرات المنطقية الآتية مستخدماً بوابات NAND فقط:

a) $ABCD + \overline{D}E$

b) $A\overline{B}C + AB + \overline{D}$

c) $A\overline{B}\overline{C} + D + E$

d) $A\overline{B}C + \overline{A}BC + ABC + AB\overline{C}$

٩) حقق كل من التعبيرات المنطقية الآتية مستخدماً بوابات NOR فقط:

a) $(A + B + C)\,(A + \overline{B})$

b) $\overline{\overline{A}B\overline{C} + (D + \overline{E})}$

c) $(\overline{A}B + C)\,(D\overline{E} + \overline{F})$

d) $\overline{\overline{(A + \overline{B})} + \overline{(\overline{C} + D)}}$

١٠) باستخدام خريطة كارنوف صمم دائرة منطقية في أبسط صورة على شكل (SOP)، لجدول الحقيقة الموضح بأسفل:

| الخرج | المدخلات | | |
|---|---|---|---|
| **Y** | **C** | **B** | **A** |
| 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 1 | 1 |

١١) باستخدام خريطة كارنوف بسط كلاً من التعبيرات البولينية الآتية على شكل (SOP), (POS):

a) $F_1 = A\overline{B}\,\overline{C}D + A\overline{B}C\overline{D} + ABC\overline{D} + \overline{A}B\overline{C}D + AB\overline{C}D + \overline{A}BC\overline{D}$

b) $F_2 = ABC\overline{D} + \overline{A}B\overline{C}D + A\overline{B}\,\overline{C}D + AB\overline{C}D + \overline{A}BC\overline{D} + ABC\overline{D} + A\overline{B}C\overline{D}$

c) $F_3 = \overline{A}B\overline{C}D + \overline{A}B\overline{C}\,\overline{D} + AB\overline{C}\,\overline{D} + AB\overline{C}D + A\overline{B}\,\overline{C}D$

d) $F_4 = \overline{A}\,\overline{B}\,\overline{C}\,\overline{D} + +\overline{A}\,\overline{B}\,\overline{C}D + \overline{A}B\overline{C}\,\overline{D} + \overline{A}B\overline{C}D + \overline{A}BCD + \overline{A}BC\overline{D} + A\overline{B}\,\overline{C}D + A\overline{B}CD$

# الدوائر المنطقية

## الدوائر المنطقية التوافقية

## الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة بإذن الله على:

- معرفة وتمثيل دوائر الجمع والطرح الثنائي وجداول الحقيقة الخاصة بها .
- معرفة وتمثيل دائرة فاك الشفرة (Decoder) وجدول الحقيقة الخاص بها .
- معرفة وتمثيل دائرة واضع الشفرة (Encoder) وجدول الحقيقة الخاص بها .
- معرفة وتمثيل دائرة اختيار البيانات (Multiplexer) وجدول الحقيقة الخاص بها .
- معرفة وتمثيل دائرة موزع البيانات (Demultiplexer) وجدول الحقيقة الخاص بها .
- معرفة وتمثيل دائرة المقارن (Comparator) وجدول الحقيقة الخاص بها .

## ٤- ١ مقدمة Introduction

في الوحدتين السابقتين تمت دراسة البوابات المنطقية كأساسيات منفردة، واستعرضنا كيفية تصميم الدوائر المنطقية البسيطة باستخدام هذه البوابات. عندما يتم توصيل البوابات المنطقية مع بعضها البعض لتعطي لنا خرجاً محدداً لعدد ما من تشكيلات المدخلات أو المتغيرات، مع عدم وجود عناصر تخزين، فان الدائرة التي نحصل عليها تُصنف كدائرة منطقية توافقية. في الدوائر المنطقية التوافقية، يكون مستوى الخرج (0 أو 1) في أي لحظة معتمداً فقط على مستوى المدخلات للدائرة.

في هذه الوحدة سوف نتناول بالدراسة كيفية تحليل وتصميم وتمثيل الدوائر المنطقية التوافقية لعمليات الجمع والطرح الثنائي بأنواعها، كما سيتم التعرف على دائرة محلل الشفرة ودائرة المشفر، بالإضافة إلى دراسة دائرة منتقي البيانات، وكذلك دائرة موزع البيانات. واخيراً سوف نقوم بدراسة دائرة المقارن.

## ٤- ٢ دوائر الجمع والطرح الثنائية Binary Adders and Subtractors

سبق وأن درسنا في الوحدة الأولى النظم العددية المختلفة في الدوائر الرقمية وكذلك العمليات الحسابية لكل نظام، ثم درسنا في الوحدة الثانية الأنواع المختلفة للبوابات المنطقية وكيفية عملها. وهنا سوف نتناول بالدراسة كيفية إجراء عمليات الجمع والطرح الثنائي فقط بواسطة البوابات المنطقية كأحد العمليات الرئيسة في الأنظمة الرقمية أو ما يطلق عليه الدوائر الحسابية للجمع والطرح الثنائي.

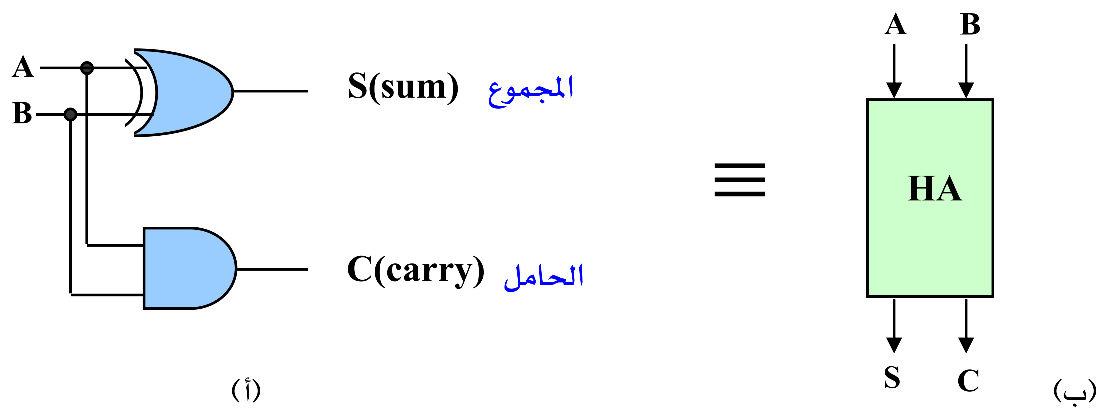
### ٤- ٢- ١ دائرة الجامع النصفي The Half-Adder Circuit

سبق وأن درسنا القواعد الأربعة للجمع الثنائي ، والجدول (٤- ١) مراجعة لهذه القواعد حيث المدخلات هي A,B والخرج يمثل حاصل الجمع [Sum(S)] والباقي المرحل أو الحامل [Carry (C)].

| المدخلات | | الخرج | | |
|---|---|---|---|---|
| A | B | S | C | |
| 0 | 0 | 0 | 0 | $0 + 0 = 0$ مع عدم وجود حامل |
| 0 | 1 | 1 | 0 | $0 + 1 = 1$ مع عدم وجود حامل |
| 1 | 0 | 1 | 0 | $1 + 0 = 1$ مع عدم وجود حامل |
| 1 | 1 | 0 | 1 | $1 + 1 = 10_2$ or $2_{10}$ والتي تمثل 0 وحامل 1 |

الجدول (٤- ١) القواعد الأربعة للجمع الثنائي.

وبدراسة عمود الجمع (S ) في جدول الحقيقة نجد أنه يماثل تماماً خرج البوابة (XOR). والآن إذا نظرنا إلى عمود الحامل (C) نجد أنه يماثل تماماً خرج البوابة AND. شكل (٤- ١(أ)) يوضح كيفية توصيل البوابتين لجمع الدخلين A, B والحصول على الخرجين C,S واللذين يتبعان جدول الحقيقة السابق. وتسمى الدائرة باسم الجامع النصفي.




الشكل (٤- ١) الدائرة المنطقية للجامع النصفي.

والمخطط الصندوقي لدائرة الجامع النصفي موضحة في شكل (٤- ١(ب)) حيث يرمز الحرفان HA إلى كلمتي (**H**alf **A**dder) أي الجامع النصفي. والدالة المنطقية المبسطة للخرجين S وC يمكن الحصول عليهما مباشرة من جدول الحقيقة، وبالرجوع إلى الجدول نجد أن:

$$S = \overline{A}B + A\overline{B}$$

$$C = AB$$

## ٤- ٢- ٢ دائرة الجامع الكامل The Full-Adder Circuit

عند دراستنا لأمثلة جمع الأعداد الثنائية وجدنا أنه عند جمع خانتين ثنائيتين (2-bits) غالباً ما يتبقى مقدار يسمى الباقي أو المرحل أو الحامل (carry) والذي يجب أن يرحل ليجمع مع الخانة التالية، وعلى هذا فإنه في أحد الأعمدة يكون الجمع لثلاثة خانات ثنائية (3-bits) وليس لخانتين فقط وبالتالي فإن الجامع النصفي لا يمكن استخدامه في هذه الحالة، ونكون في حاجة إلى دائرة جديدة تستطيع جمع ثلاثة خانات ثنائية في نفس الوقت، وهذه الدائرة تسمى بدائرة الجامع الكامل.

ودائرة الجامع الكامل هي دائرة توافقية تستطيع جمع ثلاثة خانات ثنائية (3-bits) في نفس الوقت، وهي تتكون من ثلاثة مدخلات وخرجين، اثنان من المدخلات هما A وB يمثلان الرقمين المراد جمعهما والدخل الثالث $C_{in}$ (Input carry) يمثل الحامل الباقي أو المرحل من جمع الخانتين الثنائيتين السابقتين. وهناك خرجان هما الحامل (Carry) ، والمجموع (Sum). جدول الحقيقة لدائرة الجامع الكامل الموضح بالجدول (٤- ٢).

| المدخلات | | | الخرج | | |
|---|---|---|---|---|---|
| A | B | $C_{in}$ | S | C | |
| 0 | 0 | 0 | 0 | 0 | $0 + 0 + 0 = 0$ مع عدم وجود حامل |
| 0 | 0 | 1 | 1 | 0 | $0 + 0 + 1 = 1$ مع عدم وجود حامل |
| 0 | 1 | 0 | 1 | 0 | $0 + 1 + 0 = 1$ مع عدم وجود حامل |
| 0 | 1 | 1 | 0 | 1 | $0 + 1 + 1 = 10_2$ or $2_{10}$ والتي تمثل 0 وحامل 1 |
| 1 | 0 | 0 | 1 | 0 | $1 + 0 + 0 = 1$ مع عدم وجود حامل |
| 1 | 0 | 1 | 0 | 1 | $1 + 0 + 1 = 10_2$ or $2_{10}$ والتي تمثل 0 وحامل 1 |
| 1 | 1 | 0 | 0 | 1 | $1 + 1 + 0 = 10_2$ or $2_{10}$ والتي تمثل 0 وحامل 1 |
| 1 | 1 | 1 | 1 | 1 | $1 + 1 + 1 = 11_2$ or $3_{10}$ والتي تمثل 1 وحامل 1 |

الجدول (٤- ٢) قواعد الجمع في حالة الجامع الكلي.

الأعمدة الثلاثة الأولى في الجدول تمثل الدخل والمكون من $A, B, C$ وبذلك يكون عدد احتمالات الدخل يساوي ($2^3 = 8$) ثمانية احتمالات. أما بالنسبة لأعمدة الخرج والمكونة من $C, S$ فإنه يتم الحصول عليها من حاصل الجمع الرياضي للمدخلات الثلاثة وكما هو مبين في الجدول السابق. نلاحظ أنه يمكن كتابة التعبير المنطقي الذي يمثل الخرج $S,C$ من جدول الحقيقة كما يلي:

$$S = \overline{A}\overline{B}C_{in} + \overline{A}B\overline{C}_{in} + A\overline{B}\overline{C}_{in} + ABC_{in}$$
$$C = \overline{A}BC_{in} + A\overline{B}C_{in} + AB\overline{C}_{in} + ABC_{in}$$

وللوصول إلى الشكل النهائي والمبسط لدائرة الجامع الكامل، يجب البدء بكتابة المعادلتين السابقتين للوصول إلى التصميم الأمثل ولنبدأ بمعادلة الخرج S:

$$S = \overline{A}\overline{B}C_{in} + \overline{A}B\overline{C}_{in} + A\overline{B}\overline{C}_{in} + ABC_{in}$$
$$= (\overline{A}B + A\overline{B})\overline{C}_{in} + (\overline{A}\overline{B} + AB)C_{in}$$

المقدار $\overline{A}B + A\overline{B}$ يمثل معادلة XOR بمدخلين، والمقدار $\overline{A}\overline{B} + AB$ يمثل معادلة XNOR بمدخلين ويمكن وضع المعادلة السابقة على الصورة التالية:

$$S = (A \oplus B)\overline{C}_{in} + (\overline{A \oplus B})C_{in}$$

وبالنظر إلى هذه المعادلة نجد أنها تمثل XOR بدخلين أحدهما $(A \oplus B)$ والآخر $C_{in}$ وبالتالي فإن الصورة النهائية لمعادلة S تصبح:

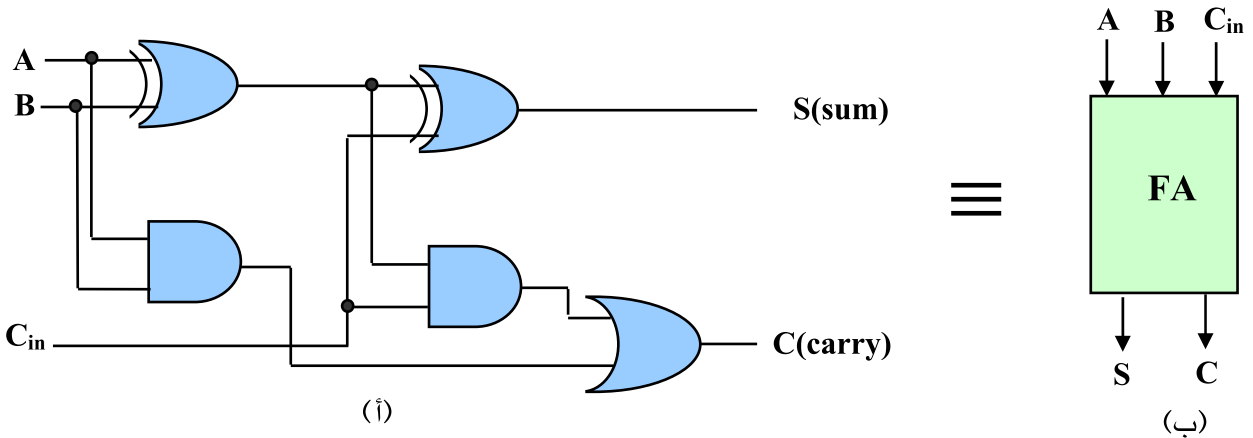
$$S = (A \oplus B) \oplus C_{in} = A \oplus B \oplus C_{in}$$

وبالتالي فان معادلة S يمكن تمثيلها باستخدام بوابتي XOR ، الأولى دخلها $A, B$ والثانية دخلها هو خرج الأولى مع $C_{in}$.

والآن لنبدأ في تحليل معادلة C للوصول إلى التمثيل الأمثل لها:

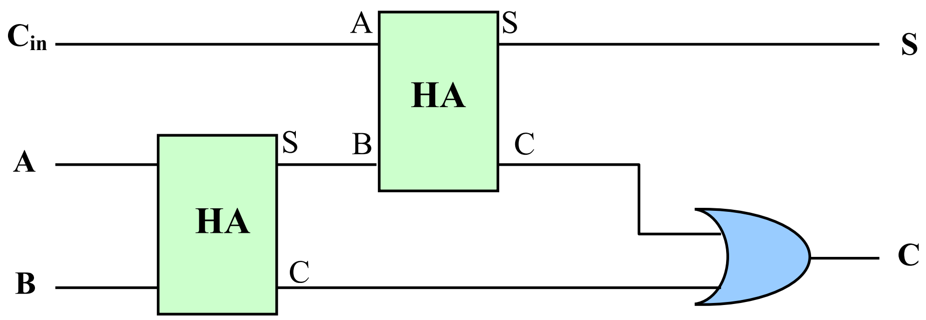
$$C = \overline{A}BC_{in} + A\overline{B}C_{in} + AB\overline{C}_{in} + ABC_{in}$$
$$= (\overline{A}B + A\overline{B})C_{in} + AB(\overline{C}_{in} + C_{in})$$
$$= (A \oplus B)C_{in} + AB \Leftarrow (\overline{C}_{in} + C_{in} = 1)$$

وتمثيل معادلة S ومعادلة C بالبوابات موضح في شكل (٤- ٢ (أ)). والمخطط الصندوقي لدائرة الجامع الكامل موضح في شكل (٤- ٢ (ب)) حيث يرمز الحرفان FA إلى اختصار كلمتي (**F**ull **A**dder) أي الجامع الكامل.




الشكل (٤- ٢) الدائرة المنطقية للجامع الكامل.

ومن الدائرة في شكل (٤- ٢ (أ)) يتضح لنا أن الجامع الكامل يتكون من دائرتين للجامع النصفي مع بوابة OR والمخطط الصندوقي للجامع الكامل باستخدام عدد 2 جامع نصفي وبوابة OR موضح في الشكل (٤- ٣).




الشكل (٤- ٣) المخطط الصندوقي للجامع الكامل.

## ٤- ٢- ٣ دائرة الطارح النصفي Half Subtractor Circuit

إن طرح عددين ثنائيين يمكن أن يتم عن طريق أخذ المتمم للمطروح ثم نجمع الناتج على المطروح منه. بهذه الطريقة عملية الطرح أصبحت عملية جمع وتتطلب جامعاً كاملاً أو عدداً منه لتمثيل الدائرة. ومن الممكن تمثيل الطرح باستخدام الدوائر المنطقية بطريقة مباشرة، كما نجريها بالورقة والقلم. وبهذه الطريقة، كل خانة (bit) من المطروح تطرح من الخانة المقابلة لها من المطروح منه للحصول على خانة (bit) حاصل الطرح أو الفرق (difference). إذا كانت خانة المطروح منه أصغر من خانة المطروح، فهناك واحد (1) سوف يستعار (Borrowed) من الخانة التي تليه. وكما أن هناك جامع نصفي وجامع كامل ، فيوجد لدينا أيضاً طارح نصفي وطارح كامل.

الطارح النصفي هو دائرة توافقية تطرح خانتين ثنائيتين (2-bits) وتعطي لنا خرجاً يمثل الفرق بينهما ولها أيضاً خرج آخر يساوي (1) في حالة الاستعارة أو الاستلاف. وسنرمز للمطروح منه بالرمز A والمطروح بالرمز B.

لتنفيذ $(A - B)$ يجب أن نختبر مقدار كل من $B, A$. لو كان $A \geq B$ ، نحصل على ثلاثة احتمالات وهي : $0 - 0 = 0, 1 - 0 = 1, 1 - 1 = 0$ وتسمى النتيجة خانة الفرق (Difference bit). إذا كان $A < B$ يكون لدينا $0 - 1$، ومن الضروري استعارة واحد (1) من المرحلة التالية. والواحد المستعار يضيف 2 على المطروح منه، كما في النظام العشري، حيث الاستعارة تضيف عشرة (10) على خانة المطروح منه، وبما أنه أصبح المطروح منه يساوي (2)، فإن الفرق يصبح $2 - 1 = 1$.

والطارح النصفي يحتاج إلى خرجين، أحدهما يمثل الفرق ويرمز له بالرمز (D) والخرج الثاني يمثل الاستعارة أو الاستلاف ويرمز له بالرمز $(B_0)$.

جدول الحقيقة والذي يوضح العلاقة بين المدخلات والخرج للطارح النصفي موضح في جدول (٤- ٣). والتعبير البوليني للخرج (D)، الخرج $(B_0)$ للطارح النصفي يمكن استنتاجه مباشرة من جدول الحقيقة:

$$D = \overline{A}B + A\overline{B}$$

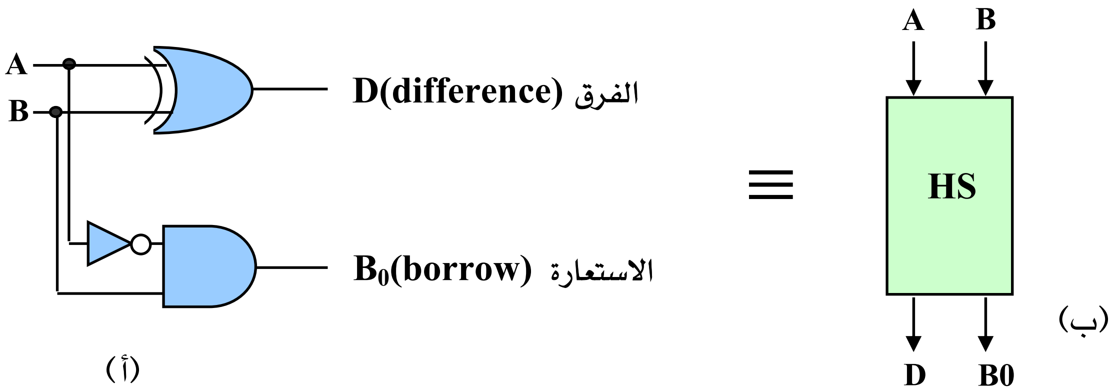
$$B_0 = \overline{A}B$$

نلاحظ من معادلة الخرج (D) أنه يماثل تماماً الخرج (S) في الجامع النصفي وبذلك يمكن تمثيله عن طريق بوابة XOR ، بينما الخرج $(B_0)$ يختلف عن الخرج (C) في الجامع النصفي بأن المتغير A معكوس ويمكن تمثيل الخرج $(B_0)$ أيضاً عن طريق بوابة AND لها الدخلان $\overline{A}$ و $B$.

| المدخلات | | الخرج | |
|---|---|---|---|
| A | B | D | $B_0$ |
| 0 | 0 | 0 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |

الجدول (٤- ٣) القواعد الأربعة للطرح الثنائي.

الشكل (٤- ٤(أ)) يوضح كيفية تمثيل الطارح النصفي، بينما الشكل (٤- ٤(ب)) يمثل المخطط الصندوقي له ، حيث يرمز الحرفان HS إلى اختصار كلمتي (**H**alf **S**ubtractor).




الشكل (٤- ٤) الدائرة المنطقية للطارح النصفي.

### ٤- ٢- ٤ دائرة الطارح الكامل The Full-Subtractor Circuit

الطارح الكامل هو دائرة توافقية تؤدي عملية الطرح بين خانتين ثنائيتين (2-bits) مأخوذاً في الاعتبار أن (1) ربما يستعار من الرقم الذي يليه. هذه الدائرة لها ثلاثة مدخلات ومخرجان. المدخلات الثلاثة هي $A, B, B_{in}$ وترمز إلى المطروح منه (A) والمطروح (B) والاستلاف السابق ($B_{in}$) على الترتيب. الخرجان $D, B_0$ يرمزان إلى الفرق والمستعار. جدول الحقيقة لهذه الدائرة موضح في الجدول (٤- ٤).

حيث إن الصفوف الثمانية تحت المدخلات تمثل التشكيلات المحتملة من 0's,1's التي يمكن أن يأخذها المتغير الثنائي. أما 0's,1's للمتغيرات في الخرج فإنه يمكن تحديدها من العلاقة $A-B-B_{in}$. التشكيلات التي لها $B_{in}=0$ كأنها تمثل الاحتمالات الأربعة في جدول الحقيقة للجامع النصفي. عندما يكون $A=0, B=0, B_{in}=1$ يجب أن نستعير (1) من المرحلة المقبلة والذي يجعل $B_0=1$ ونضيف (2) على A، وبالتالي نقول $2-0-1=1$، ويكون $D=1$.

| المدخلات | | | الخرج | |
|---|---|---|---|---|
| **A** | **B** | **$B_{in}$** | **D** | **$B_0$** |
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 1 | 1 | 1 |

الجدول (٤- ٤) قواعد الطرح في حالة الطارح الكلمل.

وعندما يكون $A = 0, B = 1, B_{in} = 1$ يجب أن نستعير (1) من المرحلة المقبلة والذي يجعل $B_0 = 1$ و $A = 2$، وبالتالي نقول $2 - 1 - 1 = 0$، ويكون $D = 0$.

وعندما يكون $A = 1, B = 0, B_{in} = 1$ ، فإن $A - B - B_{in} = 0$ وهذا يجعل $B_0 = 0$ ، $D = 0$.

وأخيرا عندما يكون $A = 1, B = 1, B_{in} = 1$ يجب أن نستعير (1) من المرحلة المقبلة والذي يجعل $B_0 = 1$ ، A=3، ويكون $3 - 1 - 1 = 1$، ويكون $D = 1$.

ويمكن كتابة الدالة المنطقية للطارح الكامل من جدول الحقيقة كما يلي:

$$D = \overline{A}\,\overline{B}B_{in} + \overline{A}B\overline{B}_{in} + A\overline{B}\,\overline{B}_{in} + ABB_{in}$$

وهي تماثل تماماً معادلة (S) في الجامع الكامل، وبالتالي يمكن وضعها في الصورة النهائية لها على الشكل:

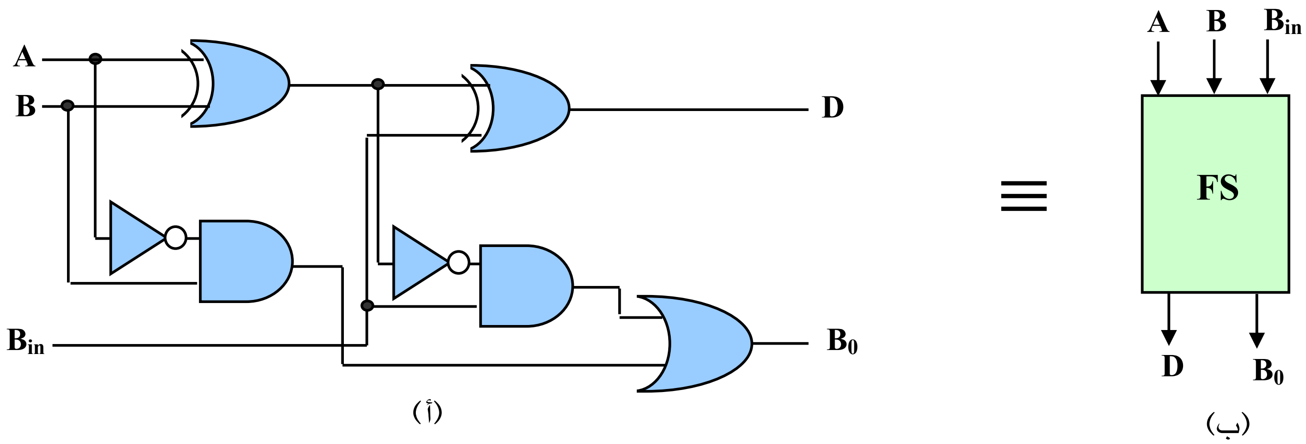
$$D = (A \oplus B) \oplus B_{in} = A \oplus B \oplus B_{in}$$

وبالنسبة للخرج الثاني ($B_0$)، فتكون شكل الدالة له كالآتي:

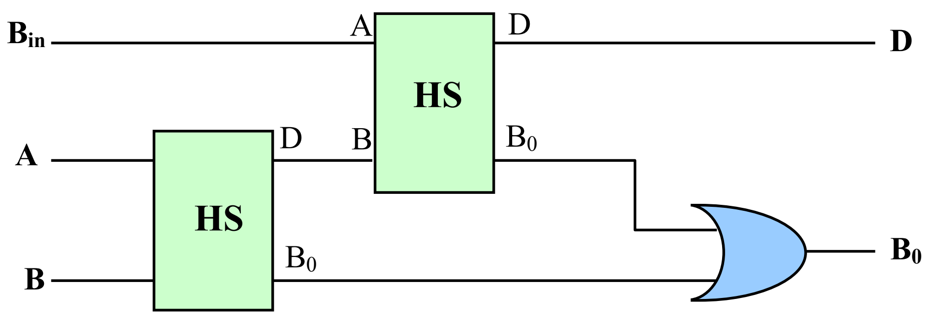
$$B_0 = \overline{A}\,\overline{B}B_{in} + \overline{A}B\overline{B}_{in} + \overline{A}BB_{in} + ABB_{in}$$
$$= B_{in}(\overline{A}\,\overline{B} + AB) + \overline{A}B(\overline{B}_{in} + B_{in})$$
$$B_0 = B_{in}(\overline{A \oplus B}) + \overline{A}B \quad \Leftarrow \quad (\overline{B}_{in} + B_{in} = 1)$$

وتمثيل معادلتي الخرج (D), ($B_0$) موضح في شكل (٤- ٥(أ))، والمخطط الصندوقي لدائرة الطارح الكامل موضح بشكل (٤- ٥(ب))، حيث يرمز الحرفان FS إلى اختصار كلمتي (**F**ull **S**ubtractor) أي الطارح الكامل.

وبالرجوع الى الدائرة في شكل (٤- ٥(أ)) يتضح لنا أن الطارح الكامل يتكون من دائرتين للطارح النصفي مع بوابة OR ، والمخطط الصندوقي للطارح الكامل باستخدام عدد 2 طارح نصفي وبوابة OR موضح في الشكل (٤- ٦).




الشكل (٤- ٥) الدائرة المنطقية للطارح الكامل.



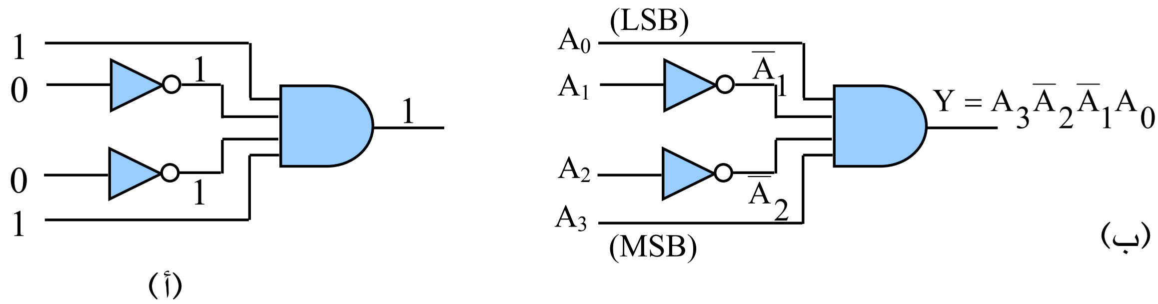

الشكل (٤- ٦) المخطط الصندوقي للطارح الكامل.

## ٤- ٣ محلل الشفرة Decoder

الغرض الأساسي من محلل الشفرة هو كشف وجود تركيبة محددة من الخانات الثنائية (bits) على مداخله، ويُظهر في الخرج ما يُبين تعرفه على هذا الدخل.

وبشكل عام فان محلل الشفرة له عدد من خطوط الدخل (n)، أي أنه يتعامل بخانات ثنائية عددها (n)، وله عدد من خطوط الخرج لا تزيد عن ($2^n$).

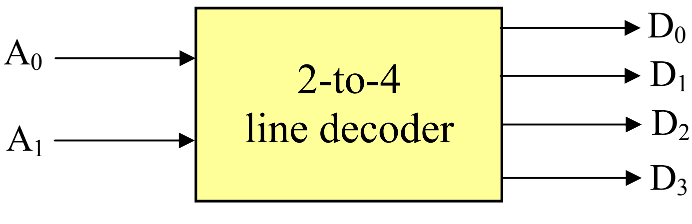
ولفهم الفكرة العامة لعمل محلل الشفرة، نفترض أننا نحتاج إلى معرفة متى يكون الدخل على أحد مداخل دائرة منطقية يساوي (1001). يمكن استخدام بوابة AND كعنصر محلل شفرة أساسي، لأن البوابة AND تعطي خرجاً يساوي (1) فقط عندما تكون جميع المداخل لها تساوي (1)، وبالتالي يجب أن نتأكد من أن جميع مداخل البوابة AND يساوي (1) عند ظهور الدخل (1001)، ويتم هذا عن طريق عكس الخانتين الثنائيتين بالمنتصف (0's) كما هو موضح في شكل (٤- ٧).




الشكل (٤- ٧) محلل شفرة بواسطة بوابة AND لشفرة دخل (1001).

المعادلة المنطقية لمحلل الشفرة الموضح في شكل (٤- ٧(أ)) يمكن كتابتها كما هو موضح في شكل (٤- ٧(ب)). يجب ملاحظة أن خرج البوابة AND يساوي (0) دائماً إلا عندما يكون الدخل المطبق هو: $A_0 = 1, A_1 = 0, A_2 = 0, \text{ and } A_3 = 1$.

شكل (٤- ٨) يوضح المخطط الصندوقي لمحلل شفرة له دخلان وأربعة مخارج.




الشكل (٤- ٨) المخطط الصندوقي لمحلل شفرة له دخلان وأربعة مخارج.

ولتحليل شفرة جميع التشكيلات الممكنة لخانتين ثنائيتين (2-bits)، نحتاج إلى أربعة بوابات AND ($2^2 = 4$). هذا النوع يطلق عليه محلل شفرة يحول من خطي (الدخل) إلى أربعة خطوط (الخرج) (2-to-4 line decoder). جدول (٤- ٥) يوضح جدول الحقيقة لهذا النوع من محلل الشفرة.

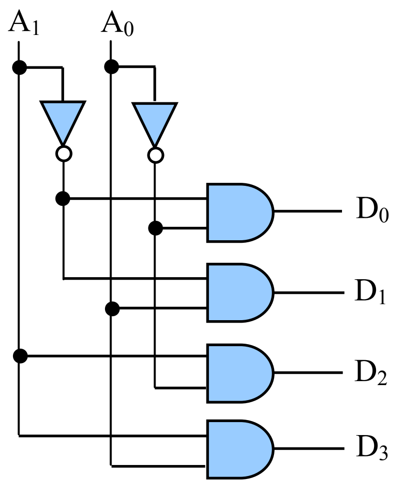
| المدخلات | | الخرج | | | |
|---|---|---|---|---|---|
| $A_1$ | $A_0$ | $D_0$ | $D_1$ | $D_2$ | $D_3$ |
| 0 | 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 | 0 | 1 |

الجدول (٤- ٥) جدول الحقيقة لمحلل شفرة له دخلان وأربعة مخارج.

من جدول الحقيقة الموضح يمكننا كتابة التعبير البوليني لخرج كل بوابة AND على حده كما يلي:

$D_0 = \overline{A}_1\overline{A}_0$ $\quad D_1 = \overline{A}_1A_0$ $\quad D_2 = A_1\overline{A}_0$ $\quad D_3 = A_1A_0$

شكل (٤- ٩) يوضح الدائرة المنطقية لمحلل شفرة له دخلان وأربعة مخارج وله جدول الحقيقة الموضح في جدول (٤- ٥).



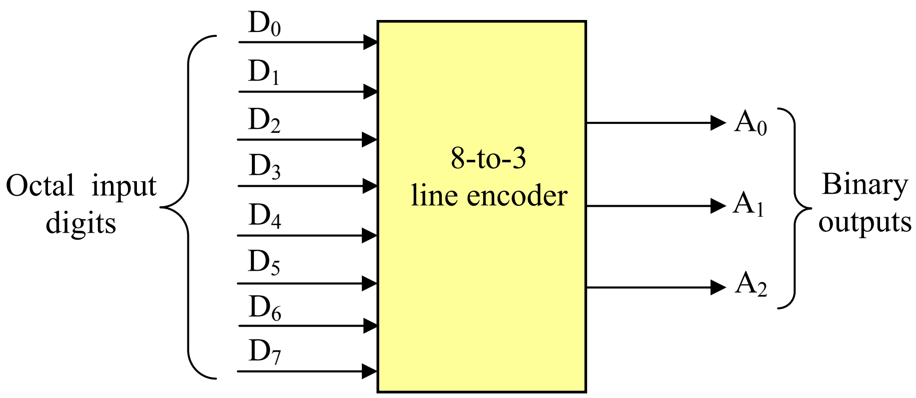

الشكل (٤- ٩) الدائرة المنطقية لمحلل شفرة له دخلان وأربعة مخارج.

نلاحظ أن كل متغير من المدخلات ومعكوسه مطلوبان في محلل الشفرة كما نرى من التعبيرات البولينية، كل معكوس يمكن توليده مرة واحدة ويستخدم بعد ذلك لكل بوابات محلل الشفرة حسب المطلوب، وذلك بدلاً من استخدام بوابة عاكس لكل دخل معكوس.

## ٤-٤ المشفر Encoder

المشفر هو عبارة عن دائرة منطقية توافقية بالأساس تؤدي عكس عمل دائرة محلل الشفرة. دخل المشفر عبارة عن عدد من الخطوط كل خط يمثل رقم (digit) مثل رقم عشري أو رقم ثماني، ويحول هذه الأرقام إلى خرج مشفرمثل الثنائي. والمشفرات تستطيع أيضاً أن تشفر الرموز المختلفة وحروف الهجاء. عملية التحويل من الرموز والأعداد المعتادة إلى الشكل المشفر يطلق عليها عملية التشفير.

شكل (٤- ١٠) يوضح المخطط الصندوقي لدائرة مشفر يحول الأرقام الثمانية إلى مكافئها الثنائي. المشفر له ثماني مداخل وثلاثة مخارج ممثل المكافئ الثنائي للدخل.




الشكل (٤- ١٠) المخطط الصندوقي لمشفر له ثماني مداخل دخلان وثلاثة

جدول (٤- ٦) يوضح جدول الحقيقة لدائرة المشفر في شكل (٤- ١٠)، ومن هذا الجدول نستطيع تحديد العلاقة بين كل رقم ثماني والمكافئ الثنائي له وذلك لتحليل المنطق لهذه الدائرة.

| المدخلات | الخرج | | |
|---|---|---|---|
| الأرقام الثمانية | $A_2$ | $A_1$ | $A_0$ |
| $D_0$ | 0 | 0 | 0 |
| $D_1$ | 0 | 0 | 1 |
| $D_2$ | 0 | 1 | 0 |
| $D_3$ | 0 | 1 | 1 |
| $D_4$ | 1 | 0 | 0 |
| $D_5$ | 1 | 0 | 1 |
| $D_6$ | 1 | 1 | 0 |
| $D_7$ | 1 | 1 | 1 |

الجدول (٤- ٦)جدول الحقيقة لدائرة مشفر يحول من الثماني إلى الثنائي.

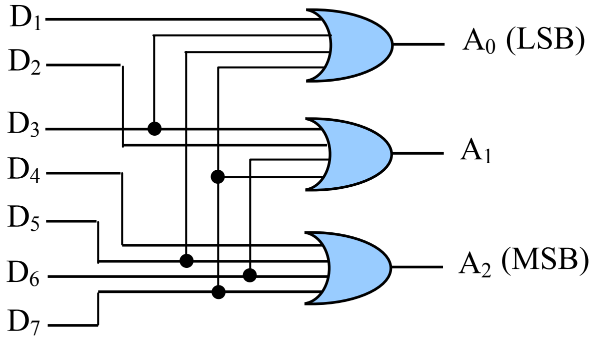
من جدول الحقيقة نجد أن الخانة الثنائية التي لها أعلى قيمة (MSB) هي $A_2$ تساوي (1) عند الأرقام الثمانية من $D_4$ إلى $D_7$. تعبير بوابة OR للخانة الثنائية $A_2$ بالنسبة للأرقام الثمانية يكتب على الشكل:

$$A_2 = D_4 + D_5 + D_6 + D_7$$

وبالمثل يمكن كتابة تعبير بوابة OR للخانتين الثنائيتين $A_1, A_0$ كما يلي:

$$A_1 = D_2 + D_3 + D_6 + D_7$$
$$A_0 = D_1 + D_3 + D_5 + D_7$$

الآن يمكننا تمثيل الدائرة المنطقية المطلوبة لتشفير كل رقم ثماني إلى عدد ثنائي باستخدام المعادلات التي تم استنتاجها. من السهل تجميع الأرقام الثمانية للدخل باستخدام بوابات OR لتشكيل كل خرج ثنائي. الدائرة المنطقية للمشفر المستنتجة من المعادلات السابقة موضحة في شكل (٤- ١١).




الشكل (٤- ١١) الدائرة المنطقية لمشفر من ثماني إلى ثنائي.

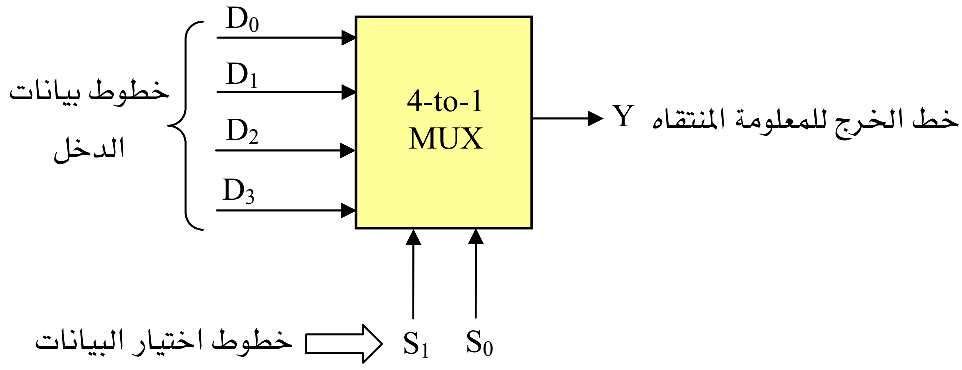
التشغيل الأساسي للدائرة في شكل (٤- ١١) كما يلي: عندما يظهر (1) على أحد خطوط الدخل الثمانية، يظهر خرج معين على خطوط الخرج الثنائية. فمثلاً، إذا كان خط الدخل $D_6$ يساوي (1) (على فرض أن جميع الخطوط الأخرى تساوي (0)) هذا الشرط سوف يضع (1) على خطوط الخرج $A_2,A_3$ ويضع (0) على خط الخرج $A_0$، والذي هو عبارة عن العدد الثنائي (110) المكافئ للعدد الثماني (6).

## ٤- ٥ منتقي البيانات Multiplexer (MUX)

منتقي البيانات هو عبارة عن دائرة منطقية توافقية تنتقي واحدة من المعلومات أو البيانات المنطقية المأخوذة من مصادر متعددة للمرور خلال خط واحد إلى الخرج.

يتكون منتقي البيانات من عدة خطوط لدخل البيانات وخط خرج واحد. وله أيضاً خطوط اختيار والتي عن طريقها يمكننا اختيار البيانات المراد إرسالها إلى الخرج.

المخطط الصندوقي لدائرة منتقي البيانات والتي لها أربعة مداخل موضحة في شكل (٤- ١٢). نلاحظ وجود خطين لاختيار البيانات وهي كافية لاختيار واحد من الأربعة خطوط الموجودة على الدخل.




الشكل (٤- ١٢) المخطط الصندوقي لدائرة منتقي البيانات.

في شكل (٤- ١٢)، الدخل الثنائي الذي يوضع على خطي الاختيار $(S_0, S_1)$ سيسمح للبيانات المختارة من خطوط الدخل بالمرور إلى خط الخرج. إذا وضعنا الدخل على خطي الاختيار $(S_0, S_1)$ بحيث يكون $S_1 = 0, S_0 = 0$، فان البيانات الموجودة على الدخل $D_0$ سوف تظهر على خط الخرج. إذا وضعنا الدخل على خطي الاختيار $(S_0, S_1)$ بحيث يكون $S_1 = 0, S_0 = 1$، فان البيانات الموجودة على الدخل $D_1$ سوف تظهر على خط الخرج. إذا وضعنا الدخل على خطي الاختيار $(S_0, S_1)$ بحيث يكون $S_1 = 1, S_0 = 0$، فان البيانات الموجودة على الدخل $D_2$ سوف تظهر على خط الخرج. واخيراً إذا وضعنا الدخل على خطي الاختيار $(S_0, S_1)$ بحيث يكون $S_1 = 1$ و $S_0 = 1$ ، فإن البيانات الموجودة على الدخل $D_3$ سوف تظهر على خط الخرج. ملخص هذه الخطوات موضح في الجدول (٤- ٧).

| خطوط الإختيار | | خط الخرج |
|---|---|---|
| **$S_1$** | **$S_0$** | **Y** |
| 0 | 0 | **$D_0$** |
| 0 | 1 | **$D_1$** |
| 1 | 0 | **$D_2$** |
| 1 | 1 | **$D_3$** |

الجدول (٤- ٧) جدول الحقيقة لدائرة منتقي البيانات له أربعة مداخل وخطي اختيار.

الآن دعنا ننظر إلى الدائرة المنطقية المطلوبة لتحقيق جدول الحقيقة الموضح. البيانات الموجودة على خط الخرج للدائرة تساوي الحالة التي عليها خطوط الاختيار. بناءً على ذلك نستطيع استنتاج التعبير

المنطقي للخرج بدلالة بيانات الدخل وخطوط الاختيار. البيانات على خط الخرج (Y) تكون هى نفس البيانات عل خط الدخل ($D_0$) فقط إذا كان $S_1 = 0, S_0 = 0$ :

$$\therefore Y = D_0 \overline{S}_1 \overline{S}_0$$

البيانات على الخرج (Y) تكون هى نفس البيانات على الدخل ($D_1$) فقط إذا كان $S_1 = 0, S_0 = 1$:

$$\therefore Y = D_1 \overline{S}_1 S_0$$

البيانات على الخرج (Y) تكون هى نفس البيانات على الدخل ($D_2$) فقط إذا كان $S_1 = 1, S_0 = 0$:

$$\therefore Y = D_2 S_1 \overline{S}_0$$

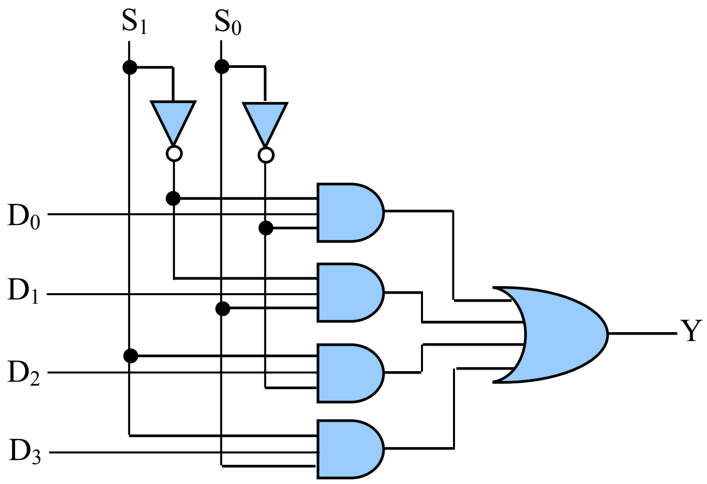
البيانات على الخرج (Y) تكون هى نفس البيانات على الدخل ($D_3$) فقط إذا كان $S_1 = 1, S_0 = 1$:

$$\therefore Y = D_3 S_1 S_0$$

عند تجميع هذه الحدود باستخدام بوابة OR ، يكون التعبير المنطقي النهائي كما يلي:

$$Y = D_0 \overline{S}_1 \overline{S}_0 + D_1 \overline{S}_1 S_0 + D_2 S_1 \overline{S}_0 + D_3 S_1 S_0$$

لتحقيق هذا التعبير المنطقي نحتاج إلى أربعة بوابات (AND) لكل منها ثلاثة مداخل، وكذلك نحتاج إلى بوابة (OR) لها أربعة مداخل، بالإضافة إلى بوابتي عاكس (NOT) لتوليد عكس كل من ($S_0, S_1$) كما هو موضح بشكل (٤- ١٣).

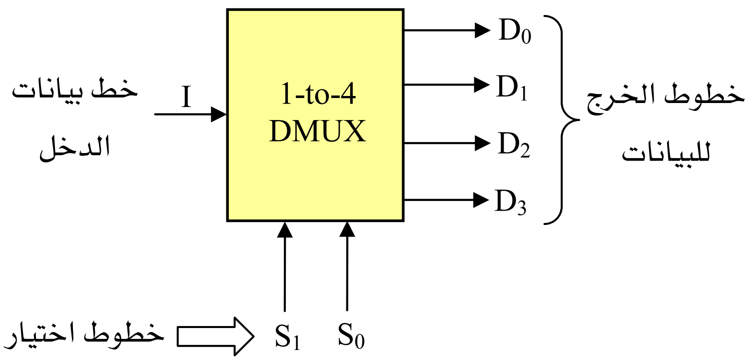



الشكل (٤- ١٣) المخطط المنطقي لدائرة منتقي بيانات لها أربعة مداخل.

## ٤- ٦ موزع البيانات Demultiplexer (DMUX)

موزع البيانات هو عبارة عن دائرة منطقية توافقية بالأساس تؤدي عكس عمل دائرة منتقي البيانات، فهو يأخذ البيانات من خط دخل واحد ثم يقوم بتوزيعها على عدد من خطوط الخرج.

شكل (٤- ١٤) يوضح المخطط الصندوقي لدائرة موزع البيانات، حيث نلاحظ وجود خط واحد لدخل البيانات، بالإضافة إلى خطي اختيار والتي عن طريقها يمكننا اختيار خط الخرج المراد إرسال بيانات الدخل اليه.




الشكل (٤- ١٤) المخطط الصندوقي لدائرة موزع البيانات.

في شكل (٤- ١٤)، الدخل الثنائي الذي يوضع على خطي الاختيار $(S_0, S_1)$ سيسمح للبيانات على خط الدخل (I) بالمرور إلى أحد خطوط الخرج. إذا وضعنا الدخل على خطي الاختيار $(S_0, S_1)$ بحيث يكون $S_1 = 0, S_0 = 0$، فإن البيانات الموجودة على الدخل (I) سوف تظهر على خط الخرج $D_0$. إذا وضعنا الدخل على خطي الاختيار $(S_0, S_1)$ بحيث يكون $S_1 = 0, S_0 = 1$، فان البيانات الموجودة على الدخل (I) سوف تظهر على خط الخرج $D_1$. إذا وضعنا الدخل على خطي الاختيار $(S_0, S_1)$ بحيث يكون $S_1 = 1, S_0 = 0$، فان البيانات الموجودة على الدخل (I) سوف تظهر على خط الخرج $D_2$. واخيراً إذا وضعنا الدخل على خطي الاختيار $(S_0, S_1)$ بحيث يكون $S_1 = 1, S_0 = 1$، فان البيانات الموجودة على الدخل (I) سوف تظهر على خط الخرج $D_3$. ملخص هذه الخطوات موضح في الجدول (٤- ٨).

| خطوط الاختيار | | الخرج | | | |
|---|---|---|---|---|---|
| $S_1$ | $S_0$ | $D_0$ | $D_1$ | $D_2$ | $D_3$ |
| 0 | 0 | I | 0 | 0 | 0 |
| 0 | 1 | 0 | I | 0 | 0 |
| 1 | 0 | 0 | 0 | I | 0 |
| 1 | 1 | 0 | 0 | 0 | I |

الجدول (٤- ٨) جدول الحقيقة لدائرة موزع البيانات له دخل واحد وأربعة مخارج.

الآن دعنا ننظر إلى الدائرة المنطقية المطلوبة لتحقيق جدول الحقيقة الموضح. البيانات الموجودة على خطوط الخرج للدائرة تساوي الحالة التي عليها خطوط الاختيار. بناء على ذلك نستطيع استنتاج التعبير المنطقي لكل خرج بدلالة خط الدخل وخطوط الاختيار. البيانات على خط الخرج ($D_0$) تكون هى نفس البيانات عل خط الدخل (I) فقط إذا كان $S_1 = 0$ و $S_0 = 0$ :

$$\therefore D_0 = I\overline{S}_1\,\overline{S}_0$$

البيانات على خط الخرج ($D_1$) تكون هى نفس البيانات على الدخل (I) فقط إذا كان $S_1 = 0$, و$S_0 = 1$:

$$\therefore D_1 = I\overline{S}_1\,S_0$$

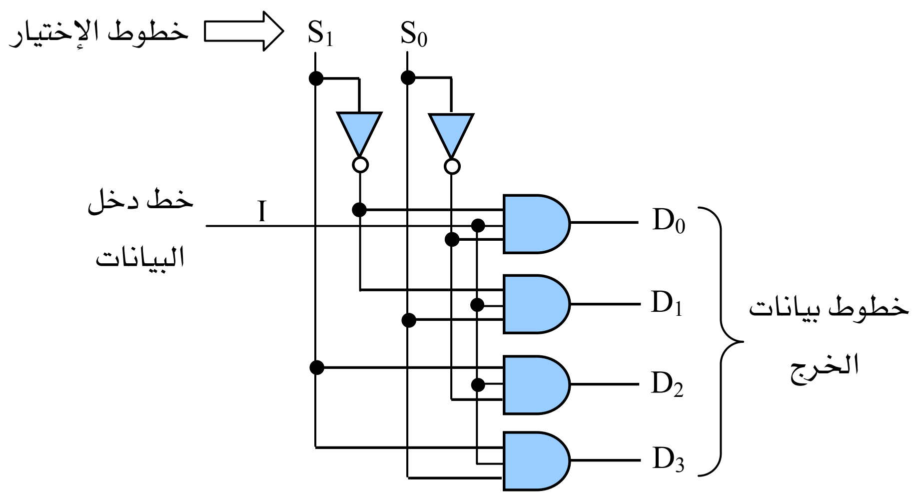
البيانات على خط الخرج ($D_2$) تكون هى نفس البيانات على الدخل (I) فقط إذا كان $S_1 = 1$ و$S_0 = 0$ :

$$\therefore D_2 = IS_1\,\overline{S}_0$$

البيانات على خط الخرج ($D_3$) تكون هى نفس البيانات على الدخل (I) فقط إذا كان $S_1 = 1$ و$S_0 = 1$ :

$$\therefore D_3 = IS_1\,S_0$$

شكل (٤- ١٥) يوضح الدائرة المنطقية لموزع بيانات له دخل واحد وأربعة مخارج وله جدول الحقيقة الموضح في جدول (٤- ٨).

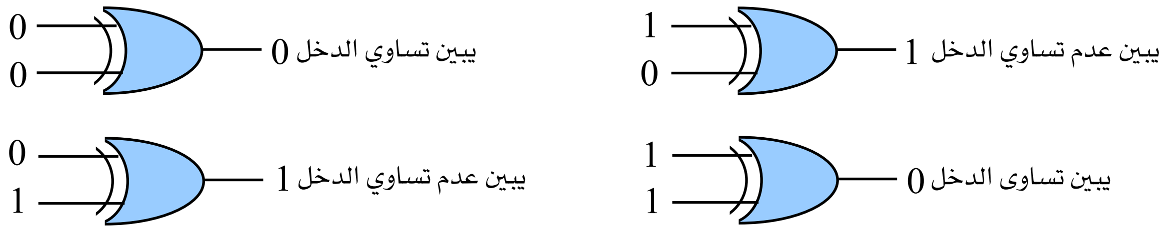



الشكل (٤- ١٥) الدائرة المنطقية لموزع بيانات له دخل واحد وأربعة مخارج.

## ٤- ٧ المقارنات Comparators

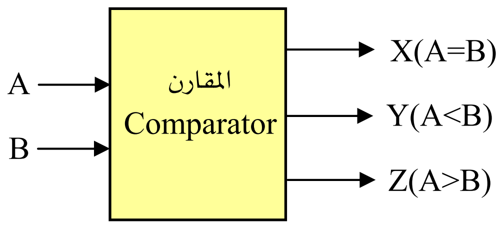
العمل الرئيس لدوائر المقارنات هو مقارنة مقدار كميتين لتحديد العلاقة بين هاتين الكميتين. بهذا الشكل البسيط، فان دائرة المقارن تحدد إذا كان هناك عددان متساويان أم لا. وكما تعلمنا في الوحدة الثانية، فان البوابة (XOR) يمكن استخدامها كمقارن لأن خرجها يكون (1) إذا كان الدخل

لها غير متساو، ويكون (0) إذا كان الدخل لها متساوياً . شكل (٤- ١٦) يوضح استخدام البوابة (XOR) كمقارن له دخلان.




الشكل (٤- ١٦) التشغيل الأساسي للمقارن.

ويمكن استخدام المفهوم السابق في تصميم دائرة مقارن الدخل لها هو عبارة عن خانتين ثنائيتين نرمز لهما بالرمز (BوA) ولها ثلاثة مخارج، حيث إن كل خرج يعطي بياناً عن إحدى العلاقات بين الدخلين ( A = B وA < B وA > B ). شكل (٤- ١٧) يبين المخطط الصندوقي لهذا المقارن.




الشكل (٤- ١٧) المخطط الصندوقي لدائرة مقارن لخانتين ثنائيتين.

جدول (٤- ٩) يوضح جدول الحقيقة لدائرة المقارن في شكل (٤- ١٧).

| الدخل | | الخرج | | |
|---|---|---|---|---|
| **A** | **B** | **X A=B** | **Y A<B** | **Z A>B** |
| 0 | 0 | 1 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 1 | 1 | 0 | 0 |

الجدول (٤- ٩) جدول الحقيقة لدائرة المقارن في شكل (٤- ١٧).

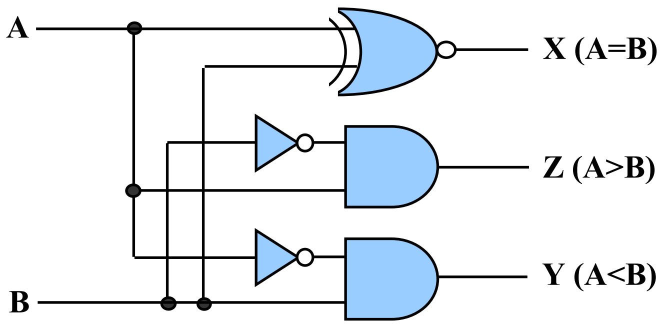
من جدول الحقيقة نستطيع الحصول على معادلة كل خرج على حدة كما يلي:

$$X = \overline{A}\,\overline{B} + AB \Rightarrow (A = B)$$

$$Y = \overline{A}\,B \Rightarrow (A < B)$$

$$Z = A\,\overline{B} \Rightarrow (A > B)$$

بالنظر إلى المعادلات السابقة نجد أن الخرج (X) يمثل بوابة (XNOR)، وكلاً من الخرج (Y) والخرج (Z)، يمثل بوابة (AND). شكل (٤- ١٨) يوضح الدائرة المنطقية لهذا المقارن.




الشكل (٤- ١٨) الدائرة المنطقية للمقارن.

# تدريبـــات

١) بالرجوع إلى دائرة الجامع الكلي والموضحة في شكل(٤- ٢)، حدد الحالة المنطقية (1 or 0) عند كل خرج بوابة للمدخلات الآتية:

a) $A = 1, B = 1, C_{in} = 1$ b) $A = 0, B = 1, C_{in} = 1$
c) $A = 0, B = 1, C_{in} = 0$ d) $A = 1, B = 1, C_{in} = 0$

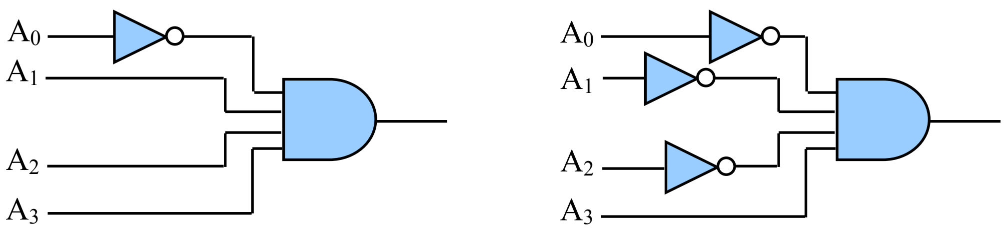
٢) ما القيم المنطقية للمدخلات لدائرة الجامع الكلي والتي تعطي في الخرج القيم المنطقية الآتية:

a) $S = 0, C_{out} = 0$ b) $S = 1, C_{out} = 0$
c) $S = 1, C_{out} = 1$ d) $S = 0, C_{out} = 1$

٣) بالرجوع إلى دائرة الطارح الكلي والموضحة في شكل(٤- ٥)، حدد الحالة المنطقية (1 or 0) عند كل خرج بوابة للمدخلات الآتية:

a) $A = 1, B = 1, B_{in} = 1$ b) $A = 1, B = 0, B_{in} = 1$
c) $A = 1, B = 1, B_{in} = 0$ d) $A = 0, B = 1, B_{in} = 1$

٤) عندما يكون الخرج يساوي (1) لكل بوابة (AND) موضحة في الشكل، ما الشفرة الثنائية التي سوف تظهر على مداخل كل بوابة؟




(أ) (ب)

٥) باستخدم بوابات (AND) وبوابات عاكس (NOT)، ارسم دائرة المشفر المنطقي للشفرات التالية:

a) 1101 b) 1000 c) 11011 d) 11100
e) 101010 f) 111110 g) 000101 h) 1110110

٦) بالرجوع إلى دائرة المشفر من ثماني إلى ثنائي بشكل (٤- ١١)، ما شفرة الخرج (الشفرة الثنائية) إذا كان الدخل $D_5 = 1$؟

٧) بالرجوع إلى دائرة منتقي البيانات بشكل (٤- ١٣)، ما قيمة الخرج لقيم المدخلات التالية:

$D_0 = 0, D_1 = 1, D_2 = 1, D_3 = 0, S_0 = 1, S_1 = 0$

# الدوائر المنطقية

## دوائر المساكات والقلابات

دوائر المساكات والقلابات

٥

## الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة بإذن الله على:

- معرفة ودراسة دوائر المساكات وجدول الحقيقة الخاص بها.
- معرفة ودراسة دائرة القلاب S-R وجدول الحقيقة الخاص به.
- معرفة ودراسة دائرة القلاب D وجدول الحقيقة الخاص به.
- معرفة ودراسة دائرة القلاب T وجدول الحقيقة الخاص به.
- معرفة ودراسة دائرة القلاب J-K وجدول الحقيقة الخاص به.
- معرفة دوائر القلابات بأنواعها المختلفة من النوع التابع- والمتبوع وكيفية رسم المخطط الزمني الخاص به .

## ٥- ١ مقدمة Introduction

تصنف الدوائر المنطقية إلى نوعين رئيسين، النوع الأول ويسمى بالدوائر المنطقية التوافقية (Combinational Logic Circuits) وفيها يعتمد خرج الدائرة في أية لحظة زمنية على المدخلات الموجودة في تلك اللحظة، وقد سبق دراسة هذا النوع من الدوائر في الوحدة الرابعة، أما النوع الآخر فيسمى بالدوائر المنطقية المتعاقبة (Sequential Logic Circuits) ويتميز هذا النوع من الدوائر بوجود ذاكرة (Memory) حيث يعتمد خرج الدائرة في لحظة ما علي الدخل المطبق والخرج السابق للدائرة.

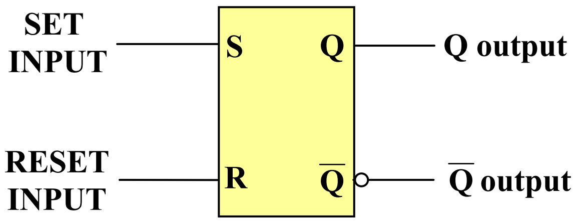
في الدوائر المنطقية التوافقية تكون وحدة البناء الأساسية هي البوابات المنطقية، بينما في الدوائر المنطقية المتعاقبة تكون وحدة البناء هي دائرة القلاب (Flip-Flop Circuit)، والقلاب عبارة عن دائرة رقمية منطقية عملها الأساسي هو تخزين المعلومات بسعة خانة رقمية واحدة إما صفر (0) أو واحد (1) منطقي. ويوجد القلاب في إحدى حالتين مستقرتين إحداهما تمثل الرقم الثنائي (1) أو المنطق (1)، والثانية تمثل الرقم الثنائي (0) أو المنطق (0). وإذا وضع القلاب في إحدى حالتي الاستقرار فإنه يظل فيها طالما تم تزويده بمصدر القدرة اللازمة أو حتى يتم تغيير هذه الحالة وذلك بتطبيق مستويات دخل منطقية مناسبة في الدخل وكما سيتضح ذلك من خلال دراستنا للأنواع المختلفة للقلابات والتي يطلق عليها أيضاً اسم متعددة الاهتزازات ثنائية الاستقرار (Bistable Multivibrator). ويمكن بناء القلابات من بوابات NAND أو بوابات NOR أو شراؤها على شكل دوائر متكاملة رقمية (Digital Integrated Circuits) . وأخيراً يمكن ربط القلابات لتكوين دوائر منطقية مثل العدادات (Counters)، ومسجلات الإزاحة (Shift Registers) وغيرها حيث سنقوم بدراسة هذه الدوائر في الوحدة السادسة.

## ٥- ٢ المساكات Latches

دائرة المساك هي نوع من عناصر التخزين ثنائية الاستقرار والتي عادة ما توضع في تصنيف منفصل عن دوائر القلابات. والمساكات من حيث طبيعة العمل تشبه دوائر القلابات لأنها عنصر ثنائي الاستقرار يمكن وضعه في إحدى حالتي الاستقرار بواسطة نظام التغذية الخلفية والذي فيه يوصل الخرج خلفياً إلى الدخل المعاكس. والفرق الرئيس بين المساكات والقلابات هو في الطريقة المستخدمة لتغيير حالتي الاستقرار فقط.

والمساك (Latch) هو نوع من المهتز متعدد التوافقيات ثنائي الاستقرار (Bistable Multivibrator). يوضح شكل (٥- ١) الرمز المنطقي لدائرة المساك من النوع S-R ومنه يتضح وجود مدخلين يرمز لأحدهما بالرمز(S) ويعرف بالمدخل الفعال أو مدخل الوضع في الحالة "1" (Set Input) ويرمز للآخر

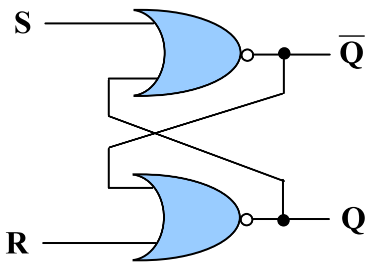
بالرمز **(R)** ويعرف بالمدخل غير الفعال أو مدخل الوضع في الحالة "0" (Reset Input) كما يوجد لها مخرجان يرمز لأحدهما بالرمز Q ويعرف بالمخرج الطبيعي ويرمز للآخر بالرمز $\overline{Q}$ ويعرف بالمخرج المتمم.




الشكل (٥- ١) الرمز المنطقي لدائرة المساك من النوع S-R.

ويقال إن دائرة المساك في حالة فعالة أو نشطة (Set Condition) عندما يكون $Q = 1, \overline{Q} = 0$ ويقال إنها في حالة غير فعالة أو خاملة (Reset Condition) عندما يكون $Q = 0, \overline{Q} = 1$. ومن التعريف الأساسي للمساك نجد أنه عندما نؤثر على المدخل S بالمستوى المنطقي (1) يكون المستوى المنطقي للخرج $Q = 1$ (الحالة الفعالة) بغض النظر عن حالة Q السابقة، وفي نفس الوقت يكون المستوى المنطقي للخرج $\overline{Q} = 0$. وإذا أثرنا على الدخل R بالمستوى المنطقي (1) يكون المستوى المنطقي للخرج $Q = 0$ (الحالة غير الفعالة) بينما يكون المستوى المنطقي للخرج $\overline{Q} = 1$، أما إذا أثرنا على كل من S وR في نفس الوقت بالمستوى المنطقي (1) فإن مستوى الخرج المنطقي يصير غير محدد وغير معروف (unpredictable)، ويجب محاولة تفادي ذلك حتى نتجنب الإخلال بدائرة المساك.

ويمكن بناء دائرة المساك S-R من بوابتي NOR باستخدام خاصية التغذية الخلفية المرتدة من مخرج إحدى البوابتين إلى مدخل البوابة الأخرى كما هو موضح في شكل (٥- ٢).




الشكل(٥- ٢) دائرة المساك S-R ذات المدخلات الفعالة العالية.

ونظراً لأن المستوى المنطقي الفعال لبوابة NOR هو (1) (أي مستوى الدخل الذي يحدث عنده تغيير في حالة الخرج)، لذا فإن جدول الحقيقة لدائرة المساك في هذه الحالة يأخذ الصورة الموضحة في

جـدول (٥- ١)، وتسـمى الـدائرة في هـذه الحالـة بـدائرة المسـاك ذات المـدخلات الفعالـة العاليـة (Active High Inputs).

| المدخلات | | الخرج | وضع التشغيل |
|---|---|---|---|
| S | R | Q | (Mode of Operation) |
| 0 | 0 | $Q_0$ | وضع الإمساك (عدم التغير) No Change |
| 0 | 1 | 0 | الوضع غير الفعال Latch RESETS |
| 1 | 0 | 1 | الوضع الفعال Latch SETS |
| 1 | 1 | ? | وضع الخطر أو الوضع غير المسموح به Invalid condition |

الجدول (٥- ١) جدول الحقيقة لدائرة المساك S-R ذات المدخلات العالية.

وبالنظر إلى جدول الحقيقة الموضح يمكننا ملاحظة الآتي:

١- عند وجود المستوى المنطقي (0) على المدخلين S وR في نفس الوقت لا تتغير حالة المساك أي تظل قيمة الخرج (Q) كما هي (الصف الأول في جدول الحقيقة) ويعرف هذا الوضع بوضع الإمساك أو عدم التغيير.

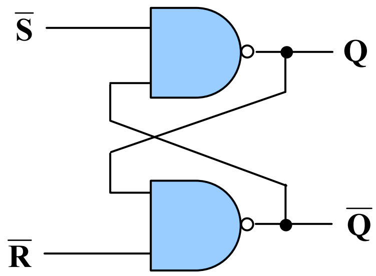
٢- عندما يتغير المستوى المنطقي على الدخل R من (0) إلى (1) يتغير المستوى المنطقي للخرج Q إلى (0) أي أن Q = 0 (الحالة غير الفعالة) كما في الصف الثاني في الجدول ، أما إذا كان الخرج Q = 0 أصلاً فيظل كما هو بدون تغيير.

٣- عندما يتغير المستوى المنطقي على الدخل S من (0) إلى (1) تتغير قيمة المستوى المنطقي على الخرج Q من (0) إلى (1) أي أن Q = 1 (الحالة الفعالة) كما في الصف الثالث في الجدول، أما إذا كان الخرج Q = 1 أصلاً فيظل كما هو بدون تغير.

٤- غير مسموح بوجود المستوى المنطقي (1) على المدخلين S وR في نفس الوقت نظراً لأنه يمثل الحالة الفعالة للبوابة NOR، ومن ثم تصير المخارج في هذه الحالة غير معرفة كما في الصف الأخير من الجدول.

٥- حالة المخارج تتغير فقط عندما تتغير المداخل وتحتفظ المخارج بحالتها بدون أي تغير إذا ظلت المداخل بدون تغير، أي أن دائرة المساك تمسك على حالة معينة إذا لم تتغير المداخل، ومن ثم قيل إن لها خاصية الاحتفاظ بالبيانات بصفة مؤقتة.

ويمكن بناء دائرة المساك من بوابتي NAND كما في شكل (٥- ٣) ونظراً لأن المستوى الفعال لبوابة NAND هو (0) لذا فإن جدول الحقيقة في هذه الحالة يأخذ الصورة الموضحة في جدول (٥- ٢) وتسمى الدائرة في هذه الحالة بدائرة المساك ذات المدخلات الفعالة المنخفضة (Active Low Inputs).




الشكل (٥- ٣) دائرة المساك S-R ذات المدخلات الفعالة المنخفضة.

| المدخلات | | الخرج | وضع التشغيل |
|---|---|---|---|
| $\overline{S}$ | $\overline{R}$ | Q | (Mode of Operation) |
| 0 | 0 | ? | وضع الخطر أو الوضع غير المسموح به<br>Invalid condition |
| 0 | 1 | 1 | الوضع الفعال<br>Latch SETS |
| 1 | 0 | 0 | الوضع غير الفعال<br>Latch RESETS |
| 1 | 1 | $Q_0$ | وضع الإمساك (عدم التغير)<br>No Change |

الجدول (٥- ٢) جدول الحقيقة لدائرة المساك S-R ذات المدخلات المنخفضة.

وبالنظر إلى جدول الحقيقة الموضح يمكننا ملاحظة الآتي:

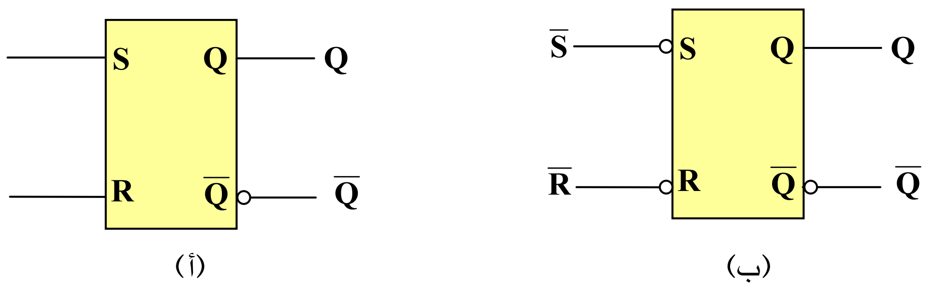
١- وجود المستوى المنطقي (1) على المدخلين في نفس الوقت لا يغير حالة دائرة المساك ويظل الخرج Q كما هو (الصف الأخير).

٢- عندما يكون المستوى المنطقي على المدخل $\overline{S} = 0$ ، المدخل $\overline{R} = 1$ يتغير المستوى المنطقي للخرج إلى (1) كما في الصف الثاني من الجدول ، أما إذا كان الخرج $Q = 1$ أصلاً فيظل كما هو بدون أي تغيير.

٣- عندما يكون المستوى المنطقي على المدخل $\overline{S} = 1$ ، المدخل $\overline{R} = 0$ يتغير المستوى المنطقي للخرج إلى (0)، انظر الصف الثالث من الجدول، أما إذا كان الخرج $Q = 0$ أصلاً فيظل كما هو بدون تغيير.

٤- غير مسموح بوجود المستوى (0) على المدخلين في نفس الوقت نظراً لأنه يمثل المستوى الفعال لبوابة NAND ومن ثم فإن حالة المخارج تكون غير معروفة.

الشكل (٥- ٤) يوضح الرمز المنطقي (Logic Symbol) لدائرة المساك ذات المدخلات الفعالة العالية ودائرة المساك ذات المدخلات الفعالة المنخفضة.

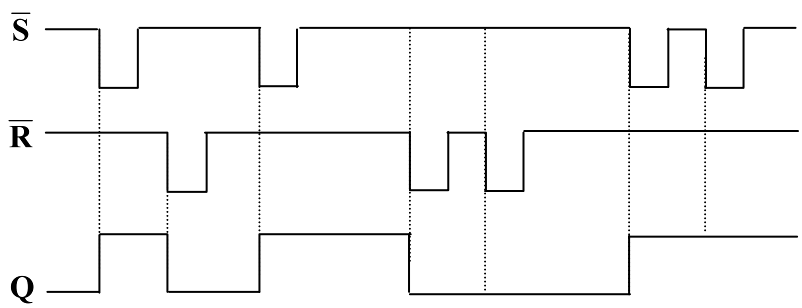



الشكل (٥- ٤) الرمز المنطقي لدائرة المساك ذات المدخلات الفعالة العالية والمنخفضة.

المثال التالي يوضح كيفية عمل دائرة المساك ذات المدخلات الفعالة المنخفضة وذلك عن طريق وضع نبضات على كل من $\overline{S},\overline{R}$ وملاحظة شكل الخرج (Q). وسوف نتجنب وضع $\overline{S}=0,\overline{R}=0$ ، حيث إن حالة الخرج لا تكون معروفة في هذه الحالة.

**مثال ٥- ١:** إذا كان شكل نبضات الدخل لكل من $\overline{S},\overline{R}$ في شكل (٥- ٥). ارسم شكل نبضات الخرج (Q) بفرض أن الحالة التي عليها الخرج Q قبل تطبيق أول نبضة لكلا الدخلين هي $Q = 0$.

**الحل:**




الشكل (٥- ٥) المخطط الزمني لدائرة المساك.

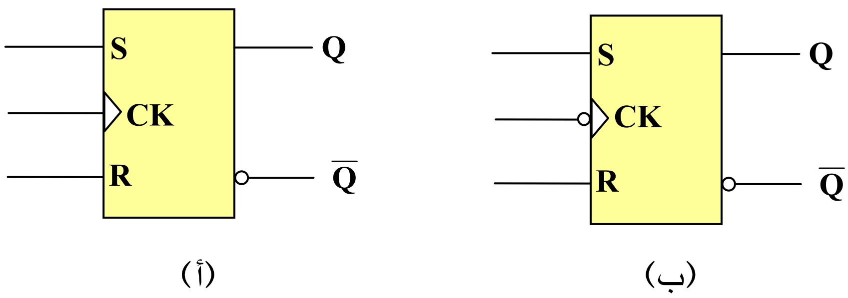
## ٥- ٣ القلاب S-R المتزامن Clocked S-R Flip–Flop

يعرف المساك S-R أو $\bar{S}-\bar{R}$ الأساسي السابق دارسته بالمساك غير المتزامن نظراً لتغير وضع الخرج الطبيعي (Q) مباشرة مع تغيير المدخلات فور التأثير بالمستوى المنطقي الفعال كما يحدث في الدوائر المنطقية التوافقية، ولذلك فإن الدوائر المنطقية التوافقية ودوائر المساك تعمل بشكل لا تزامني.

إن النظم الإلكترونية المنطقية تحتاج إلى دوائر مساك متزامن (قلاب متزامن) للتغلب على المشاكل التي قد تحدث عن تأخير انتقال المعلومات خلال النظام مما يعوق تسلسل المعلومات طبقاً للتوقيت الزمني المطلوب، ولذا فإن القلاب S-R المتزامن يعمل وفقاً لنبضات توقيت أي يعمل تزامنياً.

ويمكن القول بأن كلمة تزامن تعني أن الخرج سوف يتغير فقط عند نقطة محددة من نبضات التزامن أو ما يطلق عليها نبضات الساعة (Clock Pulses) وسوف تكتب اختصاراً (CK)، وبذلك يمكن القول أن التغير في المخرج يحدث متزامناً مع نبضة الساعة.

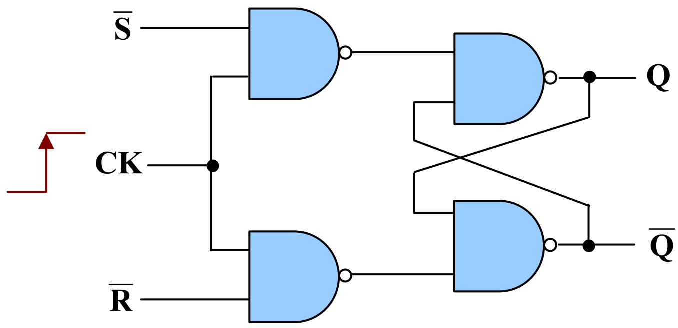
شكل (٥- ٦) يوضح الرمز المنطقي لقلاب S-R المتزامن وفيه نلاحظ وجود مدخل إضافي لنبضة التزامن أو نبضة الساعة (CK).




الشكل (٥- ٦) الرمز المنطقي للقلاب S-R المتزامن.

في الشكل (٥- ٦(أ)) نلاحظ عدم وجود حلقة دائرية صغيرة أمام مدخل نبضة الساعة وهذا يعني أن خرج القلاب S-R لن يتغير إلا مع وصول الحافة الموجبة لنبضة الساعة (Positive Edge Trigger) أي الحافة التي تتغير من (0) إلى (1)، بينما في الشكل (٥- ٦(ب)) نلاحظ وجود هذه الحلقة الدائرية الصغيرة وهذا يعني أن خرج القلاب سوف يتغير مع وصول الحافة السالبة لنبضة الساعة (Negative Edge Trigger) أي الحافة التي تتغير من (1) إلى (0).

شكل (٥- ٧) يبين دائرة القلاب S-R المتزامن باستخدام بوابات NAND، حيث أضيفت بوابتي NAND إلى المساك الأساسي وذلك لإضافة خاصية التزامن له. ويتم نقل البيانات الموجودة على مدخل البيانات S وR إلى المخرج (Q) عندما تكون نبضة التزامن عند الحافة الموجبة حيث تعمل كنبضة سماح لنقل البيانات من الدخل إلى الخرج.




الشكل (٥- ٧) دائرة القلاب S-R المتزامن.

جدول الحقيقة (٥- ٣) يبين بالتفصيل طريقة تشغيل القلاب S-R المتزامن على النحوالتالي:

١- عندما تصل نبضة التزامن CK إلى المدخل، بينما المداخل S وR عند المستوى المنطقي (0) فإن الخرج لا يتغير أي يظل كما كان قبل مجيء نبضة التزامن ويعرف هذا الوضع بالإمساك.

٢- عندما يتم التأثير على المدخل R بالمستوى العالي (S = 0,R = 1) وتنتقل نبضة التزامن من (0) إلى (1) فإن الخرج يصبح مساوياً للصفر (0) ويقال أن القلاب في الحالة غير الفعالة (Reset).

٣- عند التأثير على المدخل S بالمستوى المنطقي العالي (S = 1 وR = 0) وتنتقل نبضة التزامن من (0) إلى (1) فإن الخرج Q = 1 ويقال إن القلاب في الحالة الفعالة (Set).

والوضع المحظور عندما يكون S = 1 وR = 1 لا يستخدم كما قلنا سابقاً لأن حالة المخرج في هذه الحالة تكون غير معروفة.

| المدخلات | | | الخرج | وضع التشغيل |
|---|---|---|---|---|
| **S** | **R** | **CK** | **Q** | **(Mode of Operation)** |
| X | X | ↓ | $Q_0$ | عدم التغير<br>No Change |
| 0 | 0 | X | $Q_0$ | وضع الإمساك (عدم التغير)<br>No Change |
| 0 | 1 | ↑ | 0 | الوضع غير الفعال<br>Latch RESETS |
| 1 | 0 | ↑ | 1 | الوضع الفعال<br>Latch SETS |
| 1 | 1 | ↑ | ? | وضع الخطر أوالوضع غير المسموح به<br>Invalid condition |

نبضة الساعة تتغير من (0) الى (1) = ↑

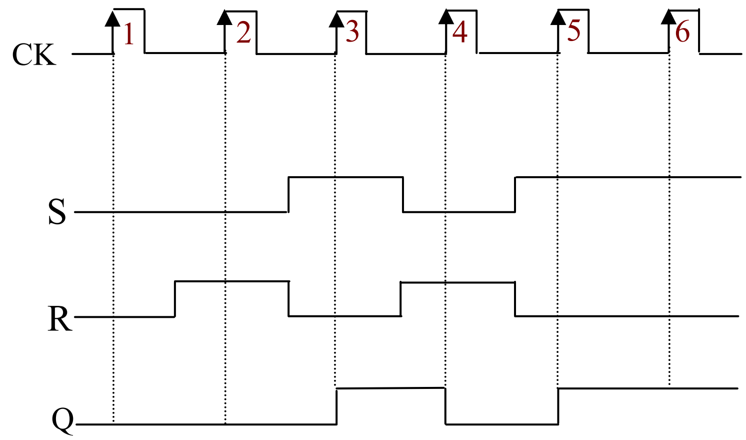
لا يهم = X

الخرج الموجود قبل وصول أول نبضة تزامن = $Q_0$

الجدول (٥- ٣) جدول الحقيقة لدائرة القلاب S-R المتزامن.

ونظرية العمل وجدول الحقيقة للقلاب S-R الذي يعمل مع حافة النبضة السالبة [أي التي تتغير من (1) إلى (0)] تماثل تماماً القلاب السابق مع اختلاف واحد فقط أن التغير في الخرج سوف يحدث مع تغير نبضة التزامن من (1) إلى (0).

**مثال ٥- ٢**: ارسم شكل نبضات الخرج (Q) لدائرة القلاب S-R والموضحة في شكل (٥- ٦)، إذا كان شكل نبضات الدخل لكل من S وR وCK كماهو موضح في شكل (٥- ٧). افترض أن دائرة القلاب تعطي خرجاً $Q = 0$ قبل وصول أول نبضة من نبضات التزامن.




الشكل (٥- ٧) المخطط الزمني لدائرة القلاب S-R المتزامن.

**الحل:**

١- عند نبضة التزامن الأولى $S = 0$ و$R = 0$ ، وبالتالي الخرج (Q) لن يتغير أي أن $Q = 0$.

٢- عند نبضة التزامن الثانية $S = 0$ و$R = 1$ ، وبالتالي يظل الخرج $Q = 0$ (Reset).

٣- عند نبضة التزامن الثالثة $S = 1$ و$R = 0$ ، وبالتالي يتحول الخرج Q إلى (1) أي أن $Q = 1$ (Set).

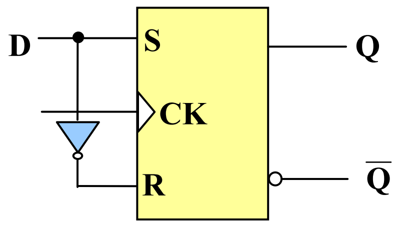
٤- عند نبضة التزامن الرابعة $S = 0$ و$R = 1$ ، وبالتالى يكون الخرج $Q = 0$ (Reset).

٥- عند نبضة التزامن الخامسة $S = 1$ و$R = 0$ ، وبالتالي يكون الخرج $Q = 1$ (Set).

٦- عند نبضة التزامن السادسة $S = 1$ و $R = 0$ ، وبالتالي يظل الخرج يساوي (1) أي أن $Q = 1$.

## ٥- ٤ دائرة القلاب من النوع D  D-Type Flip-Flop

الدائرة القلابة من النوع D يمكن استخدامها كوحدة تخزين لخانة واحدة (Single Bit) من المعلومات (0 أو 1). بإضافة بوابة عاكس إلى دائرة القلاب S-R المتزامن السابق شرحه تتحول الدائرة إلى دائرة قلاب من النوع D كما هو موضح في شكل (٥- ٨).




الشكل (٥- ٨) دائرة القلاب من النوع D.

نلاحظ أن دائرة القلاب من النوع D لها دخل واحد فقط وهو الدخل D بالإضافة إلى نبضة التزامن CK. فاذا كان D عند المستوى المنطقي (1) عندما تصل نبضة التزامن إلى المدخل CK، فإن خرج دائرة القلاب يكون هو المستوى المنطقي (1) [Set]، لأنه في هذه الحالة يكون الدخل S = 1، والدخل R = 0 وبالرجوع إلى جدول الحقيقة لدائرة القلاب S-R المتزامن (جدول ٥- ٣) نجد أن الخرج Q = 1. وإذا كان D عند المستوى المنطقي (0) عندما تصل نبضة التزامن إلى المدخل CK، فإن خرج دائرة القلاب يكون هو المستوى المنطقي (0) [Reset]، لأنه في هذه الحالة يكون الدخل S = 0، الدخل R = 1 وبالنظر إلى جدول (٥- ٣) نجد أن الخرج Q = 0. في الحالة الفعالة (Set) نقول إنه تم تخزين (1) بدائرة القلاب ، وفي الحالة غير الفعالة (0) نقول إنه تم تخزين (0) بدائرة القلاب.

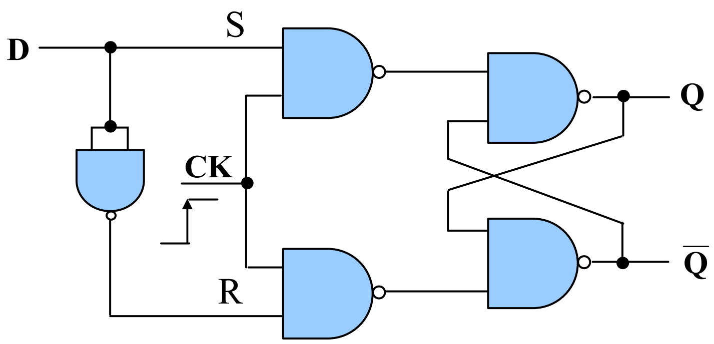
وطريقة التشغيل السابقة لدائرة القلاب من النوع D والذي يتغير الخرج له عند الحافة الموجبة لنبضة التزامن (Positive Edge Trigger) موضحة في الجدول (٥- ٤).

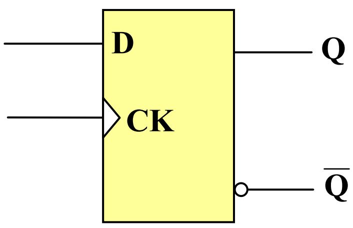
| المدخلات | | الخرج | وضع التشغيل |
|---|---|---|---|
| D | CK | Q | (Mode of Operation) |
| X | ↓ | $Q_0$ | وضع الإمساك (عدم التغير) No Change |
| 0 | ↑ | 0 | الحالة غير الفعالة (RESET) |
| 1 | ↑ | 1 | الحالة الفعالة (SET) |

نبضة الساعة تتغير من (0) الى (1) = ↑

الجدول (٥- ٤) جدول الحقيقة لدائرة القلاب D المتزامن.

ونلاحظ من الجدول أن الخرج (Q) يتبع الدخل (D) عند وصول نبضة التزامن. والشكل (٥- ٩) يوضح الرمز المنطقي للقلاب D ذي المدخل الواحد للبيانات (D) بالإضافة إلى مدخل نبضات التزامن (CK) ويسمى القلاب أحياناً بقلاب التأخير الزمني. كما يبين الشكل (٥- ١٠) كيفية بناء دائرة القلاب D باستعمال بوابات NAND.

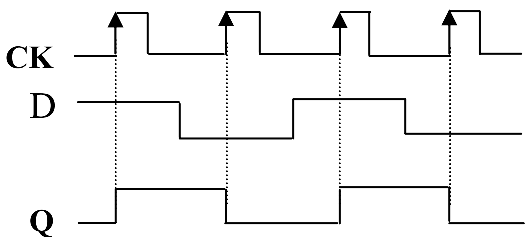



الشكل (٥- ١٠) دائرة القلاب D باستعمال بوابات NAND. الشكل (٥- ٩) الرمز المنطقي للقلاب D.

**مثال ٥- ٣**: ارسم شكل نبضات الخرج (Q) لدائرة القلاب من النوع D والموضحة في شكل (٥- ٩) إذا كان شكل نبضات الدخل (D) كما هو موضح في شكل (٥- ١١). افرض أن دائرة القلاب تعطي خرجاً $Q = 0$ قبل وصول أول نبضة تزامنية.

**الحل:**



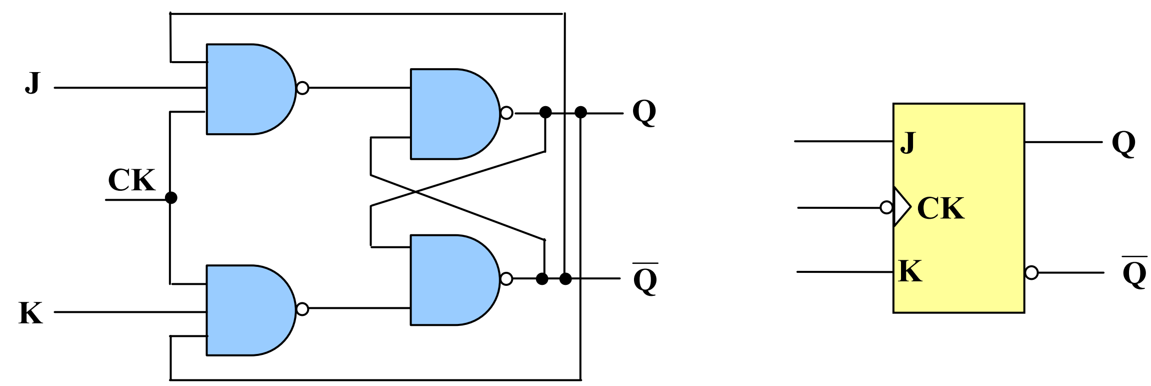

الشكل (٥- ١١) المخطط الزمني لدائرة القلاب من النوع D.

الخرج (Q) يتبع حالة الدخل (D) عند الوقت الذي تتغير فيه نبضة التزامن من (0) إلى (1) أي عند الحافة الموجبة.

## ٥- ٥ القلاب J-K المتزامن J-K Flip Flop

تعتبر دائرة القلاب J-K من أكثر أنواع القلابات استخداماً. والرمزان J وK يمثلان الدخل لهذا القلاب، وليس اختصاراً لأي كلمة كما في حالة القلاب S-R سوى أنهما حرفان متتاليان من الحروف الهجائية. وطريقة عمل القلاب J-K تماثل تماماً القلاب S-R في الأوضاع الثلاثة الأولى للتشغيل وهي عدم التغير أو الإمساك والحالة الفعالة (Set) والحالة غير الفعالة (Reset). والفرق فقط أن القلاب J-K ليس له حالة حظر كما هو الحال في حالة القلاب S-R.

الشكل (٥- ١٢) يبين دائرة القلاب J-K المتزامن وكذلك الرمز المنطقي له. وكما ذكرنا سابقاً فإن هذا القلاب يقوم بجميع أعمال القلاب S-R المتزامن يضاف إليها السماح بتحديد شروط الخرج عندما تكون المداخل J وK عند المستوى المنطقي (1) وفي وجود نبضة التزامن.




الشكل (٥- ١٢) دائرة القلاب J-K المتزامن والرمز المنطقي له.

نلاحظ من شكل (٥- ١٢) أن دائرة هذا القلاب مختلفة عن دائرة القلاب S-R حيث إن الخرج Q، $\overline{Q}$ موصلان على الدخل مرة أخرى.

والجدول (٥- ٥) يوضح جدول الحقيقة للقلاب J-K ويبين الصف الأول حالة الإمساك أو عدم التغيير عندما يكون كل من J وK مساوياً للصفر (0)، بينما يبين الصف الثاني من الجدول حالة الخمول أو المسح (Reset) أو الحالة (0) عندما تكون المداخل J = 0 وK = 1 مع وصول نبضة التزامن، أما الصف الثالث فيبين الوضع في الحالة الفعالة (Set) للقلاب J-K عندما تكون المداخل J = 1 و K = 0 مع وصول نبضة التزامن. ويبين الصف الرابع من الجدول حالة هامة من حالات القلاب J-K تسمى وضع التبدل (Toggle)، فعندما يكون كل من الدخلين J وK في المستوى المنطقي (1) فإن الخرج Q يتحول إلى الحالة العكسية له عندما تصل نبضة التزامن إلى المدخل CK.

| وضع التشغيل (Mode of Operation) | الخرج Q | المدخلات CK | K | J |
|---|---|---|---|---|
| عدم التغير No Change | $Q_0$ | ↑ | X | X |
| وضع الإمساك (عدم التغير) No Change | $Q_0$ | ↓ | 0 | 0 |
| الوضع غير الفعال (RESET) | 0 | ↓ | 1 | 0 |
| الوضع الفعال (SET) | 1 | ↓ | 0 | 1 |
| وضع التبديل Toggle | $\overline{Q_0}$ | ↓ | 1 | 1 |

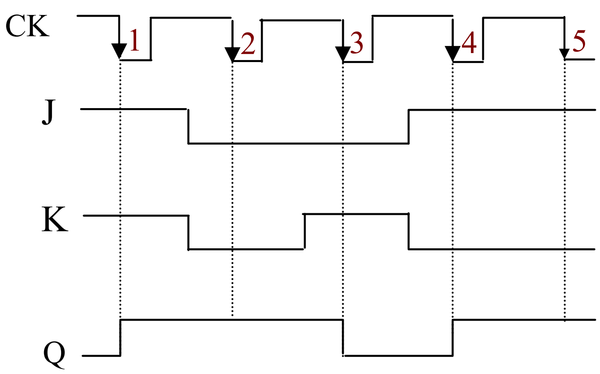
نبضة الساعة تتغير من (1) الى (0) = ↓

الخرج الموجود قبل وصول أول نبضة تزامن = $Q_0$

الجدول (٥- ٥) جدول الحقيقة للقلاب J-K المتزامن.

**مثال ٥- ٤ :** ارسم شكل نبضات الخرج (Q) لدائرة القلاب J-K والموضحة في شكل (٥- ١٢) إذا كان شكل نبضات الدخل لكل من J-K وكذلك CK كماهو موضح في شكل (٥- ١٣). افترض أن القلاب يعطي خرجاً Q = 0 قبل وصول أول نبضة تزامن.

**الحل:**




الشكل (٥- ١٣) المخطط الزمني لدائرة القلاب J-K المتزامن.

١- عند وصول نبضة التزامن الأولى، كل من J وK يساوي (1) ولأن هذا وضع التبديل فإن الخرج Q تحول إلى المستوى (1).

٢- عند نبضة التزامن الثانية يكون وضع الإمساك أو عدم التغيير هو الموجود نظراً لأن J = K = 0.

٣- عند حدوث النبضة الثالثة، يكون J = 0 وK = 1 وهو وضع (Reset) وبالتالي تكون Q = 0.

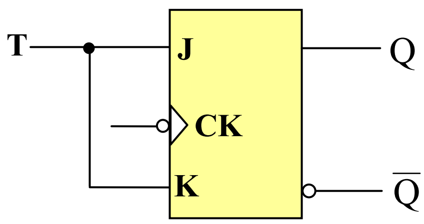
٤- عند حدوث النبضة الرابعة، يكون $J = 1$ و$K = 0$ وهو وضع (Set) وعليه يكون $Q = 1$.

٥- الوضع (Set) يستمر مع وصول النبضة الخامسة نظراً لعدم تغير J وK وبالتالي يظل الخرج Q على الوضع (1).

## ٥- ٦ دائرة القلاب من النوع T T-Type Flip-Flop

دائرة القلاب من النوع T يمكن بناؤها من دائرة القلاب J-K المتزامن وذلك بربط كل من الدخلين J وK مع بعضهما البعض كما هو موضح في شكل (٥- ١٤)، ومنه نلاحظ أن القلاب من النوع T له دخل واحد فقط وهو الدخل T بالإضافة إلى نبضة التزامن. والرمز T هو اختصار لكلمة (Toggle) وتعنى التبديل أو تغيير الحالة.

عند توصيل الدخل (T) بالمستوى المنطقي (1) مع تغذية المدخل CK بنبضات التزامن، ومع استمرار تدفق نبضات التزامن على المدخل CK يبدأ الخرج في التبديل أو التغيير ويحدث التبديل عند الطرف الهابط لنبضة التوقيت وهو ما تشير إليه الدائرة الصغيرة أمام المدخل CK في شكل (٥- ١٤).




الشكل (٥- ١٤) الرمز المنطقي لدائرة القلاب من النوع T.

وجدول الحقيقة لدائرة القلاب من النوع T موضح في جدول (٥- ٦).

| المدخلات | | الخرج | وضع التشغيل |
|---|---|---|---|
| T | CK | Q | (Mode of Operation) |
| X | ↑ | $Q_0$ | عدم التغير<br>No Change |
| 0 | ↓ | $Q_0$ | وضع الإمساك (عدم التغير)<br>No Change |
| 1 | ↓ | $\overline{Q}_0$ | وضع التبديل<br>Toggle |

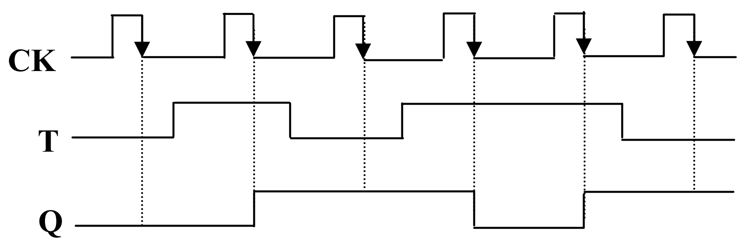
نبضة الساعة تتغير من (1) الى (0) = ↓

الخرج الموجود قبل وصول أول نبضة تزامن = $Q_0$

الجدول (٥- ٦) جدول الحقيقة للقلاب من النوع T.

**مثال ٥- ٥:** ارسم شكل نبضات الخرج Q لدائرة القلاب من النوع (T) والموضحة في شكل (٥- ١٤) إذا كان الدخل T وكذلك الدخل CK كما هو موضح في شكل (٥- ١٥) وبافتراض أن القلاب يعطي خرجاً $Q = 0$ قبل وصول أول نبضة تزامن.

**الحل:**




الشكل (٤- ١٥) المخطط الزمني لدائرة القلاب من النوع T.

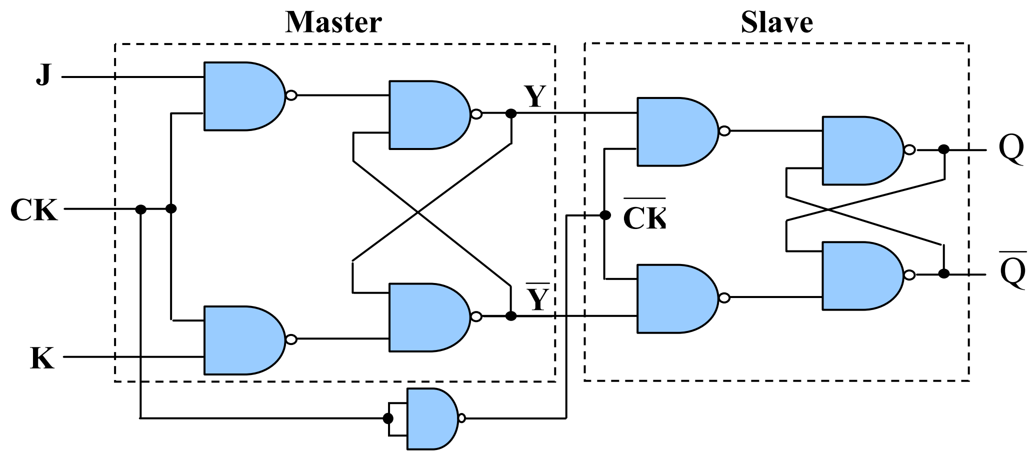
من الشكل نجد أن الخرج Q يتغير إذا كانت $T = 1$ وذلك مع نبضة التزامن الهابطة، فعند نبضة التزامن الأولى فإن $T = 0$ وبالتالي فإن Q لن يتغير أي أن $Q = 0$، وعند النبضة الثانية $T = 1$ إذن يتغير الخرج Q من (0) إلى (1) وهكذا.

## ٥- ٧ قلاب التابع – المتبوع Master-Slave Flip-Flop

من دراستنا السابقة لدوائر القلابات المختلفة رأينا كيف يمكن التحكم في تشغيلها عن طريق الحافة الموجبة أو السالبة لنبضة التزامن (Edge Triggered) .

وهناك نوع آخر من دوائر القلابات يتم التحكم في تشغيلها عن طريق الاستجابة لمستوى النبضة (Pulse Triggered) والتي تسمى بقلاب التابع – المتبوع (Master-Slave)، ولذلك فإن هذا النوع من القلابات يحتاج إلى نبضة كاملة من نبضات التزامن (Complete Clock Pulse) لتغيير حالة الخرج أي لتشغيل الدائرة.

شكل (٥- ١٦(أ)) يوضح دائرة قلاب J-K من النوع التابع- المتبوع، وهي تحتوي على دائرتين من قلاب J-K المتزامن وتسمى الأولى بالتابع (Master) والأخرى بالمتبوع (Slave)، المرحلة الأولى (Master) من دائرة القلاب تستقبل نبضات التزامن (CK) مباشرة، بينما تستقبل المرحلة الثانية (Slave) عكس إشارة نبضة التزامن ($\overline{CK}$).




الشكل (٥- ١٦(أ)) دائرة القلاب J-K التابع- المتبوع.

وبالرجوع إلى شكل نبضات التزامن لكل من $\overline{CK}$ و CK في شكل(٥- ١٦(جـ))، نلاحظ أن الجزء التابع (Master) من الدائرة يتم تشغيله عندما تكون نبضة التزامن (CK) عند الحافة الموجبة ، والجزء المتبوع (Slave) من الدائرة من ناحية أخرى يتم تشغيله عندما تكون نبضة التزامن عند الحافة السالبة لأنه في هذه الحالة تكون نبضة التزامن المعكوسة ($\overline{CK}$) موجبة.

وبناء على ذلك فهناك خطوتان تحدثان قبل أن يتغير كل من $\overline{Q}$ و Q استجابة للدخل J وK:

**الخطوة الأولى:** خلال المستوى المنطقي (High) للنبضة (CK) فإن دائرة التابع (Master) تكون في وضع التشغيل (Enabled) ويكون شكل الخرج لها حسب مستوى الدخلين J وK.

**الخطوة الثانية:** خلال المستوى المنطقي (Low) للنبضة (CK) فإن دائرة المتبوع (slave) تكون في وضع التشغيل (Enabled) ويتبع الخرج Q المستوى المنطقي الموجود على الدخل Y.

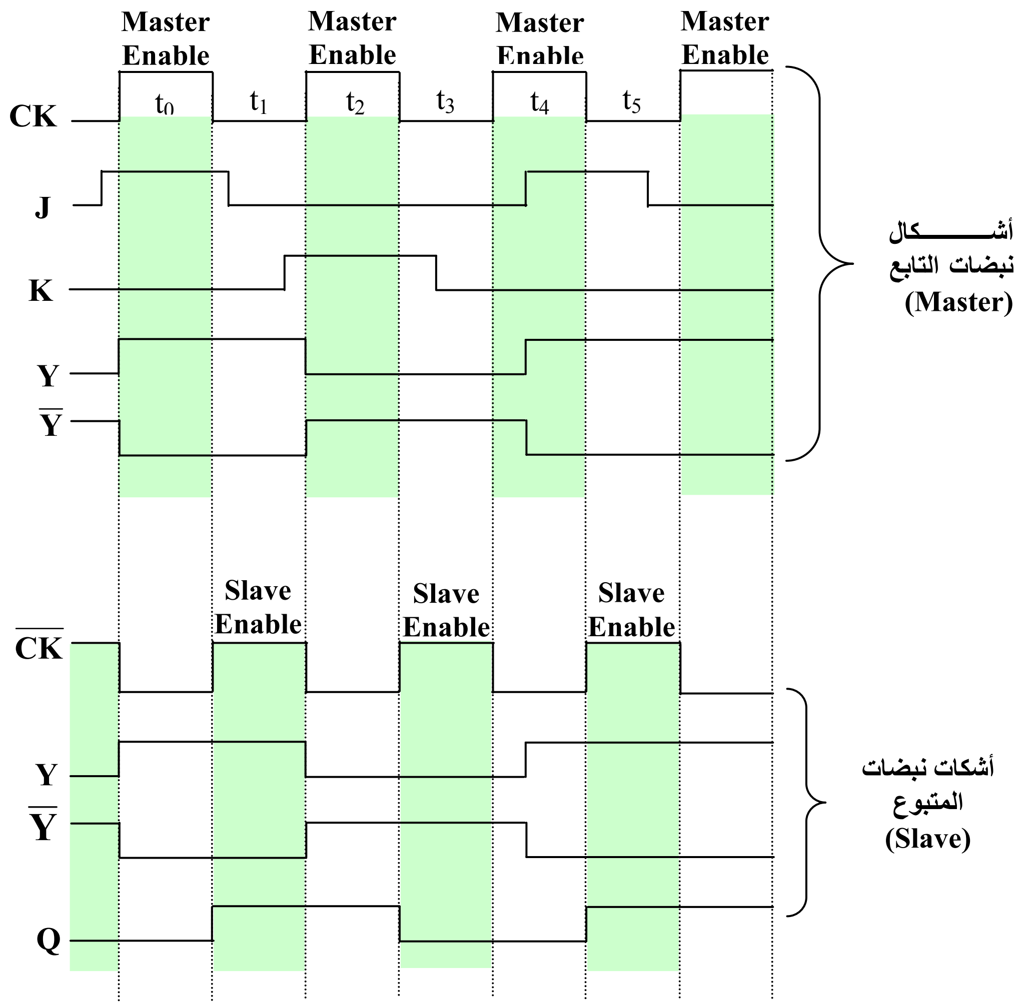
جدول الحقيقة الموضح في شكل(٥- ١٦(ب)) يلخص لنا كيفية عمل دائرة القلاب من النوع J-K التابع- المتبوع. وكما نرى فإن الجدول يماثل تماماً جدول الحقيقة لدائرة القلاب J-K المتزامن. ونرى في العمود (CK) من الجدول نبضة تزامنية كاملة وبالتالى فإن الدائرة تحتاج إلى كل من المستوى (High) والمستوى (Low) لنبضة التزامن لتشغيل كل جزء منها.

شكل (٥- ١٦(جـ)) يوضح الرسم البياني الزمني لقلاب J-K التابع- المتبوع، ومن خلال نبضات التزامن (CK) سوف ننتقل خلال الأزمنة من $t_0$ إلى $t_5$ لنرى كيف تستجيب الدائرة للتغيير في الدخلين J وK.

- عند الزمن $t_0$ ، تكون دائرة التابع (Master) في وضع التشغيل (Enabled) عن طريق المستوى الموجب (High) لنبضة التزامن (CK) وعند هذه اللحظة فإن $J = 1$ و $K = 0$ وهي الحالة الفعالة (Set) لدائرة التابع، ويكون الخرج $Y = 1$ ($\overline{Y} = 0$).
- عند الزمن $t_1$، تكون دائرة التابع مفصولة (Disabled) عن طريق النبضة السالبة (Low) للدخل CK، بينما تكون دائرة المتبوع (Slave) في وضع التشغيل (Enabled) وذلك عن طريق النبضة الموجبة (High) للدخل $\overline{CK}$. وحيث إن $Y, \overline{Y}$ يمثلان الدخل لدائرة المتبوع، فإن الخرج Q يكون في الحالة الفعالة (Set ) أي أن $Q = 1$. وهذا يوضح كيف أن دائرة المتبوع ببساطة تأخذ الموجود على دخلها وتضعه على خرجها عندما تكون في وضع التشغيل عن طريق نبضة التزامن (عندما كانت $Y = 1, \overline{Y} = 0$ فإن الخرج $Q = 1, \overline{Q} = 0$ عندما تكون نبضة التزامن $\overline{CK} = 1$) . وعلى ذلك يمكن القول بأن دائرة القلاب الثانية تابعة لدائرة القلاب الأولى.

| المدخلات | | | الخرج | وضع التشغيل |
|---|---|---|---|---|
| J | K | CK | Q | (Mode of Operation) |
| 0 | 0 | ⎍ | $Q_0$ | وضع الإمساك (عدم التغير) |
| 0 | 1 | ⎍ | 0 | الوضع غير الفعال (RESET) |
| 1 | 0 | ⎍ | 1 | الوضع الفعال(SET) |
| 1 | 1 | ⎍ | $\overline{Q}_0$ | وضع التبديل |

الشكل(٥- ١٦ (ب)) جدول الحقيقة لدائرة القلاب J-K التابع- المتبوع.

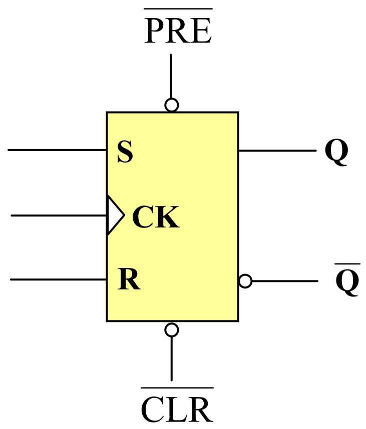



الشكل (٥- ١٦(جـ)) المخطط الزمني لدائرة القلاب J-K التابع المتبوع.

- عند الزمن $t_2$، تكون دائرة التابع في وضع التشغيل، عن طريق النبضة الموجبة (High) للدخل CK وعند هذه اللحظة تكون $J = 0$ و$K = 1$ فيكون الخرج $Y = 0, \overline{Y} = 1$ أي في الحالة غير الفعالة (Reset).
- عند الزمن $t_3$، تفصل دائرة التابع عن طريق النبضة السالبة (Low) للدخل CK، بينما تكون دائرة المتبوع في وضع التشغيل. وحيث إن دخل دائرة المتبوع هو الحالة غير الفعالة (Reset) فعلية يكون خرج المتبوع هو $Q = 0$.
- عند الزمن $t_4$، يكون الدخلان J وK في الوضع (Low) وعلية تظل قيمة الخرج Y عند آخر وضع لها، والذي كان هو الوضع غير الفعال $(Y = 0)$. وفي منتصف الفترة الزمنية $t_4$، فإن الدخل J تغير إلى الوضع (High) وعليه فإن الخرج أصبح في الوضع $Y = 1$.

- عند الزمن $t_5$، دائرة التابع مفصولة بينما تكون دائرة المتبوع في وضع التشغيل، وبالتالي فإن الخرج $Y = 1$ يصل إلى الخرج Q فيصبح $Q = 1$.

وعادة تزود جميع دوائر القلابات السابق شرحها بمدخلين غير متزامنين أي لا يعملان مع نبضات التزامن. أحدهما الدخل غير الفعال للضبط المسبق (PRESET) ويختصر إلى ($\overline{PRE}$) والآخر يسمى الدخل غير الفعال للمسح (CLEAR) ويختصر إلى ($\overline{CLR}$) والشكل (٥- ١٧) يوضح الرمز المنطقي لدائرة قلاب S-R مزودة بالمدخلين $\overline{PRE}$ ، $\overline{CLR}$. وهذان المدخلان هامان للغاية فعند توصيل مصدر القدرة إلى أجهزة النظم الرقمية، فإن دوائر القلابات يمكن أن تبدأ بالحالة الفعالة (SET) أي $Q = 1$، أو الحالة غير الفعالة (RESET) أي $Q = 0$، ويمكن أن يكون أي من الخرجين ذي نتائج غير مرغوبة في حالة كون الخرج Q سيتم استعماله للتحكم في عناصر خارجية. ولهذا السبب فإن الدخل (RESET) والدخل (CLEAR) يضافان دائماً كدخل مباشر في معظم شرائح دوائر القلابات. والمدخل ($\overline{PRE}$) يستخدم للضبط المسبق، وذلك لتغيير المخرج Q بصورة غير متزامنة ليصبح (1) عند وضع $\overline{PRE} = 0$ ، والمدخل ($\overline{CLR}$) يستخدم كمدخل لمسح أو تغيير المخرج Q بصورة غير متزامنة ليصبح (0) عند وضع $\overline{CLR} = 0$. وجدول (٥- ٧) يوضح كيفية العمل لهذين المدخلين في دائرة القلاب S-R ويلاحظ من الجدول أنه عندما تكون $\overline{CLR} = 1$ وفي نفس الوقت $\overline{PRE} = 0$ (نشطه) فإن الخرج Q يصبح يساوي (1)، بصرف النظر عن قيمة المدخلات CK, S, R . في السطر الثاني من الجدول نجد $\overline{PRE} = 1$ وكذلك $\overline{CLR} = 0$ (نشطة) وهذا يتسبب في جعل قيمة الخرج Q تساوي (0) وبصرف النظر عن قيم المدخلات CK, S, R.



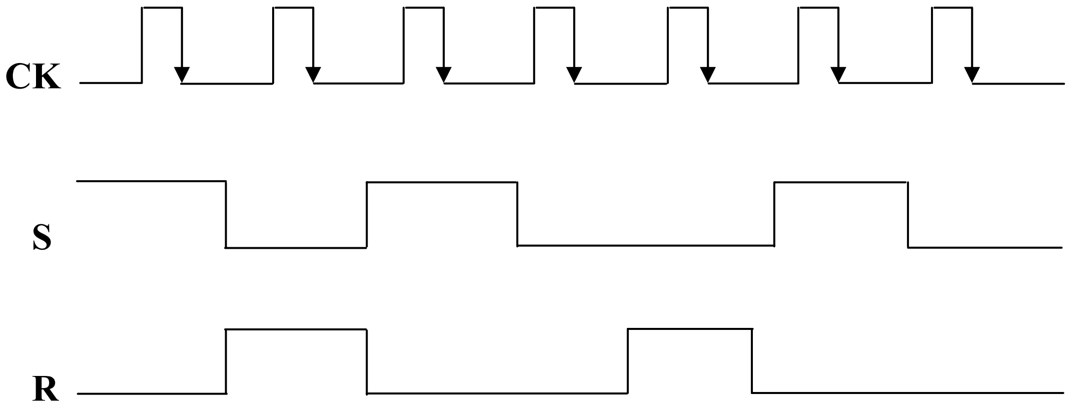

الشكل (٥- ١٧) الرمز المنطقي لدائرة القلاب S-R مزودة بالدخلين $\overline{PRE}$ ، $\overline{CLR}$.

| وضع التشغيل | الخرج | المدخلات | | | | |
|---|---|---|---|---|---|---|
| **(Mode of Operation)** | Q | R | S | CK | $\overline{CLR}$ | $\overline{PRE}$ |
| الوضع الفعال (SET) | 1 | X | X | X | 1 | 0 |
| الوضع غير الفعال (RESET) | 0 | X | X | X | 0 | 1 |
| حالة الحظر | ? | X | X | X | 0 | 0 |

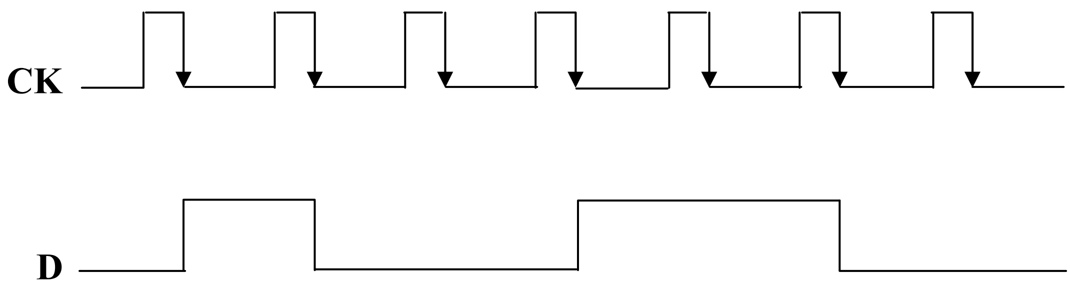
الجدول (٥- ٧) كيفية عمل المدخلان $\overline{PRE}$ و $\overline{CLR}$ في دائرة القلاب S-R.

## تدريبـــات

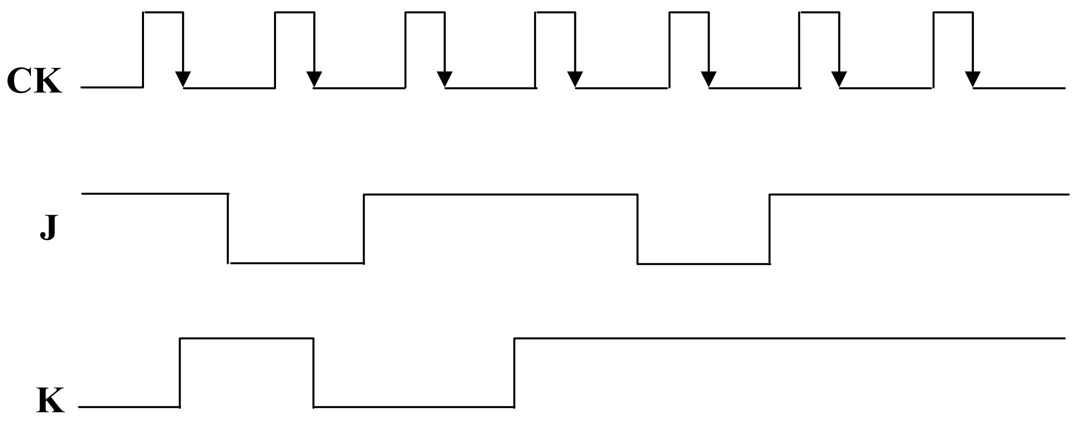
١) ارسم شكل نبضات الخرج (Q) لدائرة القلاب S-R والتي يتغير الخرج لها عند الحافة السالبة لنبضات التزامن (negative edge trigger) إذا كان شكل نبضات الدخل كما هو موضح بالشكل. افترض أن دائرة القلاب تعطي خرجاً Q=0 قبل وصول أول نبضة من نبضات التزامن.



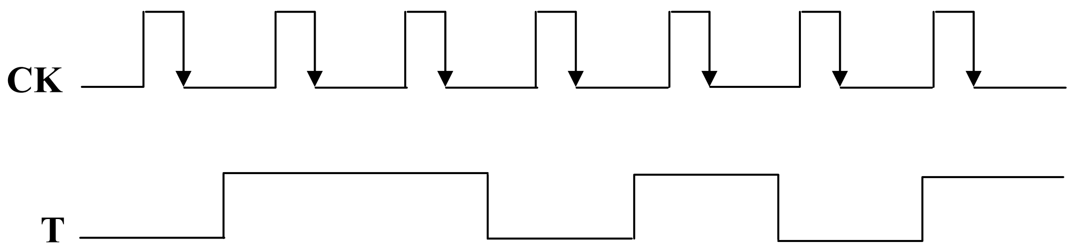

٢) ارسم شكل نبضات الخرج (Q) لدائرة القلاب من النوع D والتي يتغير الخرج لها عند الحافة الموجبة لنبضات التزامن (positive edge trigger) إذا كان شكل نبضات الدخل كما هو موضح بالشكل. افترض أن دائرة القلاب تعطي خرجاً Q=0 قبل وصول أول نبضة من نبضات التزامن.




٣) ارسم شكل نبضات الخرج (Q) لدائرة القلاب JK والتي يتغير الخرج لها عند الحافة السالبة لنبضات التزامن (negative edge trigger) إذا كان شكل نبضات الدخل كما هو موضح بالشكل. افترض أن دائرة القلاب تعطي خرجاً Q=0 قبل وصول أول نبضة من نبضات التزامن.




٤) ارسم شكل نبضات الخرج (Q) لدائرة القلاب من النوع T والتي يتغير الخرج لها عند الحافة السالبة لنبضات التزامن (negative edge trigger) إذا كان شكل نبضات الدخل كما هو موضح بالشكل. افترض أن دائرة القلاب تعطي خرجاً Q=0 قبل وصول أول نبضة من نبضات التزامن.



# الدوائر المنطقية

## الدوائر المنطقية المتعاقبة

## الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة بإذن الله على:

- معرفة ودراسة الأنواع المختلفة لمسجلات الإزاحة.
- معرفة ودراسة الأنواع المختلفة للعدادات الثنائية غير المتزامنة ورسم نبضات الخرج لها.
- معرفة ودراسة الأنواع المختلفة للعدادات الثنائية المتزامنة ورسم نبضات الخرج لها.
- معرفة الفرق بين العدادات غير المتزامنة والمتزامنة.

## ٦- ١ مقدمة Introduction

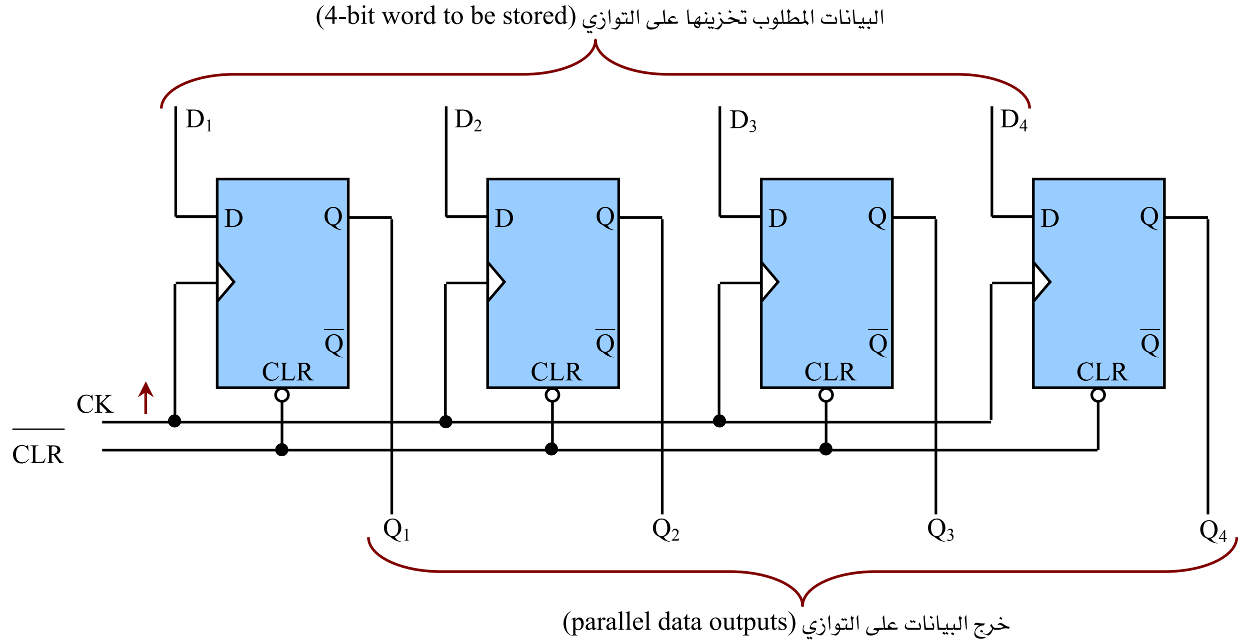
تكلمنا في الوحدة السابقة عن جميع أنواع دوائر المساكات والقلابات، ويمكن توصيل هذه القلابات مع بعضها البعض لتؤدي عملية العد. وعلى ذلك يمكننا القول إن مجموعة من دوائر القلابات تشكل عداداً. ومن أهم تطبيقات دوائر المساكات والقلابات استخدامها أيضاً في تصميم أنواع المسجلات المختلفة. في هذه الوحدة سوف نقوم بدراسة وتحليل وتصميم الأنواع المتعددة التطبيقات من المسجلات والعدادات ومعرفة جداول الحقيقة لها

## ٦- ٢ المسجلات Registers

تعتبر المسجلات أحد أنواع الدوائر المنطقية التعاقبية، وتستخدم المسجلات عادة لتخزين البيانات، ومن دراستنا السابقة للدوائر القلابة وجدنا أنه يمكن تخزين رقم ثنائي مفرد (bit) بواسطة دائرة قلابة مفردة، ومن ثم يمكن توصيل عدد من الدوائر القلابة معاً لبناء ما يعرف بالمسجل، والذي يستخدم كذاكرة مؤقتة لتخزين كمية صغيرة من البيانات ولفترة زمنية قصيرة وذلك تمهيداً لنقلها كما في مسجلات النقل أو العزل (Buffer Register) أو لإزاحة البيانات إلى اليسار (Shift Left) أو اليمين ( Shift Right) أو تحويل البيانات المتوالية (Serial Data) إلى بيانات متوازية (Parallel Data) والعكس كما في مسجلات الإزاحة (Shift Registers).

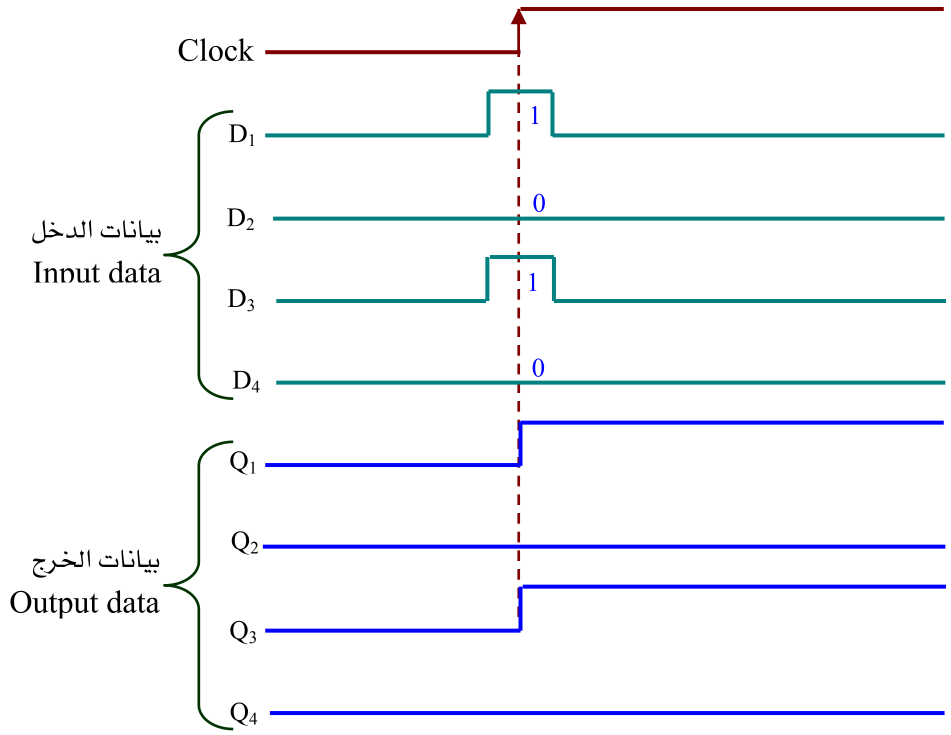
### ٦- ٢- ١ مسجلات العزل Buffer Registers

مسجل العزل ببساطة يستخدم لتخزين كلمة رقمية (Digital word) مكونة من مجموعة من الأرقام الثنائية (bits). شكل (٦- ١(أ)) يوضح كيفية بناء مسجل عزل مكون من أربع مراحل (4-stages) باستخدام دوائر القلابات من النوع D والتي يتم تنشيطها عند الحافة الموجبة لنبضة التزامن (Positive edge-triggered).




(أ)

hgشكل (٦- ١(أ)) مسجل عزل مكون من أربع مراحل باستخدام دوائر القلابات من النوع D.




(ب)

الشكل (٦- ١(ب)) المخطط الزمني لمسجل العزل في شكل (٦- ١(أ)).

البيانات المطلوب تخزينها والتي تتكون من أربعة أرقام ثنائية (4-bits) تطبق على المداخل $D_1, D_2, D_3, D_4$ للمسجل وتظهر على المخارج $Q_1, Q_2, Q_3, Q_4$ عند حدوث أول نبضة تزامن موجبة عند مدخل نبضات التزامن (CK).

وبالرجوع إلى الرسم البياني الزمني في شكل(٦- ١(ب)) نرى أن البيانات المراد تخزينها والتي تكون موجودة على خطوط البيانات $Q_1, Q_2, Q_3, Q_4$ يتم تخزينها أو إدخالها في المسجل عند الحافة الموجبة لنبضة التزامن. هذه البيانات تكون موجودة بصفة مستمرة على الخرج.

وحيث إنه تم إدخال كلمة مكونه من أربعة أرقام ثنائية على التوازي لمدخل المسجل، وتم إخراجها على التوازي أيضاً، لذلك فإن مسجلات العزل غالباً ما تسمى بمسجلات متوازية المدخل- متوازية المخرج (Parallel-in, Parallel-out Registers). ودخل المسح (Clear-input) والمنشط عند الحافة السالبة (active-low) يستخدم لمسح جميع دوائر القلابات (مسح الكلمة فقط).

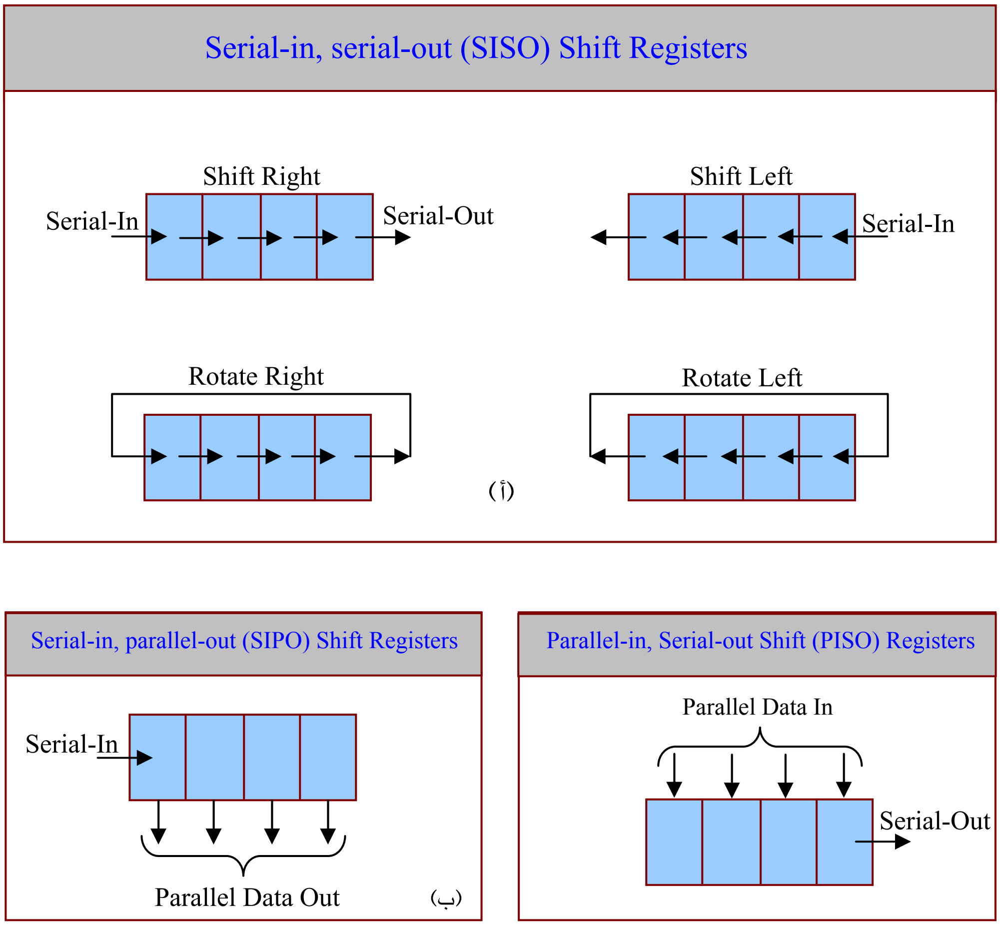
### ٦- ٢- ٢ مسجلات الإزاحة Shift Registers

مسجل الإزاحة هو مسجل لتخزين البيانات تمهيداً لتحريكها (move) أو إزاحتها (Shift) يساراً أو يميناً. والأنواع الثلاثة الأساسية لمسجلات الإزاحة موضحة بالشكل (٦- ٢).وهي:

١- مسجلات إزاحة متوالية المدخل – متوالية المخرج (Serial-in, Serial-out Shift Registers) وتكتب اختصاراً (SISO).

٢- مسجلات إزاحة متوالية المدخل – متوازية المخرج (Serial-in, Parallel-out Shift Registers) وتكتب اختصاراً (SIPO).

٣- مسجلات إزاحة متوازية المدخل – متوالية المخرج (Parallel-in, Serial-out Shift Registers) وتكتب اختصاراً (PISO).




الشكل (٦- ٢) تصنيف مسجلات الإزاحة.

ولفهم كيفية تشغيل هذه المسجلات بتفصيل أكثر فلنأخذ بالتفصيل كل نوع من هذه الأنواع الثلاثة على حده:

٦- ٢- ٢- ١ مسجلات الإزاحة المتوالية المدخل – المتوالية المخرج
Serial-in, Serial-out (SISO) Shift registers

فلنبدأ مع جدول (٦- ١)، والذي يوضح كيفية عمل مسجل الإزاحة. في هذا المثال نجد أن المسجل يحتوي على البيانات 0110 (محتوى ابتدائي) بينما البيانات الخارجية المتوالية 1001 موجودة على دخل المسجل في انتظار حدوث إزاحة لها.

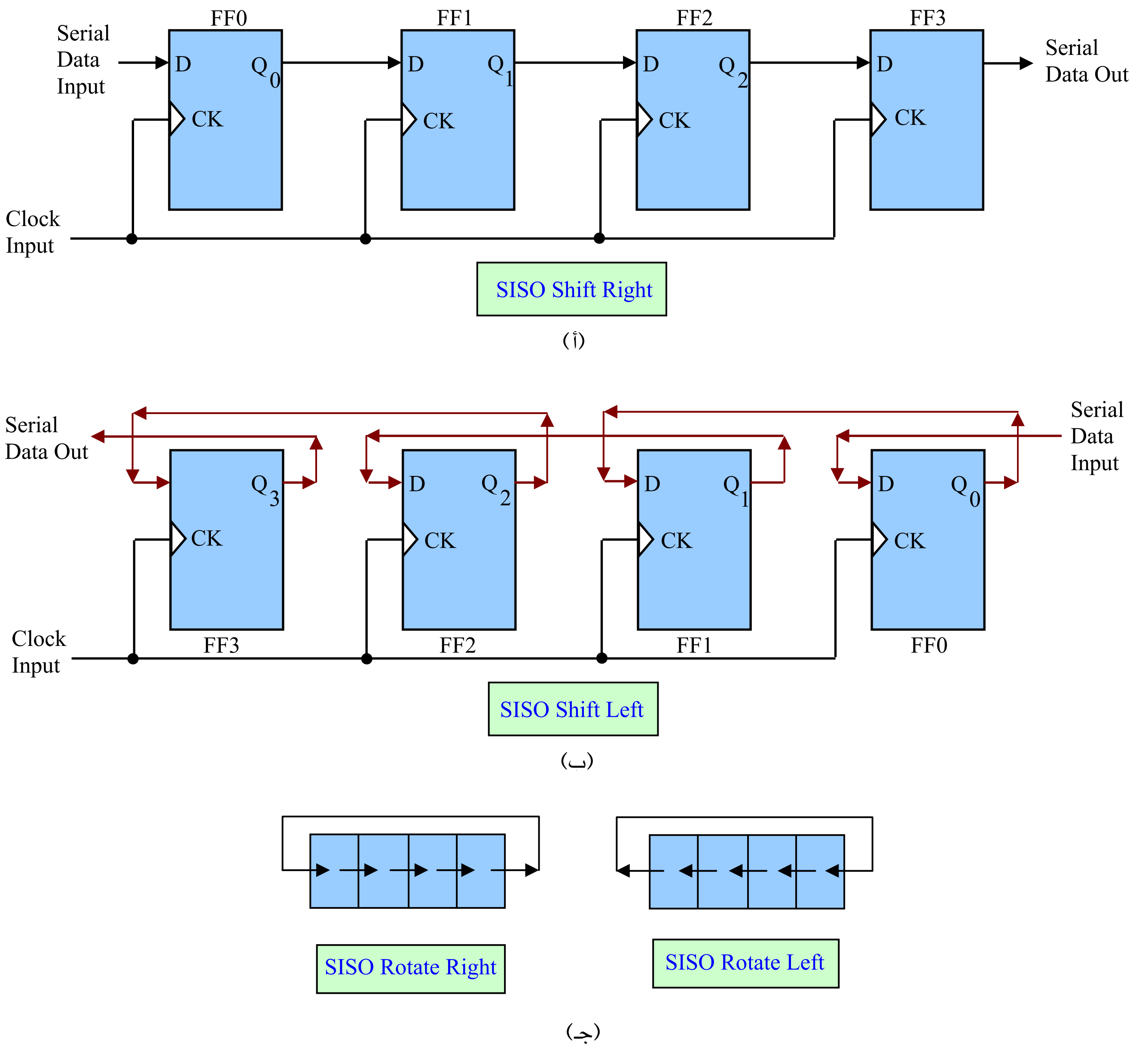
| نبضات التزامن | البيانات المراد تخزينها | خرج المسجل | | | |
|---|---|---|---|---|---|
| **Clock** | **Input** | $Q_0$ | $Q_1$ | $Q_2$ | $Q_3$ |
| — | — | 0 | 1 | 1 | 0 |
| $1^{st}$ | 1 | 1 | 0 | 1 | 1 |
| $2^{nd}$ | 0 | 0 | 1 | 0 | 1 |
| $3^{rd}$ | 0 | 0 | 0 | 1 | 0 |
| $4^{th}$ | 1 | 1 | 0 | 0 | 1 |

الجدول (٦- ١) كيفية عمل مسجل الإزاحة.

بعد نبضة التزامن الأولى ($1^{st}$ Clock pulse) البيانات المخزونة بالمسجل سوف يحدث لها إزاحة بمقدار خانة واحدة إلى اليمين وفي نفس الوقت فإن الرقم الأول من البيانات الخارجية المتوالية سوف يحدث له إزاحة داخل الخانة الأولى من المسجل. بعد نبضة التزامن الثانية ($2^{nd}$ Clock pulse)، يكون هناك رقمان من الأرقام المخزونة (0110) قد تمت إزاحتها خارج المسجل بينما تم تخزين رقمين من الأرقام الخارجية المتوالية (1001). بعد نبضة التزامن الثالثة، ثلاث إزاحات في اتجاه اليمين تكون قد تمت. وبعد نبضة التزامن الرابعة، فإن البيانات الأصلية المخزونة (0110) تكون قد حدث لها إزاحة خارج المسجل، بينما البيانات المطبقة على الدخل (1001) حدث لها إزاحة بالكامل داخل المسجل وهي الآن مخزنة فيه.

الآن نظرية التشغيل الأساسية لمسجل الإزاحة قد تم فهمها ، وسوف نرى كيف يمكن استخدام دوائر القلابات لبناء دائرة مسجل الإزاحة.

شكل(٦- ٣(أ)) يوضح مسجل إزاحة مكون من أربع مراحل (4-bits) وذلك باستخدام دائرة القلاب من النوع D. البيانات المتوالية يتم إدخالها إلى الطرف D لدائرة القلاب الأولى (FF0)، وخرج دائرة القلاب الأولى ($Q_0$) يوصل إلى الدخل D لدائرة القلاب الثانية (FF1)، وخرج دائرة القلاب الثانية ($Q_1$) يوصل إلى الدخل لدائرة القلاب الثالثة (FF2)، وخرج دائرة القلاب الثالثة ($Q_2$) يوصل إلى الدخل لدائرة القلاب الرابعة (FF3)، وخرج دائرة القلاب الرابعة يمثل الخرج المتوالي النهائي لدائرة المسجل المكون من أربع مراحل.




الشكل (٦- ٣) مسجل إزاحة إلى اليمين واليسار ودوران يمين ويسار مكون من أربع مراحل.

نبضات التزامن (Clock input) توضع لحظياً على كل دوائر القلابات، ومع كل حافة موجبة (Positive edge) من النبضات يتم إزاحة خانة واحدة (1-bit) من بيانات الدخل إلى المسجل ، وبالتالي فإن مسجل الإزاحة متوالي الدخل – متوالي الخرج يحتاج إلى أربع نبضات تزامن ليتم تسجيل البيانات الأربعة الموجودة على المدخل ، ومن ناحية أخرى فإن هذا المسجل يحتاج إلى أربع نبضات أخرى لإزاحة المعلومات إلى الخارج.

وتلخيصاً لما سبق شرحه، فإن الدائرة الموضحة في شكل (٦- ٣(أ)) تبين لنا كيفية توصيل عدد أربع دوائر قلابة من النوع D وذلك لبناء مسجل إزاحة إلى اليمين من النوع المتوالي الدخل – المتوالي الخرج (SISO Shift-Right Shift Register). والدائرة الموضحة في شكل (٦- ٣(ب)) توضح لنا كيفية بناء مسجل إزاحة إلى اليسار مكون من أربع دوائر قلابة من النوع D على شكل متوالي الدخل – متوالي الخرج (SISO Shift- Left Shift Register).

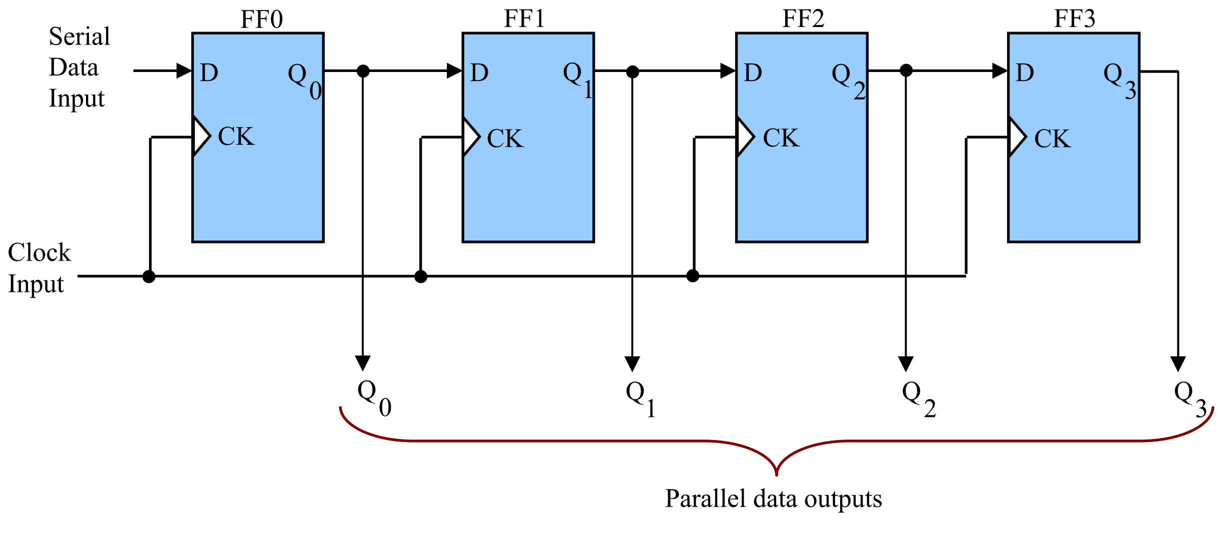
في بعض التطبيقات، البيانات المتوالية في شكل (٦- ٣(أ))، شكل (٦- ٣(ب)) يتم توصليها مباشرة للخلف مرة أخرى إلى طرف الدخل المتوالي للمسجل، بمعنى أن البيانات الخارجة يتم تسجيلها مرة أخرى دون أن تُفقد وتسمى هذه العمليات باسم توالي المدخل – توالي المخرج دوران يمين (SISO Rotate-Right) وتوالي المدخل – توالي المخرج دوران يسار (SISO Rotate-Left) وكما هو موضح في شكل (٦- ٣(جـ)).

٦- ٢- ٢- ٢ مسجلات إزاحة متوالية الدخل – متوازية الخرج

Serial-in, parallel out (SIPO) Shift registers

الشكل (٦- ٤) يوضح النوع الثاني من مسجلات الإزاحة والذي يسمى بمسجل الإزاحة متوالي الدخل – متوازي الخرج.

ولإدخال البيانات في هذا المسجل، يتم تطبيق البيانات المتوالية والمكونة من (4-bits) على مدخل البيانات على التوالي (Serial data input) ويتم إزاحتها تحت التحكم في نبضات الدخل المتزامنة (إزاحة واحدة في اتجاه اليمين لكل نبضة).



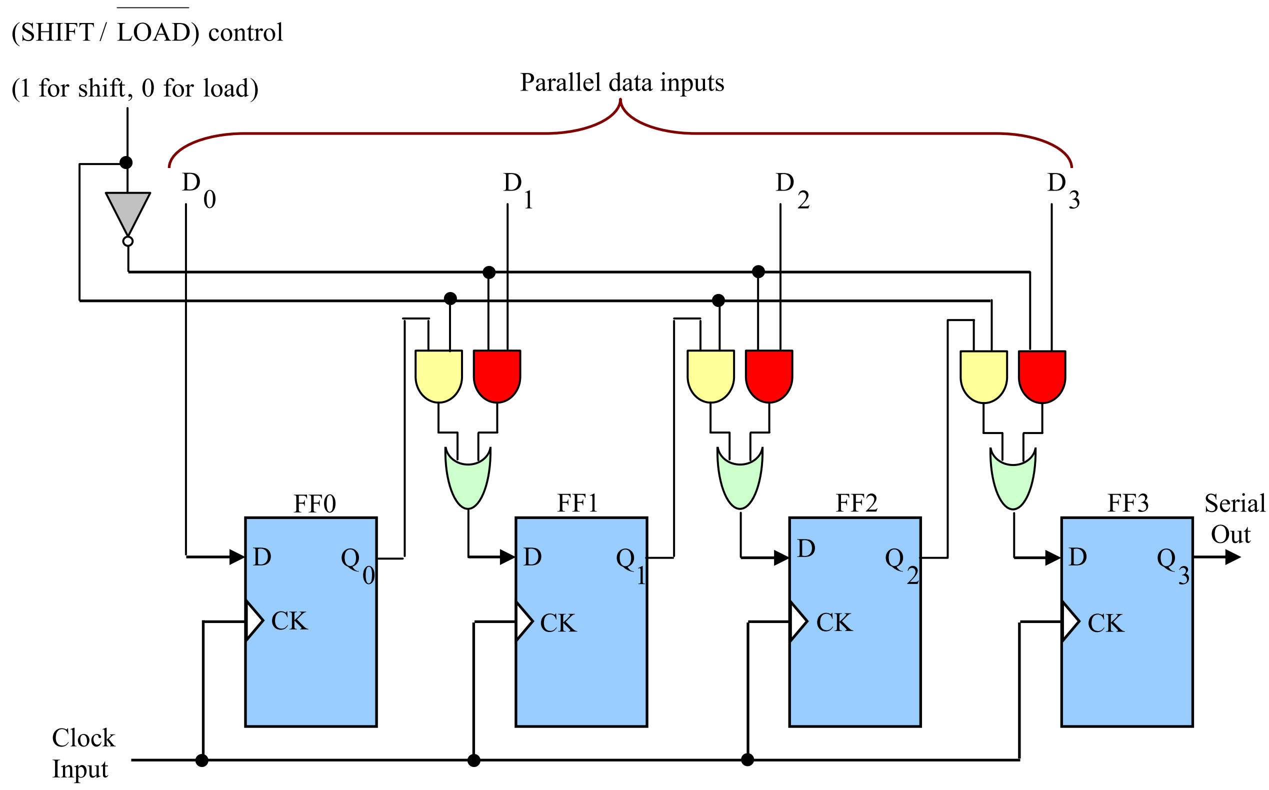

الشكل (٦- ٤) مسجل إزاحة متوالي الدخل- متوازي الخرج.

ولإدخال أو تخزين كلمة مكونة من أربعة أرقام (4-bits) على التوالى داخل هذا المسجل فإننا نحتاج إلى أربع نبضات تزامن. البيانات المخزونة داخل مسجل الإزاحة تكون موجودة على المخارج الأربعة $(Q_3,Q_2,Q_1,Q_0)$ كأربعة أرقام (4-bits) خرج على التوازي.

## ٦- ٢- ٢- ٣ مسجلات إزاحة متوازية الدخل – متوالية الخرج

## Parallel-in, Serial-out (PISO) Shift registers

شكل (٦- ٥) يوضح كيف يمكن بناء مسجل مكون من أربع مراحل من النوع متوازي الدخل – متوالي الخرج وذلك باستخدام دوائر القلابات من النوع D. يتم التحكم في الدائرة عن طريق طرف تحكم الدخل $SHIFT/\overline{LOAD}$. عندما يكون طرف التحكم $SHIFT/\overline{LOAD}$ في الوضع (Low)، فإن جميع البوابات AND المظللة باللون الأحمر تكون نشطة (Enabled) نتيجة لعكس إشارة التحكم هذه عن طريق العاكس Inverter المظلل. هذه البوابات الفعالة تعمل على توصيل البيانات من خطوط الدخل للبيانات $(D_3,D_2,D_1,D_0)$ إلى مداخل البيانات على دوائر القلابات. عند وصول نبضة التزامن (Clock pulse)، فإن هذه البيانات سوف يتم تخزينها داخل المسجل وتظهر على المخارج $(Q_3,Q_2,Q_1,Q_0)$.



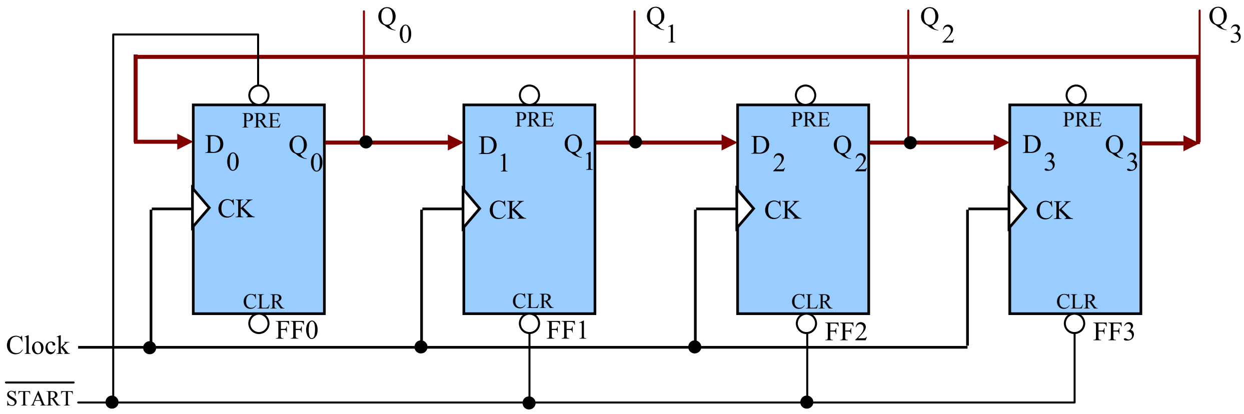

الشكل (٦- ٥) مسجل إزاحة متوازي الدخل- متوالي الخرج.

وعندما يكون طرف التحكم $SHIFT/\overline{LOAD}$ في الوضع (High)، فإن جميع البوابات AND المظللة باللون الأصفر تكون فعالة أو نشطة (Enabled). هذه البوابات الفعالة توصل الخرج $Q_0$ إلى الدخل D لدائرة القلاب الثانية (FF1)، وتوصل الخرج $Q_1$ إلى الدخل لدائرة القلاب الثالثة (FF2) ، وكذلك توصيل الخرج $Q_2$ إلى دخل دائرة القلاب الرابعة (FF3). وفي هذا الوضع ، فإن البيانات المخزنة داخل مسجل الإزاحة سوف تحدث لها إزاحة جهة اليمين وبمقدار خانة واحدة (1-bit) مع كل نبضة من نبضات التزامن الموجودة على الدخل (clock input).

### ٦- ٢- ٢- ٤ مسجل الإزاحة المتتابع (عداد حلقي) Shift Register Sequencer (Ring Counter)

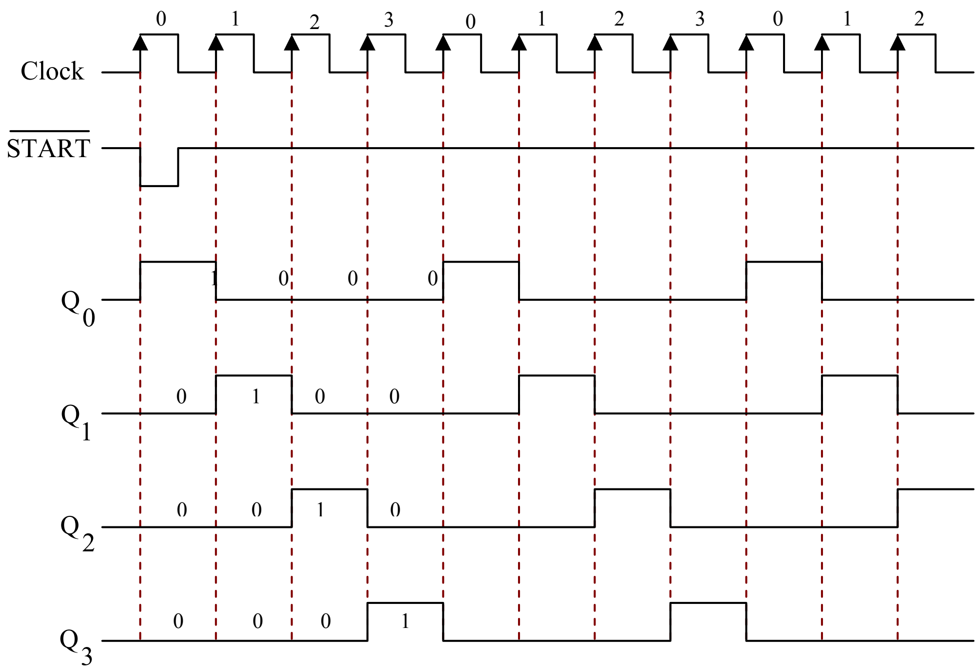
شكل (٦- ٦(أ)) يوضح كيفية توصيل مسجل الإزاحة على شكل عداد حلقي وذلك بتوصيل خرج الدائرة القلابة (FF3) إلى دخل الدائرة القلابة FF0 (توصيل الخرج $Q_3$ بالدخل $D_0$).

هذه الخاصية الدائرية أو الحلقية تجعل انتقال البيانات داخل مسجل الإزاحة في شكل دائري أو حلقي. فعندما يكون خط التحكم $\overline{SRART}$ في المستوى Low فإن الخرج $Q_0$ سوف يصبح في المستوى High ($\overline{PRE} = 0$)، والمخارج $Q_1$,$Q_2$,$Q_3$ في المستوى Low ($\overline{CLR} = 0$) كما هو موضح في رسم النبضات في شكل (٦- ٦(ب)).




(أ)

الشكل (٦- ٦(أ)) كيفية توصيل مسجل الإزاحة على شكل عداد حلقي.




(ب)

الشكل (٦- ٦(ب)) نبضات الخرج للعداد الحلقي.

| Clock Pulses | خرج العداد | | | |
|---|---|---|---|---|
| | $Q_0$ | $Q_1$ | $Q_2$ | $Q_3$ |
| 0 | 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 | 0 |
| 2 | 0 | 0 | 1 | 0 |
| 3 | 0 | 0 | 0 | 1 |

Four flip-flops will have Four output states.

Repeat Sequence

الجدول (٦- ٢) جدول الحقيقة للعداد الحلقي.

الكلمة المسجلة الآن أصبحت (1000) سوف تحدث لها إزاحة جهة اليمين مع كل نبضة تزامن، والوحد (1) الموجود في الكلمة المسجلة سوف يزاح بشكل دائري داخل المسجل كما هو موضح بجدول الحقيقة في جدول (٦- ٢).

٦- ٢- ٢- ٥ عداد جونسون Johnson Counter

شكل (٦- ٧(أ)) يبين دائرة مسجل إزاحة موصلة على هيئة عداد جونسون، وكما نرى أن عداد جونسون يتم بناؤه تماماً بنفس طريقة العداد الحلقي فيما عدا أن الخرج المعكوس لآخر دائرة قلابة ($\overline{Q}_3$) هو الذي يوصل بدخل الدائرة القلابة ($D_0$).

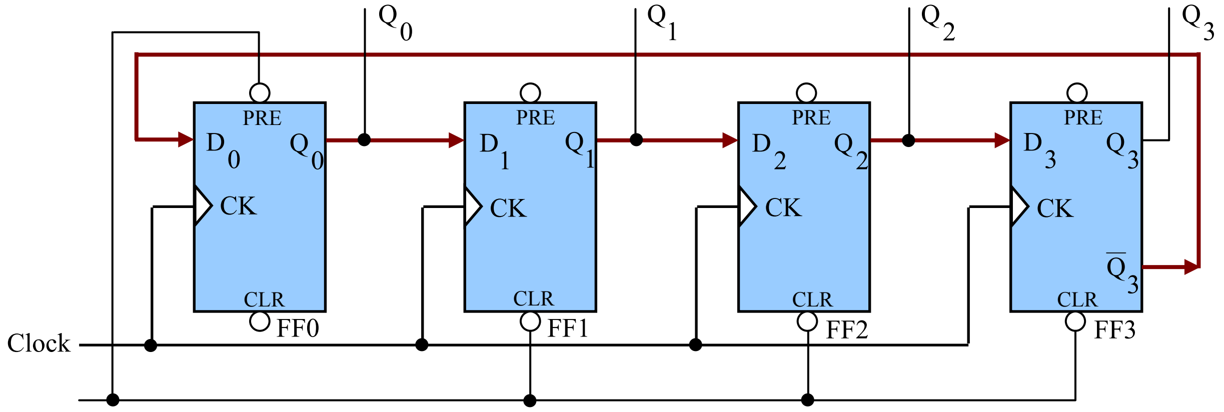
ومثل العداد الحلقي، فإن عداد جونسون يحتاج إلى تجهيز الخرج الابتدائي للدائرة كما نرى من شكل النبضات في شكل (٦- ٧(ب)) وجدول الحقيقة في الجدول (٦- ٣)، وهو 1000، وبما أن $Q_3$ في المستوى (Low) عند البداية، فإن $\overline{Q}_3$ سوف تكون في المستوى (High) وهذا المستوى سوف يعاد تغذيته إلى الدخل $D_0$، وبالتالي فإن الدخول ذات المستويات العالية (High inputs) يتم إدخالها داخل مسجل الإزاحة من اليسار إلى اليمين إلى أن يصبح خرج جميع دوائر القلابات يساوي (High). وعندما تصبح $Q_3$ عند المستوى (High) (بعد نبضة التزامن الثالثة)، $\overline{Q}_3$ سوف يكون عند المستوى (Low)، وبالتالي فإن $D_0$ تصبح أيضاً (Low). مسجل الإزاحة الآن سوف يبدأ في عمل إزاحة لهذه المستويات المنخفضة (Low inputs) من اليسار إلى اليمين إلى أن يصبح خرج جميع دوائر القلابات يساوي (Low). وعندما تصبح $Q_3$ عند المستوى (Low) (بعد نبضة التزامن السابقة)، $\overline{Q}_3$ سوف يكون عند المستوى (High) وبالتالي فإن $D_0$ تصبح أيضاً (High) مما يتسبب في تكرار دورة الإزاحة مرة أخرى وهكذا.

| Clock Pulses | خرج العداد | | | | |
|---|---|---|---|---|---|
| | $Q_0$ | $Q_1$ | $Q_2$ | $Q_3$ | $\overline{Q}_3$ |
| 0 | 1 | 0 | 0 | 0 | 1 |
| 1 | 1 | 1 | 0 | 0 | 1 |
| 2 | 1 | 1 | 1 | 0 | 1 |
| 3 | 1 | 1 | 1 | 1 | 0 |
| 4 | 0 | 1 | 1 | 1 | 0 |
| 5 | 0 | 0 | 1 | 1 | 0 |
| 6 | 0 | 0 | 0 | 1 | 0 |
| 7 | 0 | 0 | 0 | 0 | 1 |

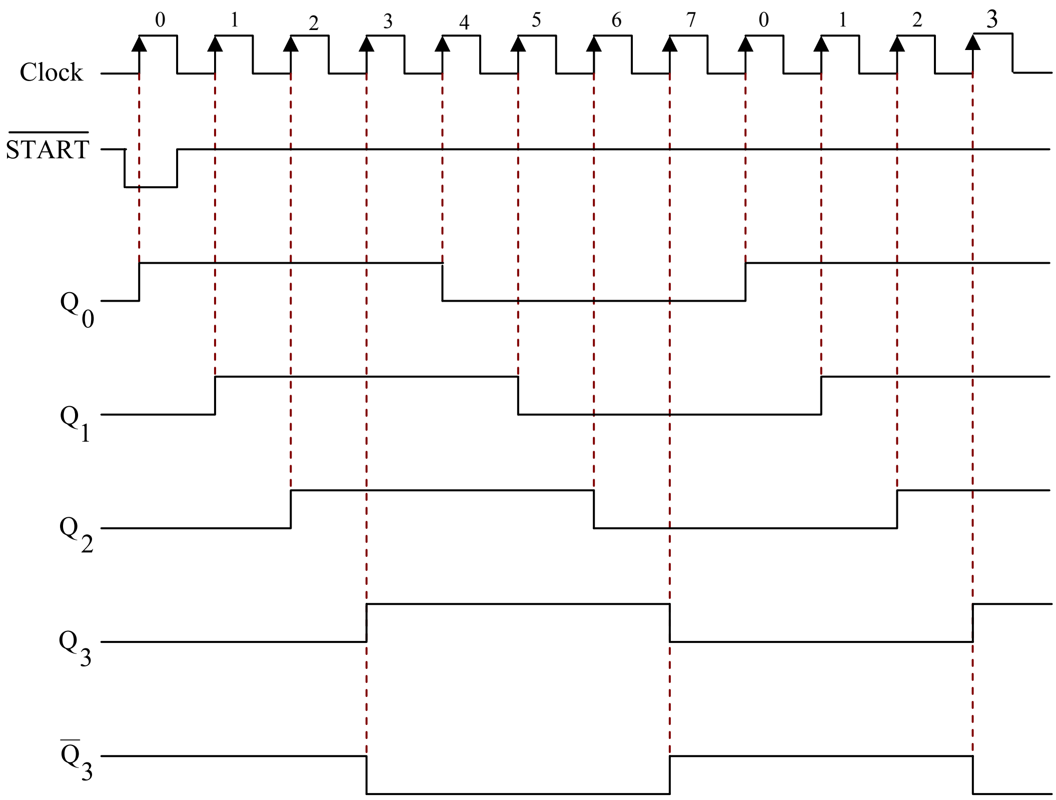
Four flip-flops will have eight output states.

Repeat Sequence

الجدول (٦- ٣) جدول الحقيقة لعداد جونسون.




(أ)




(ب)

الشكل (٦- ٧) توصيل مسجل الإزاحة على شكل عداد جونسون مع رسم المخطط الزمني له.

في العداد الحلقي يكون عدد حالات الخرج المختلفة محكومة بعدد الدوائر القلابة في المسجل، وبناء عليه فإن العداد الحلقي المكون من أربعة مراحل سوف يعطي أربعة حالات مختلفة للخرج (كما في جدول (٦- ٢)). في عداد جونسون يكون عدد حالات الخرج المختلفة يساوي ضعف عدد الدوائر القلابة

في المسجل، ففي الدائرة الموضحة في شكل (٦- ٧(أ)) يكون لدينا ثماني حالات مختلفة للخرج (2 × 4 flip-flops = 8) كما في جدول (٦- ٣).

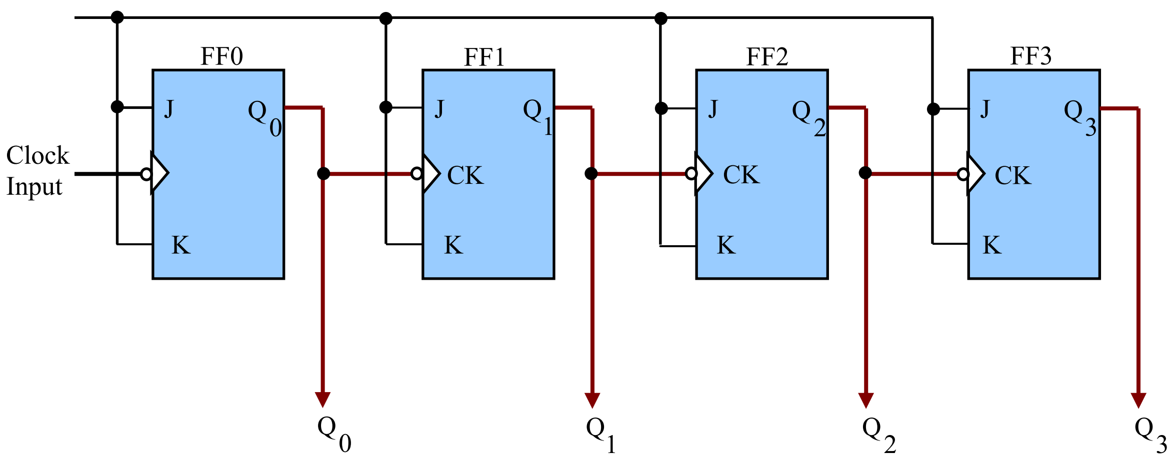
## ٦- ٣ العدادات Counters

العدادات مثل المسجلات من حيث إنها من الدوائر المنطقية التعاقبية ويتم بناؤها من الدوائر القلابة. والمسجل من ناحية أخرى يصمم كي يقوم بتخزين عدد من الخانات الثنائية (binary bits)، بينما الخانات الثنائية التي يتم تخزينها من طريق العداد تمثل عدد نبضات التزامن التي دخلت على مدخل نبضات التزامن (clock input). ونبضات التزامن المطبقة على العداد تعمل على تغيير حالة دوائر القلابات المصمم منها العداد وبملاحظة خرج دوائر القلابات يمكننا تحديد عدد نبضات التزامن التي تم تطبيقها على مدخل العداد.

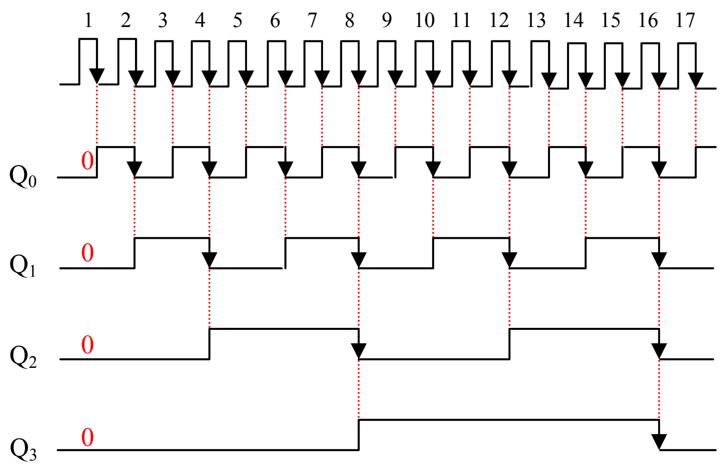
وهناك نوعان أساسيان من دوائر العدادات أحدهما يسمى بالعدادات غير المتزامنة (Asynchronous Counters) والنوع الآخر يسمى بالعدادات المتزامنة ( Synchronous Counters). والفرق الرئيس بين هذين النوعين من العدادات هو طريقة توصيل نبضات التزامن بين الدوائر القلابة التي يتكون منها العداد. وأغلب القلابات التي يتكون منها العداد غير المتزامن لا توصل إلى نبضات التزامن الرئيسة، وبالتالي هذا العداد يعمل غير متزامن مع نبضات التزامن الرئيسة (Master Clock). ومن ناحية أخرى كل دوائر القلابات المكونة للعدادات المتزامنة توصل إلى نبضات التزامن الرئيسية، وبالتالي فإن هذا العداد يعمل متزامن مع نبضات التزامن الرئيسة.

### ٦- ٣- ١ العدادات الثنائية التصاعدية غير المتزامنة Asynchronous Binary-Up Counters

شكل (٦- ٨(أ)) يوضح كيفية بناء عداد غير متزامن تصاعدي مكون من أربع مراحل. كل مرحلة عبارة عن قلاب J-K المتزامن. في هذه الدائرة نرى أن جميع دوائر القلابات موصلة على التوالي بمعنى أن الخرج لإحدى دوائر القلابات سوف يستخدم كنبضات تزامن للقلاب الذي يليه. ويلاحظ أن الدخل J وK لجميع القلابات موصل بالمستوى (High)، وعلى ذلك فإن خرج كل دوائر القلابات سوف يحدث له تبديل (Toggle) أو تغير مع كل حافة سالبة (Negative edge) من نبضات التزامن. أشكال الموجات لنبضات التزامن الرئيسة لهذه الدائرة مع الخرج (Q) لكل دائرة قلاب موضحة في شكل (٦- ٨(ب)). المخرجات $Q_3,Q_2,Q_1,Q_0$ تمثل الكلمة المكونة من أربعة خانات (4-bit word) والتي نفترض أنها عند بداية العد تساوي 0000 كما هو موضح في أقصى اليسار من الشكل الموجي للنبضات وموضحة أيضاً في السطر الأول من جدول الحقيقة المبين في جدول (٦- ٤). خرج دائرة القلاب FF0 ($Q_0$) يمثل خانة (LSB) للخرج بينما يمثل خرج دائرة القلاب FF3 ($Q_3$) الخانة (MSB).




(أ)




(ب)

الشكل (٦- ٨) عداد تصاعدي غير متزامن مكون من أربع مراحل مع أشكال النبضات له.

ونلاحظ أن دائرة القلاب (FF0) تنشط عن طريق نبضات التزامن الرئيسة (Clock input)، وبالتالي فإن الخرج $Q_0$ يحدث له تبديل (Toggle) مع كل نبضة من نبضات الدخل التزامنية ، كما هو موضح على الخرج $Q_0$ في شكل (٦- ٨(ب)). وهذا يعني أن الحافة السالبة الأولى لنبضة التزامن سوف تجعل $Q_0$ يتغير من "0" إلى "1" والحافة السالبة الثانية سوف تجعله يتغير من "1" إلى "0" وهكذا. وهذا الخرج $Q_0$ موصل كنبضات تزامن إلى دخل دائرة القلاب FF1، وعليه فإن كل حافة سالبة من $Q_0$ سوف تجعل الخرج $Q_1$ يتبدل أو يتغير (Toggle). وبالمثل فإن كل حافة سالبة من $Q_1$ سوف تجعل الخرج $Q_2$ يتبدل، وكل حافة سالبة من $Q_2$ سوف تجعل الخرج $Q_3$ يتبدل.

| خرج العداد $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | العشري |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 0 | 2 |
| 0 | 0 | 1 | 1 | 3 |
| 0 | 1 | 0 | 0 | 4 |
| 0 | 1 | 0 | 1 | 5 |
| 0 | 1 | 1 | 0 | 6 |
| 0 | 1 | 1 | 1 | 7 |
| 1 | 0 | 0 | 0 | 8 |
| 1 | 0 | 0 | 1 | 9 |
| 1 | 0 | 1 | 0 | 10 |
| 1 | 0 | 1 | 1 | 11 |
| 1 | 1 | 0 | 0 | 12 |
| 1 | 1 | 0 | 1 | 13 |
| 1 | 1 | 1 | 0 | 14 |
| 1 | 1 | 1 | 1 | 15 |

Cycle Repeats

Binary Count

الجدول (٦- ٤) جدول الحقيقة للعداد التصاعدي غير المتزامن.

- **أقصى عد للعداد** The Maximum Count (N) of a Counter

بالنظر إلى جدول الحقيقة للعداد والموضح في جدول (٦- ٤) ، نجد أنه بعد النبضة التزامنية الأولى يكون خرج العداد 0001 [واحد (1) في النظام العشري]، وبعد النبضة التزامنية الثانية يكون الخرج 0010 [اثنان (2) في النظام العشري]، وبعد النبضة التزامنية الثالثة يكون الخرج 0011 [ثلاثة (3) في النظام العشري]، وهكذا. وأقصى عدد ممكن أن يصل إليه العداد محكوم بعدد دوائر القلابات المصمم منها العداد ، ويمكن حساب أقصى عدد يصل إليه العداد عن طريق العلاقة:

$$N = 2^n - 1$$

حيث:

N = أقصى عدد للعداد قبل دورة التكرار (N = maximum count before cycle repeats)

n = عدد دوائر القلابات في دائرة العداد (n = number of flip-flops in the counter circuit)

وفي دائرة العداد الموضحة في شكل ٤- ٣٢(أ) فإن أقصى عدد للعداد هو :

$$\begin{aligned} N &= 2^n - 1 \\ &= 2^4 - 1 \\ &= 16 - 1 \\ &= 15_{10}(1111_2) \end{aligned}$$

- **مقدار العداد** The Modulus (MOD) of a counter

يعرف مقدار العداد (Modulus of a counter) ويختصر إلى (MOD) بأنه عدد التشكيلات المختلفة لخرج العداد. وكمثال على ذلك فإن العداد الموضح في شكل (٦- ٨(أ)) له MOD يساوي (16) لأن العداد يولد (16) خرجاً مختلفاً من 0000 إلى 1111 وكما هو موضح في جدول الحقيقة في جدول (٦- ٤). كما يمكن حساب MOD لأي عداد باستخدام العلاقة:

$MOD = 2^n$
MOD = modulus of the counter
n = number of flip-flops in the counter circuit

وفي دائرة العداد الموضحة في شكل (٦- ٨(أ)) فإن نطاق الأعداد التي يعدها العداد هي:

$$\begin{aligned} MOD &= 2^n \\ &= 2^4 \\ &= 16 \end{aligned}$$

- **تقسيم التردد للعداد** The Frequency Division of a counter

وبالعودة مرة أخرى إلى الشكل الموجي لنبضات الخرج للعداد والموضحة في شكل (٦- ٨(ب)) يمكن أن نرى كيف يعمل العداد كمقسم للتردد (frequency divider) حيث إن كل دائرة قلابة من دوائر العداد تقوم بتقسيم التردد الداخل عليها على 2، وبالتالي يمكن القول إن كل دائرة قلابة بناء على ذلك تعمل كدائرة تقسم التردد على 2. فإذا ما تم توصيل عدد 2 دائرة قلابة مع بعضهما، فإن نبضات الدخل تقسم أول مرة على 2 بالنسبة للقلاب الأول ثم تقسم مرة أخرى على 2 بالنسبة للقلاب الثاني، وتكون المحصلة النهائية للدائرة المكونة من القلابين هي قسمة تردد الدخل على 4 وكما هو موضح في شكل (٦- ٨(ب)) والذي نرى من خلاله أن أربعة نبضات من الدخل الرئيس نأخذها كنبضة واحدة كاملة على الخرج $Q_1$. وبناء على ذلك، فإن دائرة قلابة واحدة تقسم التردد الداخل عليها على 2،

ودائرتين تقومان بتقسيم التردد الداخل على 4، وثلاثة تقوم بتقسيم الدخل على 8، وأربعة تقسم الدخل على 16 وهكذا. وتقسيم التردد الذي يقوم به العداد يمكن حسابه من المعادلة الآتية:

Division Factor = $2^n$ (معامل القسمة)
n = number of flip-flops in the counter circuit

- **وقت تأخير الانتشار للعداد** The Propagation Delay Time ($t_p$) of a counter

يسمى العداد غير المتزامن أيضاً باسم عداد التموج (Ripple counter)، وذلك لأن نبضات التزامن تطبق فقط على أول دائرة قلاب، ومع البدء في العد فإن التأثير ينتقل إلى باقي دوائر القلابات. وحيث إن كل دائرة قلاب تُنشِط الدائرة التي تليها بنبضات التزامن، فإن نبضات التزامن هذه تحتاج إلى بعض الوقت كي تنتقل من دائرة قلاب إلى أخرى وتغير خرجها إلى القيمة الجديدة.

وكمثال على ذلك، فإن نبضة التزامن الثامنة (الحافة السالبة الثامنة) عندما تحدث فإن خرج جميع الدوائر القلابة يحتاج إلى التغيير من 0111 إلى 1000. فإذا كانت كل دائرة قلاب لها زمن تأخير الانتشار ($t_p$) يساوي 10ns فإنها ستأخذ 40ns (4 Flip-Flops × 10ns) لتغيير حالة العداد من 0111 إلى 1000. ولذلك فإن سرعة العد (counting speed) أو تردد نبضات التزامن يكون محكوماً بزمن تأخير الانتشار لكل الدوائر القلابة في دائرة العداد. ويمكن حساب أقصى قيمة لتردد نبضات التزامن للعداد عن طريق العلاقة الآتية:

$$f = \frac{1 \times 10^9}{n \times t_p}$$

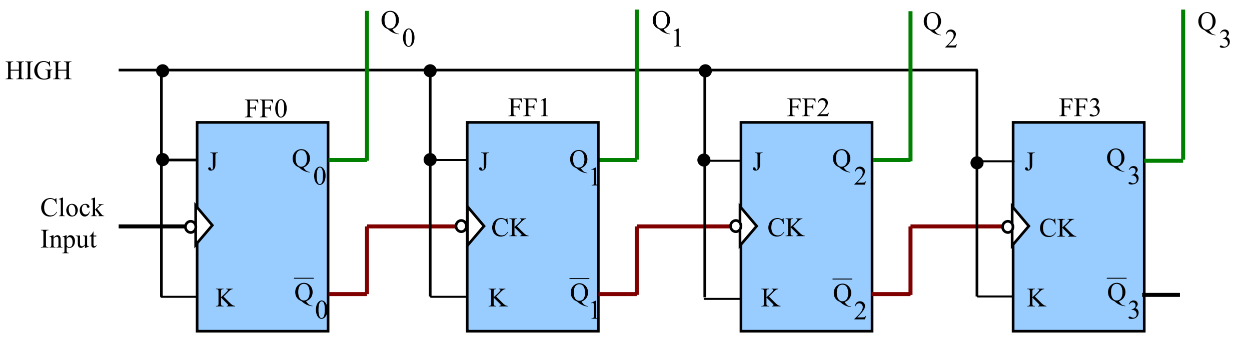
حيث:

f = upper clock pulse frequency limit
n = number of flip-flops in the counter circuit
$t_p$= propagation delay time of each flip-flop in nanoseconds

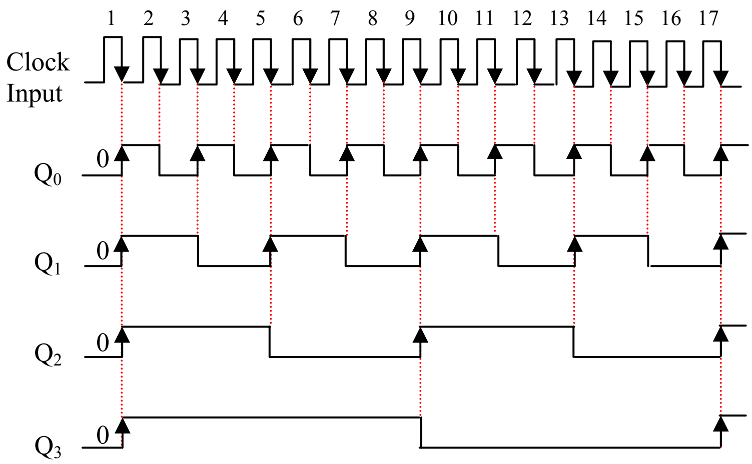
## ٦- ٣- ٢ العدادات الثنائية التنازلية غير المتزامنة Asynchronous Binary Down Counters

في العداد التصاعدي الذي تمت دراسته كانت كل نبضة تزامن تجعل خرج العداد يزيد بمقدار "1". وبعمل تعديل بسيط في دائرة العداد التصاعدي يمكننا الحصول على العداد التنازلي والذي ينقص خرجه بمقدار "1" مع كل نبضة تزامن. الشكل (٦- ٩(أ)) يبين كيف يمكن بناء عداد تنازلي

مكون من أربع مراحل باستخدام أربع دوائر قلابة من النوع J-K . ونلاحظ توصيل الخرج $\overline{Q}$ لكل مرحلة كدخل نبضات تزامن لها بدلاً من الخرج Q في حالة العداد التصاعدي.
نبضات التزامن وشكل الخرج Q لهذا العداد موضحة في شكل (٦- ٩(ب)). وبالنظر إلى أقصى اليسار من الشكل نجد أن جميع الدوائر القلابة سوف تبدأ من وضع (RESET) وبالتالي فإن $Q_3,Q_2,Q_1,Q_0$ تساوي 0000. فإذا كانت جميع مخارج الدوائر القلابة Q تساوي Low تكون جميع المخارج $\overline{Q}$ هي 1111. وبناء على ذلك فإن مداخل نبضات التزامن لكل من الدوائر القلابة FF3وFF2وFF1 تساوي High. وحيث أن المداخل J وK لكل دوائر القلاب الأربعة موصلة High فإن الخرج لكل قلاب سوف يحدث له تبديل (Toggle) وذلك عند كل حافة سالبة من نبضات الدخل المتزامنة.




(أ)




(ب)

الشكل (٦- ٩) عداد تنازلي غير متزامن مكون من أربع مراحل مع أشكال النبضات له.

وعند وصول الحافة السالبة الأولى لنبضة التزامن إلى القلاب FF0، فإن الخرج $Q_0$ يتغير من "0" إلى "1" ، وهذا بالطبع يجعل الخرج $\overline{Q}_0$ يتغير من "1" إلى "0" وهذه الحافة السالبة سوف تدخل كنبضة

تزامن إلى القلاب FF1، مما يسبب حدوث تغير في الخرج $Q_1$ من "1" إلى "0" مما يجعل الخرج $\overline{Q_1}$ يتغير من "1" إلى "0". وهذا التبديل للخرج $\overline{Q_1}$ من "1" إلى "0" سوف يكون كنبضة تزامن للقلاب FF2، وهكذا.

| خرج العداد | | | | العشري |
|---|---|---|---|---|
| $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | |
| 1 | 1 | 1 | 1 | 15 |
| 1 | 1 | 1 | 0 | 14 |
| 1 | 1 | 0 | 1 | 13 |
| 1 | 1 | 0 | 0 | 12 |
| 1 | 0 | 1 | 1 | 11 |
| 1 | 0 | 1 | 0 | 10 |
| 1 | 0 | 0 | 1 | 9 |
| 1 | 0 | 0 | 0 | 8 |
| 0 | 1 | 1 | 1 | 7 |
| 0 | 1 | 1 | 0 | 6 |
| 0 | 1 | 0 | 1 | 5 |
| 0 | 1 | 0 | 0 | 4 |
| 0 | 0 | 1 | 1 | 3 |
| 0 | 0 | 1 | 0 | 2 |
| 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 0 | 0 | 0 |

Cycle Repeats

Binary Count

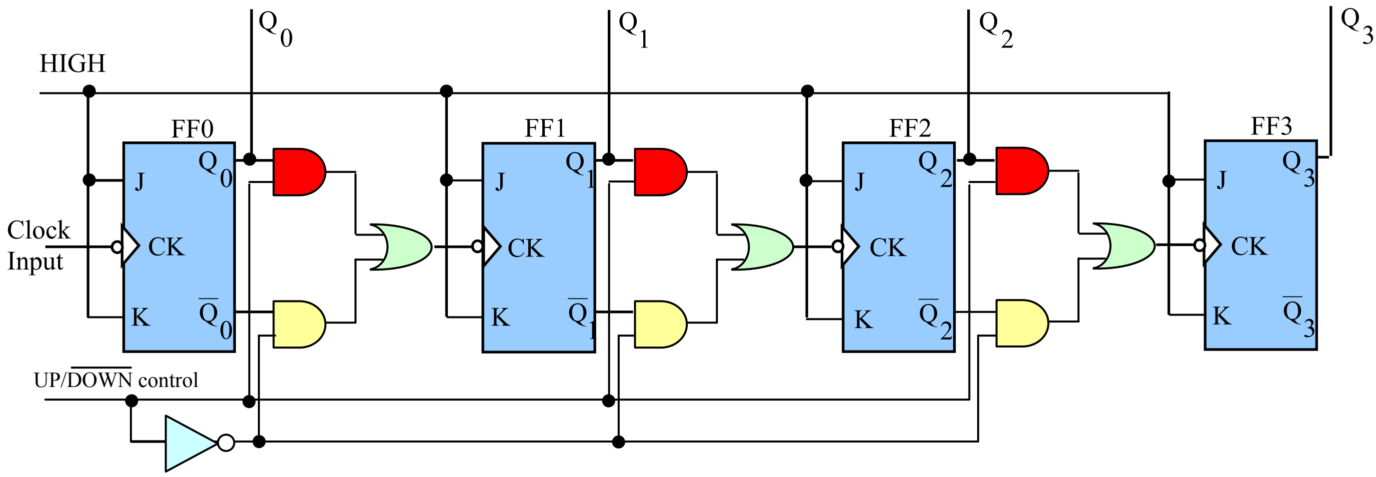
الجدول (٦- ٥) جدول الحقيقة للعداد التنازلي غير المتزامن.

بعد نبضة التزامن الأولى يكون الخرج على العداد $Q_3,Q_2,Q_1,Q_0$ يساوي $1111 = (15)_{10}$ كما هو موضح في السطر الأول لجدول الحقيقة في جدول (٦- ٥). وبالتالي فإن دائرة العداد التنازلي تبدأ في العد التنازلي برقم واحد مع كل نبضة تزامن تطبق على الدخل. وبالعودة مرة أخرى إلى شكل النبضات في الشكل (٦- ٩(ب)) ، يمكننا أن نرى أن دائرة القلاب FF0 يحدث لها تبديل عند كل حافة سالبة من نبضات التزامن، وبالتالي فإن تردد الخرج $Q_0$ يساوي نصف تردد الدخل، ونلاحظ أن الخرج $Q_3,Q_2,Q_1$ يحدث لها تبديل مع كل حافة موجبة لنبضة التزامن التي تصل من دائرة القلاب السابق له.

## ٦- ٣- ٣ العدادات الثنائية التصاعدية / التنازلية غير المتزامنة
Asynchronous Binary Up/Down Counters

بمقارنة دائرة العداد التصاعدي والتنازلي غير المتزامنين، نجد أن الفرق الوحيد بين الدائرتين أن دوائر القلابات في العداد التصاعدي تنشط عن طريق نبضات التزامن التي تأتي من الخرج Q بينما تنشط دوائر القلابات في العداد التنازلي عن طريق نبضات التزامن التي تأتي من الخرج $\overline{Q}$ .

شكل (٦- ١٠) يبين كيفية بناء عداد تصاعدي / تنازلي عن طريق ثلاثة مجموعات من AND-OR يتم التحكم في تشغيلها عن طريق خط التحكم $UP/\overline{DOWN}$ .

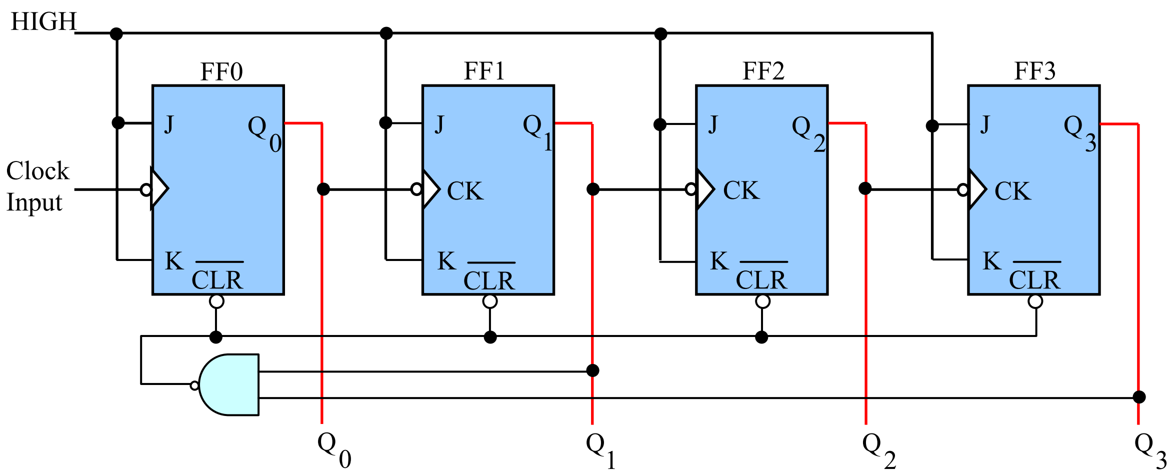



الشكل (٦- ١٠) العداد التصاعدي التنازلي.

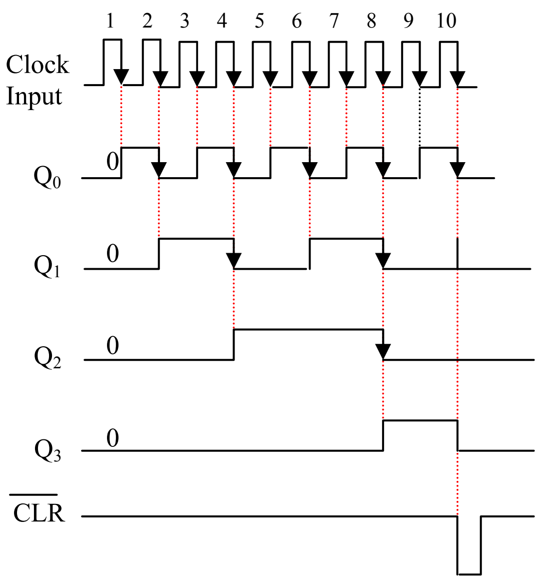
إذا كان خط التحكم $UP/\overline{DOWN}$ في الوضع High، فإن كل البوابات AND المظللة باللون الأحمر تكون فعالة (Enabled)، وبالتالي يتم توصيل كل خرج Q إلى مدخل النبضات المتزامنة لدوائر القلاب، مما يجعل العداد يعمل كعداد تصاعدي ومن ناحية أخرى، إذا كان خط التحكم $UP/\overline{DOWN}$ في الوضع Low، فإن كل البوابات المظللة باللون الأحمر سوف تكون في الحالة غيرالفعالة (Disabled) وكل البوابات المظللة باللون الأصفر سوف تكون في الحالة الفعالة (Enabled) وبالتالي يتم توصيل كل خرج $\overline{Q}$ إلى مدخل النبضات المتزامنة لدوائر القلاب، مما يجعل العداد يعمل كعداد تنازلي.

## ٦- ٣- ٤ العدادات العشرية غير المتزامنة Asynchronous Decade (MOD-10) Counters

شكل (٦- ١١(أ)) يبين كيف تم تعديل العداد التصاعدي غير المتزامن والذي سبق دراسته ليصبح عداداً عشرياً (MOD-10).




(أ)




(ب)

الشكل (٦- ١١) عداد عشري غير متزامن مكون من أربع مراحل مع أشكال النبضات له.

وهذا العداد سوف يبدأ العد من 0000 (عشري 0) إلى 1001 (عشري 9 ) ومن ثم تتكرر الدورة مرة أخرى وكما نراه من خلال رسم النبضات في شكل (٦- ١١(ب)) وكذلك من جدول الحقيقة الموضح في جدول (٦- ٦).

والسبب في أن هذا العداد يقفز على الأرقام من 1010 إلى 1111 (أي من 10 إلى 15 في النظام العشري) ناتج من عمل بوابة NAND والتي تتحكم في المدخل غير المتزامن ( $\overline{CLR}$ ) لكل دوائر القلابات الأربعة. وهذه البوابة لها دخلان أحدهما من الخرج $Q_1$ والآخر من الخرج $Q_3$. وعندما يصل العداد إلى الرقم 1010 (أي 10 في النظام العشري) كل من $Q_3$ و$Q_1$ سوف تكون في الوضع High، وبالتالي يكون خرج بوابة NAND يساوي Low ويعمل مسح (CLEAR) للعداد. وبالرجوع إلى رسم نبضات الخرج للعداد في شكل (٦- ١١(ب)) يمكن ملاحظة أن الخط $\overline{CLR}$ يكون غير فعال (inactive) من العدد 0000 إلى 1001. وعند تطبيق النبضة المتزامنة العاشرة كل من $Q_3$ و$Q_1$ يكون في المستوى High. وهذا المستوى لكل $Q_1$ و$Q_3$ مؤقت، إلى أن يتم مسح (CLEAR) الخرج لجميع دوائر القلابات عن طريق النبضة السالبة لخط التحكم $\overline{CLR}$. وجدول الحقيقة لهذا العداد العشري موضح في جدول (٦- ٦) وهو يلخص كيفية تشغيل العداد، حيث يتم العد من العدد 0 إلى العدد 9 ثم يكرر الدورة.

| خرج العداد | | | | العشري |
|---|---|---|---|---|
| $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | |
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 0 | 2 |
| 0 | 0 | 1 | 1 | 3 |
| 0 | 1 | 0 | 0 | 4 |
| 0 | 1 | 0 | 1 | 5 |
| 0 | 1 | 1 | 0 | 6 |
| 0 | 1 | 1 | 1 | 7 |
| 1 | 0 | 0 | 0 | 8 |
| 1 | 0 | 0 | 1 | 9 |

Cycle Repeats

Binary Count

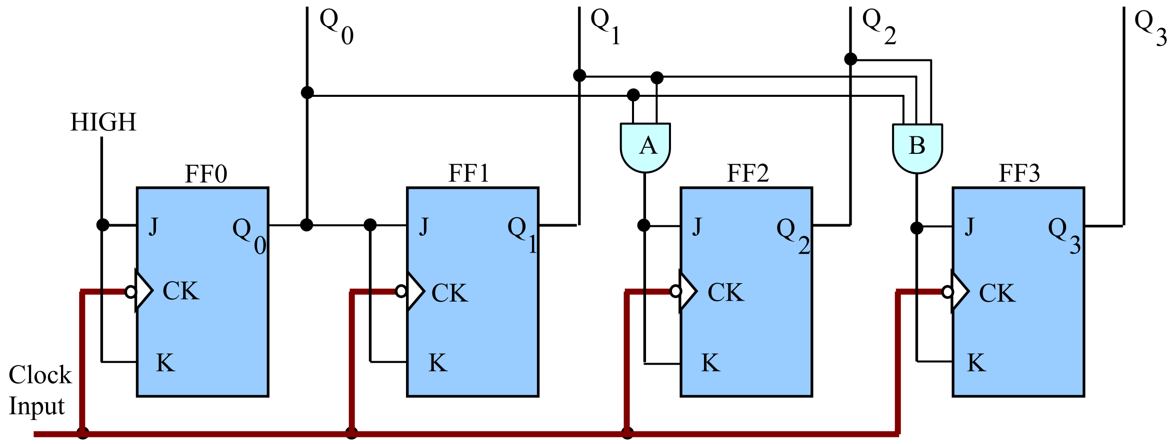
الجدول (٦- ٦) جدول الحقيقة للعداد العشري غير المتزامن.

والخلاصة أن العداد العشري يعد من 0 إلى 9 وهي عشرة حالات للخرج (MOD-10) ويحتاج العداد إلى عشرة نبضات تزامن قبل أن يتم مسح خرجه، ويكون تردد الخرج $Q_3$ هو عُشر $(\frac{1}{10})$ تردد نبضات الدخل المتزامنة (Clock input).

ويستخدم هذا العداد في تطبيقات كثيرة خاصة التي تحتاج إلى إظهار شكل الخرج في الصورة العشرية مثل الساعات الرقمية (Digital clocks)، والفولتميتر الرقمي (Digital Voltmeter) وعدادات التردد (Frequency Counter).

## ٦- ٣- ٥ العدادات الثنائية التصاعدية المتزامنة Synchronous Binary Counters

شكل(٦- ١٢) يوضح كيفية توصيل أربع دوائر قلابة من النوع J-K وبوابتي AND وذلك لبناء دائرة عداد تصاعدي متزامن مكون من أربع مراحل (4-bit) أو (MOD-16) ونلاحظ من الدائرة أنه قد تم تمييز خط نبضات التزامن (خط ثقيل) لنرى أن كل دوائر القلابات في دائرة العداد المتزامن يحدث لها تنشيط (Triggered) عن طريق نبضات التزامن في نفس الوقت. وهذا التوصيل على التوازي يجعل من العداد متزامناً، وبالتالي فإن جميع دوائر القلابات سوف تنشط مع كل نبضة من نبضات التزامن.




الشكل (٦- ١٢) عداد تصاعدي متزامن مكون من أربع مراحل.

والآن سوف ندرس كيفية عمل هذا العداد حيث إن الدخلين J وK لدائرة القلاب FF0 توضع على المستوى High، وبناء عليه فإن الخرج سوف يحدث له تبديل (Toggle) مع كل نبضة تزامن تماماً مثل المرحلة الأولى في العداد التصاعدي غير المتزامن والذي سبق شرحه، حيث الخرج يتغير من Low إلى High ومن High إلى Low وهكذا.

الدخلان J وK لدائرة القلاب FF1 يتم التحكم فيها عن طريق الخرج المقسوم على 2 لدائرة القلاب FF0 . وهذا يعني أنه عندما يكون الخرج $Q_0$ في المستوى Low، فإن الخرج $Q_1$ لدائرة القلاب FF1 لن يحدث له تغيير (No change) وعندما يكون الخرج $Q_0$ في المستوى High، فإن الخرج $Q_1$ سوف يحدث له تبديل (Toggle).

الدخلان J وK لدائرة القلاب FF2 يتم التحكم فيها عن طريق خرج بوابة AND(A) دخليها هما $Q_0$ و$Q_1$. وهذا يعني أنه عندما تكون $Q_0 = Q_1 = High$ فإن خرج بوابة AND(A) سوف يكون High، وهذا الخرج يُنشِط (Enable) دائرة القلاب FF2 وذلك لعمل التبديل المطلوب.

الدخلان J وK لدائرة القلاب FF3 يتم التحكم فيها عن طريق خرج بوابة AND(B) لها المدخلات $Q_2$و$Q_1$و$Q_0$. وهذا يعنى أنه عندما تكون $Q_2,Q_1,Q_0$ في المستوى High فإن خرج بوابة AND(B) سوف يكون High وهذا الخرج يُنشِط دائرة القلاب FF3 لعمل التبديل.

### ٦- ٣- ٦ مميزات العدادات المتزامنة Synchronous Counters Advantages

إن من أهم مميزات العدادات غير المتزامنة أو عدادات التموج (Ripple counters) هو بساطة تكون الدائرة، ويمكن أن نرى ذلك بوضوح عند مقارنة دائرة العداد التصاعدي غير المتزامن الموضحة في شكل (٦- ٨(أ)) مع دائرة العداد التصاعدي المتزامن في شكل (٦- ٩(أ)) .

على أن من أهم عيوب العدادات غير المتزامنة هو تردد التشغيل المحدود لها أو ما يسمى بسرعة العد المحدودة. ولأن دخل نبضات التزامن يطبق فقط على دخل أو دائرة قلاب، فإن الدائرة تأخذ بعض الوقت حتى يتمكن العداد من تغيير جميع المخارج له. وهذا ما يسمى زمن تأخير الانتشار (Propagation-delay time) للعداد والذي يساوي في هذه الحالة مجموع أوقات تأخير الانتشار لكل دائرة من دوائر القلابات التي يتكون منها العداد.

هذه المحدودية تعني أنه لا يمكننا تنشيط دخل العداد بنبضة تزامن جديدة قبل أن تستقر جميع مخارج العداد في وضعها النهائي، وبناء عليه فإن تردد الدخل لنبضات التزامن (النبضات المطلوب عدها) لها سرعة محدودة أو تردد محدود. وتعتبر العدادات المتزامنة حلاً مباشر لمحدودية العدادات غير المتزامنة حيث إن زمن تأخير الانتشار لها صغير، وذلك نتيجة لأن جميع دوائر القلابات التي يتكون منها العداد يتم تنشيطها جميعاً مع كل نبضة تزامن، وهذا يعني أن كل دوائر القلابات سوف تغير حالتها في نفس الوقت، وبالتالي فإن زمن تأخير الإنتشار للعداد يساوي زمن تأخير الانتشار لدائرة قلاب واحدة.

في الحقيقة يجب أن نأخذ في الاعتبار الوقت اللازم لانتقال النبضات من المخارج حتى تصل إلى المداخل من خلال البوابات. وعند أخذ هذين العاملين في اعتبارنا يمكننا من الوصول إلى الصيغة العامة والنهائية لحساب زمن التأخير للعدادات التزامنية وهي:

$$t_p = \text{Single (flip-flop) } t_p + \text{Single (AND-gate) } t_p$$

## تدريبـــات

١) بالرجوع إلى جدول (٦- ١) والذي يوضح كيفية عمل مسجل الإزاحة، افترض أن المسجل يحتوي على البيانات 1010 (محتوى ابتدائي)، بينما البيانات الخارجية المتوالية 1101 موجودة على دخل المسجل. أعد كتابة الجدول مستخدماً البيانات المعطاه.

٢) اكتب جدول الحقيقة لعداد حلقي (مسجل الإزاحة المتتابع) يتكون من ثماني دائرة قلابة، ثم ارسم شكل نبضات الخرج له.

٣) ارسم المخطط الصندوقي لعداد تصاعدي غير متزامن يتكون من ثلاثة دوائر قلابة واكتب جدول الحقيقة له، ثم ارسم شكل نبضات الخرج للعداد.

٤) ما أقصى عد يصل اليه العداد المكون من ثماني دوائر قلابة؟ ما هو مقدار هذا العداد؟

٥) احسب أقصى قيمة لتردد نبضات التزامن (f) لدائرة عداد غير متزامن يتكون من ستة عشر (16) دائرة قلاب، إذا كانت كل دائرة قلاب لها زمن تأخير الانتشار ($t_p$) يساوي 10ns.

٦) احسب زمن التأخير الكلي لعداد تصاعدي متزامن يتكون من أربعة دوائر قلابة، إذا كانت كل دائرة قلاب لها زمن تأخير الانتشار ($t_p$) يساوي 10ns، وزمن تأخير البوابة AND يساوي 5ns.

تم بحمد الله

# المحتويات